

Universität Rostock



Traditio et Innovatio

Ansteuerung rückwärts leitfähiger IGBT mit einer ausgeprägten Abhängigkeit des Diodenverhaltens von der Gate-Emitter Spannung

Dissertation

zur

Erlangung des akademischen Grades

Doktor-Ingenieur (Dr.-Ing.)

der Fakultät für Informatik und Elektrotechnik
der Universität Rostock

vorgelegt von

Daniel Lexow, geb. am 09.08.1987 in Neuruppin
aus Rostock

Rostock, 26.03.2025

1. Gutachter:

Prof. Dr.-Ing. Hans-Günter Eckel

Institut für Elektrische Energietechnik, Universität Rostock

2. Gutachter:

Prof. Dr.-Ing. Albrecht Gensior

Fachgebiet Leistungselektronik und Steuerungen in der Elektroenergietechnik,
Technische Universität Ilmenau

Datum der Einreichung: 26. März. 2025

Datum der Verteidigung: 25. August 2025

Für Hedi, Lönne und Bettina

Teilergebnisse der vorliegenden Arbeit wurden veröffentlicht in:

D. Lexow, H. Eckel, "Boosting Pilot-Diode Reverse-Conducting IGBTs Turn-ON and Reverse-Recovery Losses with a Simple Gate-Control Technique" *2022 24th European Conference on Power Electronics and Applications (EPE'22 ECCE Europe)*, Hannover, 2022, pp. P.1-P.10.

D. Lexow, Q. Tran and H. Eckel, " Outcome Improvement for Pilot Diode Reverse Conducting IGBTs through selective locking time reduction in diode mode" *2021 23th European Conference on Power Electronics and Applications (EPE'21 ECCE Europe)*, Ghent, 2021, pp. P.1-P.9.

D. Lexow, Q. Tran and H. Eckel, "Comparison of Reverse Conducting IGBT Concepts regarding Reverse-Recovery Behavior and Gate Drive Requirements" *2021 23th European Conference on Power Electronics and Applications (EPE'21 ECCE Europe)*, Ghent, 2021, pp. P.1-P.9.

D. Lexow, H. Eckel, "Performance Improvement for Plug-In Reverse Conducting IGBTs through Gate-Voltage Observation". *2020 22th European Conference on Power Electronics and Applications (EPE'20 ECCE Europe)*, Lyon, 2020, pp. P.1-P.8.

D. Lexow, Q. Tran and H. Eckel, "Performance Modulation of Reverse Conducting IGBT through Gate-Voltage Adjustment in Diode Conduction Mode." *2019 21th European Conference on Power Electronics and Applications (EPE'19 ECCE Europe)*, Genova, 2019, pp. P.1-P.9.

J. da Cunha, D. Lexow, H. Eckel, "A long duration Test-Bench for a 6.5kV RC-IGBT full bridge inverter." PCIM Europe 2019. *International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, Nuremberg, Germany, 2019, pp. 1-7.

H. Wiencke, D. Lexow and H. Eckel, "Short-Circuit Behavior of 6.5 kV RC-IGBT," PCIM Europe 2018; *International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, Nuremberg, Germany, 2018, pp. 1-6.

D. Lexow, H. Wiencke and H. Eckel, "Improved Gate-Drive Unit for RC-IGBT to Overcome Load Current Disturbance in Static MOS-Control," PCIM Europe 2018; *International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, Nuremberg, Germany, 2018, pp. 1-7.

D. Lexow and H. Eckel, "Impacts of Diode Surge Currents on Reverse Conducting IGBT Controlled by Optimized Gate-Drive Unit," 2018 *20th European Conference on Power Electronics and Applications (EPE'18 ECCE Europe)*, Riga, 2018, pp. P.1-P.9.

D. Lexow, Q. Tien Tran and H. Eckel, "Concept for an IGBT Desaturation Pulse to Reduce Turn-OFF Losses," 2018 *20th European Conference on Power Electronics and Applications (EPE'18 ECCE Europe)*, Riga, 2018, pp. P.1-P.10.

D. Lexow, H. Wiencke, K. Fleisch, D. Domes and H. Eckel, "Optimized control method for reverse conducting IGBTs," 2017 *19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe)*, Warsaw, 2017, pp. P.1-P.9.

P. Muenster, D. Lexow, D. Cordt and H. Eckel, "Combination of Forward-Voltage Measurement and Short-Circuit Detection for High-Voltage RC-IGBTs," PCIM Europe 2017; *International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, Nuremberg, Germany, 2017, pp. 1-6.

H. Wiencke, D. Lexow, Q. T. Tran, E. Krafft and H. Eckel, "Plasma dynamic of RC-IGBT during desaturation pulses," 2016 *18th European Conference on Power Electronics and Applications (EPE'16 ECCE Europe)*, Karlsruhe, 2016, pp. 1-8.

Zusammenfassung

Der IGBT ist heute in Spannungsklassen bis 6,5 kV in elektrotechnischen Anwendungen unverzichtbar. Seine vielfältigen Anwendungsgebiete reichen von Frequenzumrichtern für Bahnantriebe und Windkraftanlagen bis hin zur Hochspannungs-Gleichstrom-Übertragung sowie der Elektromobilität. Die steigende Nachfrage nach leistungsfähigeren Halbleiterbauelementen, die höhere Leistungsdichte, Robustheit und Lebensdauer bieten, wird durch den RC-IGBT adressiert. Verglichen mit herkömmlichen IGBT-Modulen bietet der RC-IGBT eine höhere Stromtragfähigkeit, verbesserte Robustheit gegen Diodenstoßströme sowie eine verlängerte Lebensdauer aufgrund der thermomechanischen Entlastung durch die Ein-Chip-Technologie. Diese Vorteile resultieren aus der Integration der Diodenfunktionalität in den IGBT-Chip, wodurch eine bidirektionale Stromleitfähigkeit ermöglicht wird. Allerdings bringt die Technologie (erste Generation) auch Herausforderungen mit sich. Insbesondere die starke Abhängigkeit des Diodenleitverhaltens von der Gate-Emitter-Spannung, die eine komplexe stromrichtungsabhängige Steuerungslogik erfordert, schränkt den Einzug des RC-IGBTs in breite industrielle Anwendung bislang ein.

Weiterentwicklungen des RC-IGBTs (zweite Generation) zielen darauf ab, die Schwächen der ersten Generation durch technologische Verbesserungen zu überwinden. Insbesondere werden Konzepte entwickelt, um den Betrieb ohne stromrichtungsabhängige Ansteuerung zu ermöglichen. Diese führen jedoch zu höheren Diodenschaltverlusten, was insbesondere bei höheren Spannungen die Anwendungseffizienz negativ beeinflusst. Aus diesem Grund ist die derzeitige Anwendung der RC-IGBT-Technologie nahezu auf Spannungsebenen bis maximal 1700 V beschränkt.

Angesichts der zunehmenden Relevanz energieeffizienter Technologien im Kontext des Klimawandels wird der Bedarf an innovativen Leistungshalbleitern immer dringender. Diese Arbeit untersucht die technologische Machbarkeit der RC-IGBT-Integration in hoch-sperrende leistungselektronische Anwendungen, insbesondere in Spannungsklassen über 1700 V. Dabei werden die Herausforderungen und Potenziale der ersten und zweiten RC-IGBT-Generation aus einer ansteuerungstechnischen Perspektive analysiert und Lösungen aufgezeigt, die ein breiteres Anwendungsspektrum ermöglichen könnten.

Abstract

The IGBT has become indispensable in the electrical engineering field today, with voltage classes reaching up to 6.5 kV. Its diverse applications range from frequency converters for rail drives and wind turbines to high-voltage direct current (HVDC) transmission and electric mobility. The increasing demand for more powerful semiconductor components, which offer higher power density, robustness, and lifetime, is being addressed by the RC-IGBT. Compared to conventional IGBT modules, the RC-IGBT provides higher current-carrying capacity, improved robustness against diode surge currents, and an extended lifespan due to thermomechanical relief achieved through single-chip technology. These advantages stem from the integration of diode functionality into the IGBT chip, enabling bidirectional current conductivity. However, this technology (first generation) also brings challenges. In particular, the diode's conduction behavior is highly dependent on the gate-emitter voltage, necessitating a complex control logic dependent on current direction, which has so far limited the RC-IGBT's adoption in broad industrial applications.

Advancements in RC-IGBT technology (second generation) aim to overcome the limitations of the first generation through technological improvements. Specifically, concepts are being developed to enable operation without current direction-dependent control. However, these solutions lead to higher diode switching losses, which, especially at higher voltage-levels, negatively impact application efficiency. For this reason, the current application of RC-IGBT technology is mostly restricted to voltage levels of up to a maximum of 1700 V.

In light of the growing relevance of energy-efficient technologies in the context of climate change, the need for innovative power semiconductors is becoming increasingly urgent. This study examines the technological feasibility of RC-IGBT integration into high-blocking power electronic applications, particularly in voltage classes above 1700 V. The challenges and potentials of the first and second RC-IGBT generations are analyzed from a gate control perspective, and solutions are identified that could enable broader applications.

Inhaltsverzeichnis

Abbildungsverzeichnis	X
Tabellenverzeichnis	XVIII
Abkürzungsverzeichnis	XVIII
1. Einleitung	1
2. Grundlagen	5
2.1. RC-IGBT mit Diodenkontrolle (1. Generation: RC-DC-IGBT).....	5
2.1.1. Funktionsgrundlage.....	6
2.1.2. Chancen und Risiken.....	10
2.2. RC-IGBT mit Pilotdiode (2. Generation: RC-PD-IGBT).....	11
2.2.1. Funktionsgrundlage.....	12
2.2.2. Chancen und Risiken.....	13
2.3. Ansteuerungsprinzipien des RC-DC-IGBTs	13
2.3.1. Statische MOS-Kontrolle	13
2.3.2. Dynamische MOS-Kontrolle	15
2.4. Stromrichtungserkennung.....	18
2.4.1. Stromsensorgestützte Strommessung	18
2.4.2. Strommessung mittels Abkoppeldiodenstrecke	21
3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb	27
3.1. RC-DC-IGBT im statischen Diodenbetrieb	27
3.1.1. RC-DC-IGBT mit konventioneller IGBT-Ansteuerung.....	30
3.1.2. RC-DC-IGBT mit statischer MOS-Kontrolle	33
3.1.3. Einflussfaktor: Gatewiderstand im Umschaltzeitpunkt	36
3.1.4. Einflussfaktor: Schwelle zur Auslösung der Umschaltung	41
3.1.5. Sekundäre Einflussfaktoren.....	43
3.2. RC-DC-IGBT im dynamischen Diodenbetrieb	45
3.2.1. Einflussfaktor: Entsättigungspuls+ -länge (t_{DESAT}).....	47
3.2.2. Einflussfaktor: Lockzeit (t_{LOCK})	50
3.2.3. Einflussfaktor: Diodenein- und -ausschaltwiderstand	52
3.2.4. Einflussfaktor: Gate-Emitter-Spannung im Diodenmodus	54
3.2.5. Sekundäre Einflussfaktoren.....	58
4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation	60
4.1. Konzipierung und Einbindung eines Ansteuerungsverfahrens	60
4.1.1. Ansteuertiming konventioneller IGBT	60
4.1.2. Integration des Entsättigungspulses in das Ansteuertiming.....	61

Inhaltsverzeichnis

4.1.3.	Timing RC-DC-IGBT ohne Totzeitkompensation [Domes]	64
4.1.4.	Timing RC-DC-IGBT mit Totzeitkompensation [Lexow]	66
4.2.	Realer Gatetreiberaufbau mit implementiertem RC-DC-IGBT-Timing	70
4.2.1.	Standardausführung Timing Lexow	70
4.2.2.	Erweiterte Variante Timing Lexow	72
4.3.	Laststromnulldurchgang innerhalb eines Entsättigungspulses	76
4.4.	Einfluss parasitärer Laststromoszillationen im Umrichter	80
4.4.1.	Erzeugung parasitärer Oszillationen im Stromnulldurchgang	80
4.4.2.	Lösungsansatz	83
4.4.3.	Wirkung der resultierenden Ausblendzeiten	86
4.5.	Diodenstoßstromereignisse bei implementierter Ausblendzeit	87
4.5.1.	Erzeugung von Diodenstoßströmen	88
4.5.2.	Diodenstoßstromereignis mit Vorstrom	90
4.5.3.	Diodenstoßstromereignis ohne Vorstrom	92
4.5.4.	Zusatzschwelle zur Kompensation von Diodenstoßströmen	94
4.6.	RC-IGBT mit Diodenkontrolle in einen Dauerversuchsprüfplatz	97
4.7.	Resümee über die Einsatzfähigkeit des RC-DC-IGBTs	99
5.	RC-PD-IGBT sowie dessen spezifische Ansteuerung	101
5.1.	RC-PD-IGBT als sogenannte „Plug-IN“ Variante	101
5.1.1.	Verlustproblematik	101
5.1.2.	Erklärungsansatz	102
5.2.	RC-IGBT mit Pilotdiode (RC-PD) und selektiver Lockzeitverringerung	103
5.3.	Vergleich Verlustreduzierung mittels selektiver Lockzeitverringerung im Diodenmodus	106
5.3.1.	Versuchsaufbauten und Messdurchführung	106
5.3.2.	Auswertung Verlustoptimierungspotential	107
5.3.3.	Ermittlung des Verriegelungszeitbedarfs	108
5.3.4.	Anwendungsfall: niederfrequent oszillierender Laststrom	110
5.4.	Finale Ergebnisbewertung	114
5.5.	Weiterführendes Ansteuerungskonzept für den RC-PD-IGBT	117
6.	Diskussion und Ausblick	119
7.	Literaturverzeichnis	126
8.	Anhang	134
9.	Danksagung	142
10.	Eidesstattliche Erklärung	143

Abbildungsverzeichnis

Abbildung 1.1: Übersicht über nationale und internationale Publikationen pro Jahr unter den Suchbegriffen: „RC-IGBT“, „Reverse Conducting IGBT“ sowie „Rückwärts leitfähiger IGBT“	2
Abbildung 2.1: Struktureller Aufbau eines RC-DC-IGBTs (erste Generation).....	6
Abbildung 2.2: Steuerbarkeit des (RC)-IGBT-Ausgangskennlinienfeldes [17]	7
Abbildung 2.3: Ausgangskennlinien (Kollektorstrom über Kollektor-Emitter-Spannung) IGBT und RC-IGBT mit unerwünschtem „Snap-Back-Verhalten“ [25] ..	7
Abbildung 2.4: Ladungsträgerverteilung des RC-DC-IGBTs im Diodenmodus in Abhängigkeit des Gate-Emitter-Status. a) bei geöffnetem Elektronenkanal; b) bei geschlossenem Elektronenkanal [21]	8
Abbildung 2.5: Diodendurchlasscharakteristiken des links: 6.5 kV Infineon RCDC [35] und rechts 6.5 kV ABB BIGT [6]	9
Abbildung 2.6: Struktureller Aufbau eines RC-PD-IGBTs	12
Abbildung 2.7: Funktionsübersicht zur statischen MOS-Kontrolle	14
Abbildung 2.8: Funktionsübersicht dynamische MOS-Kontrolle	16
Abbildung 2.9: Links: Definition der Verriegelungszeit (t_{INT}) des sich im IGBT-Modus befindlichen HS-Schalters sowie rechts: Definition der Lockzeit (t_{LOCK}) des sich im Dioden-Modus befindlichen HS-Schalters jeweils anhand von real resultierenden Schaltsignalen.....	17
Abbildung 2.10: links: Applikationsanweisung CFS1000, rechts: Prüfstromschiene mit gefordertem U-förmigem Strompfad zur Überprüfung der Sensoreigenschaften	20
Abbildung 2.11: Funktionalitätsüberprüfung inklusive Gateumschaltung durch Auswertung des Sensitec CFS1000 Stromsensors.....	20
Abbildung 2.12: Schematischer Gatetreiberaufbau zur Stromrichtungserkennung mittels Abkoppeldiodenstrecke (grün gestrichelt hervorgehoben).....	21
Abbildung 2.13: Vergleich unterschiedlicher Ausführungsformen bei der Implementierung von Abkoppeldioden bei der Stromrichtungserkennung	24
Abbildung 3.1: Simulationsmodell 6500 V/1000 A RC-DC-IGBT	28

Abbildungsverzeichnis

Abbildung 3.2: Statische Plasmaverteilung bei verschiedenen Diodenströmen und positiver Gate-Emitter-Spannung von $U_{GE} = +15 \text{ V}$ und $T_j = 125^\circ\text{C}$ [$0 \text{ }\mu\text{m}$ = Steuerkopfseite, $650 \text{ }\mu\text{m}$ = Kollektorseite]	28
Abbildung 3.3: Statische Plasmaverteilung bei verschiedenen Diodenströmen und negativer Gate-Emitter-Spannung von $U_{GE} = -15 \text{ V}$ und $T_j = 125^\circ\text{C}$	29
Abbildung 3.4: Messaufbau zur Untersuchung der Diodendurchlassspannung bei oszillierendem Laststrom	30
Abbildung 3.5: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [konventionelle IGBT-Ansteuerung]	31
Abbildung 3.6: Stromnulldurchgang ohne stromabhängige Umschaltung bei $I_{C_max} = [500\text{A}; 1000 \text{ A}; 1500 \text{ A}]$	32
Abbildung 3.7: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [einfache statische MOS-Kontrolle]	34
Abbildung 3.8: Stromnulldurchgang mit 2-stufiger stromabhängiger Umschaltung bei $I_{C_max} = [500 \text{ A}; 1000 \text{ A}; 1500 \text{ A}]$	35
Abbildung 3.9: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [3-stufige Statische MOS-Kontrolle]	38
Abbildung 3.10: Stromnulldurchgang mit 3-stufiger stromabhängiger Umschaltung; Stromrichtungswechsel vom IGBT- in den Dioden-Modus bei $R_{Goff2_schnell} = [3,9 \text{ Ohm}; 2,2 \text{ Ohm}; 0,5 \text{ Ohm}]$ und einem vorliegenden oszillierenden Laststrom von $I_{Cmax} = 1500 \text{ A}$	39
Abbildung 3.11: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [erweiterte statische MOS-Kontrolle Teil 2]	40
Abbildung 3.12: Stromnulldurchgang mit 4-stufiger stromabhängiger Umschaltung; Stromrichtungswechsel vom Dioden- in den IGBT-Modus bei $R_{Gon2_schnell} = [0,9 \text{ Ohm und } 0,5 \text{ Ohm}]$ und einem vorliegenden oszillierenden Laststrom von $I_{Cmax} = 1500 \text{ A}$	41
Abbildung 3.13: Stromnulldurchgang mit 4-stufiger stromabhängiger Umschaltung; Stromrichtungswechsel vom Dioden- in den IGBT-Modus bei unterschiedlich ausgelegten Umschaltsschwellen und einem vorliegenden oszillierenden Laststrom von $I_{Cmax} = 1500 \text{ A}$ [U_{CETH} entspricht dem Schwellwert nach Durchlassspannungskompensation der Abkoppeldiodenstrecke]	42

Abbildungsverzeichnis

Abbildung 3.14: Stromnulldurchgang mit 2-stufiger stromabhängiger Umschaltung bei Temperaturen $T_j = [25\text{ °C}; 75\text{ °C}; 125\text{ °C}]$ und einem vorliegenden oszillierenden Laststrom von $I_{Cmax} = 1500\text{ A}$	44
Abbildung 3.15: Dynamische Plasmaverteilung im Diodenmodus bei $I_L = 1000\text{ A}$ in Abhängigkeit der Parameter Entsättigungspulsdauer und die Lockzeit [34], [59]	45
Abbildung 3.16: Doppelpulsprüfaufbau zur Charakterisierung des dynamischen Schaltverhaltens	47
Abbildung 3.17: Reverse-Recovery-Schaltverläufe und Verlustkurven im Nennarbeitspunkt ($I_C = 1000\text{ A}$, $U_{DC} = 3600\text{ V}$ und $T = 125\text{ °C}$) bei appliziertem Entsättigungspuls ($t_{DESAT} = 20\text{ }\mu\text{s}$, $t_{LOCK} = 2\text{ }\mu\text{s}$)	48
Abbildung 3.18: Einschaltverläufe und -verlustkurven im Nennarbeitspunkt ($I_C = 1000\text{ A}$, $U_{DC} = 3600\text{ V}$ und $T = 125\text{ °C}$) bei appliziertem Entsättigungspuls (t_{DESAT})	49
Abbildung 3.19: E_{ON} und E_{REC} als Funktion der Diodenentsättigungspulsdauer und der Lockzeit für verschiedene Diodenkonfigurationen (Typ 1 (blau): $U_{GE} = -15\text{ V}$ und Typ2 (grün): $U_{GE} = 0\text{ V}$) bei $V_{DC} = 3600\text{ V}$, $I_C = 1000\text{ A}$, $T_J = 125\text{ °C}$ sowie eine festen Lockzeit von $t_{LOCK} = 0,5\text{ }\mu\text{s}$ [7]	49
Abbildung 3.20: Einschaltverläufe und -verlustkurven (T_1) im Nennarbeitspunkt ($I_C = 1000\text{ A}$, und $U_{DC} = 3600\text{ V}$ und $T = 25\text{ °C}$) als Funktion der Lockzeit (t_{LOCK}).....	51
Abbildung 3.21: Zunahme des effektiv wirksamen Diodenentsättigungspulses durch die Anpassung der Gateein- und -ausschaltwiderstände	53
Abbildung 3.22: Schematische Darstellung der Ansteuerungsmethodik zum Einfluss des Gate-Emitter-Spannungsniveaus (Höhe von V_{GE} ist definiert durch Durchbruchspannung von im Treiber verwendeter Zenerdioden) während des Diodenmodus	54
Abbildung 3.23: E_{RR} als Funktion der U_{GE} im Diodenmodus bei unterschiedlichen Lastströmen und ohne appliziertem Diodenentsättigungspuls [$U_{DC} = 3600\text{ V}$, $T_J = 125\text{ °C}$].....	54
Abbildung 3.24: E_{RR} als Funktion der U_{GE} im Diodenmodus bei unterschiedlichen Lastströmen und mit appliziertem Diodenentsättigungspuls [$U_{DC} = 3600\text{ V}$, $T_J = 125\text{ °C}$, $T_{DESAT} = 20\text{ }\mu\text{s}$, $t_{LOCK} = 2\text{ }\mu\text{s}$]	55
Abbildung 3.25: Durchlassspannungskennlinienfeld: Stromspannungskennlinie als Funktion der U_{GE} im Diodenmodus bei $T_J = 125\text{ °C}$	57
Abbildung 3.26: Einschaltverluste in Abhängigkeit des vorliegenden Laststroms unter Berücksichtigung unterschiedlicher Temperatur- sowie Diodenentsättigungskonfigurationen	58

Abbildungsverzeichnis

Abbildung 4.1: Ansteuerschema eines konventionellen IGBTs	61
Abbildung 4.2: Integration des Entsättigungspulses in das Ansteuertiming	63
Abbildung 4.3: Ausgestaltung des RC-DC-Timingansatzes nach Domes [31] und dessen Auswirkungen auf die Verriegelungszeit sowie die resultierenden Spannungszeitflächen	64
Abbildung 4.4: Implementierung des RC-DC-Timingansatzes nach Lexow [49] und dessen Auswirkungen auf die Verriegelungszeit sowie die resultierenden Spannungszeitflächen	67
Abbildung 4.5: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration (Diodenentsättigungspuls bei konventionellen Gateein- und -ausschaltwiderständen)	70
Abbildung 4.6: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [Diodenentsättigungspuls bei zusätzlich eingeführten schnellen Gateumschaltwiderständen.]	73
Abbildung 4.7: Ausschaltvorgang RC-DC-IGBT bei positivem Kollektorstrom und Integration der Ausschaltverzögerungszeit	73
Abbildung 4.8: Betrachtung der wirksamen Verzugszeiten während des IGBT-Ausschaltens bei positivem Kollektorstrom in Abhängigkeit des eingehenden „CTRL-Signals“	74
Abbildung 4.9: Ausschaltvorgang RC-DC-IGBT bei negativem Kollektorstrom und Integration des Diodenentsättigungspulses	74
Abbildung 4.10: Betrachtung der etablierten Verzugszeiten während des IGBT-Ausschaltens bei positivem Kollektorstrom in Abhängigkeit des eingehenden „CTRL-Signals“	75
Abbildung 4.11: Stromrichtungswechsel während des Diodenentsättigungspulses. Links: Stromnulldurchgang vor dem Ende der IGBT-Ausschaltzeitverzögerung. Rechts: Stromnulldurchgang nach dem Ende der IGBT-Ausschaltzeitverzögerung	76
Abbildung 4.12: Stromrichtungswechsel während des Diodenentsättigungspulses – Fall 1 – unkritischer Fall	77
Abbildung 4.13: Stromrichtungswechsel während des Diodenentsättigungspulses – Fall 2 – kritischer Fall	77
Abbildung 4.14: Handlungsalternativen beim Vorliegen eines Stromrichtungswechsels innerhalb des Diodenentsättigungspulses	78
Abbildung 4.15: Halbbrückenkurzschlussprävention durch spezielles Ansteuerungsschema	79

Abbildungsverzeichnis

Abbildung 4.16: Versuchsaufbau zur Erzeugung hochfrequenter Oszillationen im Stromnulldurchgang eines niederfrequent oszillierenden Laststroms	81
Abbildung 4.17: Überlagerung eines niederfrequent oszillierenden Laststroms durch hochfrequente parasitäre Oszillationen im Übergang vom Dioden- in den IGBT-Modus	81
Abbildung 4.18: Auswirkung hochfrequenter Laststromoszillationen auf den Übergang vom IGBT- in den Diodenmodus (konventionelle statische MOS-Kontrolle)	82
Abbildung 4.19: Auswirkung hochfrequenter Laststromoszillationen auf den Übergang vom Dioden- in den IGBT-Modus (konventionelle statische MOS-Kontrolle)	82
Abbildung 4.20: Erweiterte FSM zur Stromrichtungserkennung mit eingebrachter Ausblendzeit (t_{BLANK}) zur Verhinderung von unerlaubten periodischen Schalthandlungen hervorgerufen durch parasitäre Oszillationen auf dem Laststrom	84
Abbildung 4.21: Auswirkung hochfrequenter Laststromoszillationen auf den Übergang vom IGBT- in den Diodenmodus (modifizierte statische MOS-Kontrolle mit $t_{BLANK} = 15 \mu s$)	85
Abbildung 4.22: Auswirkung hochfrequenter Laststromoszillationen auf den Übergang vom Dioden- in den IGBT-Modus (modifizierte statische MOS-Kontrolle mit $t_{BLANK} = 15 \mu s$)	85
Abbildung 4.23: Stromrichtungswechselspezifischer Durchlassspannungsverlauf in Abhängigkeit von der angewendeten Ausblendzeit	87
Abbildung 4.24: Messaufbau – Erzeugung von Diodenstoßstromereignissen (links): mit Vorstrom (rechts): ohne Vorstrom	89
Abbildung 4.25: Übergang vom IGBT- in den Diodenmodus ausgelöst durch ein externes Diodenstoßstromevent mit Vorstrom im IGBT. Die durchgezogenen Verläufe zeigen das Verhalten bei einer Ausblendzeit von $t_{BLANK} = 0 \mu s$, die gepunkteten Verläufe zeigen das Verhalten bei einer Ausblendzeit von $t_{BLANK} = 47 \mu s$	90
Abbildung 4.26: Diodendurchlassspannung in Abhängigkeit von der Ausblendzeit ($t_{BLANK} = 0 \dots 47 \mu s$)	91
Abbildung 4.27: Übergang vom IGBT- in den Diodenmodus ausgelöst durch ein externes Diodenstoßstromevent ohne Vorstrom im IGBT. Die durchgezogenen Verläufe zeigen das Verhalten bei einer Ausblendzeit von $t_{BLANK} = 0 \mu s$, die gepunkteten Verläufe zeigen das Verhalten bei einer Ausblendzeit von $t_{BLANK} = 47 \mu s$	93

Abbildungsverzeichnis

Abbildung 4.28: Diodendurchlassspannung in Abhängigkeit von der Ausblendzeit ($t_{\text{BLANK}} = 0 \dots 47 \mu\text{s}$).....	93
Abbildung 4.29: Erweiterte FSM zur Stromrichtungserkennung mit Ausblendzeit sowie separater Diodenstoßstromschwelle $U_{\text{CE-LOW}}$	95
Abbildung 4.30: Verhalten der Gateansteuerung mit Zusatzschwelle [gestrichelt] gegenüber dem Verhalten der Gateansteuerung ohne Zusatzschwelle [durchgezogen].....	96
Abbildung 5.1: Links: Definition der Verriegelungszeit (t_{INT}) und der Lockzeit (t_{LOCK}) anhand von resultierenden Schaltsignalen für eine konventionelle IGBT-Ansteuerung. Rechts: Einbringung der selektiven Lockzeitverringerung (rot) zur Schaltverlustreduzierung im Diodenmodus bei RC-PD-IGBTs	102
Abbildung 5.2: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [RC-PD-IGBT].....	104
Abbildung 5.3: Versuchsaufbau „Doppelpuls“ mit zugehörigem Pulsmuster (links) und Versuchsaufbau „oszillierender Laststrom“ mit zugehörigem Pulsmuster (rechts).....	106
Abbildung 5.4: Reverse-Recovery-Verläufe und Reverse-Recovery-Verluste für verschiedene t_{LOCK}	107
Abbildung 5.5: Einschaltverläufe und Einschaltverluste für verschiedene t_{LOCK}	107
Abbildung 5.6: Ermittlung der minimalen IGBT-Ausschaltdauer	109
Abbildung 5.7: Oben (makroskopisch): IGBT-Ausschalten innerhalb der positiven Stromhalbwelle Unten: (mikroskopisch): Bestimmung der Lockzeit anhand von $U_{\text{GE-HS}}$ und $I_{\text{C-LS}}$	111
Abbildung 5.8: Oben (makroskopisch): IGBT-Ausschalten innerhalb der negativen Stromhalbwelle Unten: (mikroskopisch): Bestimmung der Lockzeit anhand von $U_{\text{GE-HS}}$ und $I_{\text{C-LS}}$	112
Abbildung 5.9: Dioden Reverse-Recovery-Verhalten samt zugehöriger Verlustauswertung der Reverse-Recovery-Verluste	113
Abbildung 5.10: IGBT-Einschaltverhalten samt zugehöriger Verlustbetrachtung der Einschaltverluste.....	113
Abbildung 5.11: Zusammenhang von Durchlasscharakteristik und Schaltverhalten verschiedenartiger Leistungshalbleiterkonfigurationen [90]	116
Abbildung 5.12: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration mit integrierter Stromrichtungserkennung [RC-PD-IGBT_V2].....	117

Abbildungsverzeichnis

Abbildung 6.1: RC-GID-IGBT – Pilot-Diodenstruktur in Kombination mit zusätzlichem Schottky-Emitter [59]	123
---	-----

Tabellenverzeichnis

Tabelle 2.1: Gegenüberstellung direkte und indirekte Strommessung	25
Tabelle 3.1: Gegenüberstellung Diodenleitverluste in Abhängigkeit der Ansteuerungs- variante	35
Tabelle 3.2: Einfluss des Gatewiderstandes auf das Verlustreduzierungspotential des Diodenentsättigungspulses ($t_{\text{DESAT}} = 20 \mu\text{s}$, bei fixer $t_{\text{LOCK}} = 2 \mu\text{s}$ (für $R_{\text{Goff}} = 0,5 \text{ Ohm}$)	53
Tabelle 3.3: Prozentuales Verlusteinsparungspotential (E_{RR}) spezifischer U_{GE} -Level im Diodenmodus bezogen auf $U_{\text{GE}} = -15 \text{ V}$ ohne applizierten Diodenentsättigungspuls	56
Tabelle 3.4: Prozentuales Reverse-Recovery-Verlusteinsparungspotential (E_{RR}) spez- ifischer U_{GE} -Level im Diodenmodus bezogen auf $U_{\text{GE}} = -15 \text{ V}$ mit applizierten Diodenentsättigungspuls $T_{\text{DESAT}} = 20 \mu\text{s}$, $t_{\text{LOCK}} = 2 \mu\text{s}$	56
Tabelle 3.5: Effektivität des Diodenentsättigungspulses in Abhängigkeit der Stromstärke bei einer Sperrschichttemperatur von $T_{\text{J}} = 25^\circ\text{C}$	59
Tabelle 3.6: Effektivität des Diodenentsättigungspulses in Abhängigkeit der Stromstärke bei einer Sperrschichttemperatur von $T_{\text{J}} = 125^\circ\text{C}$	59
Tabelle 4.1: Durchlassverluste in Abhängigkeit von der Ausblendzeit bei einem Dioden- stoßstromereignis mit Vorstrom	91
Tabelle 4.2: Durchlassverluste in Abhängigkeit von der Ausblendzeit bei einem Dioden- stoßstromereignis mit Vorstrom	94
Tabelle 5.1: Überblick zu Einschalt- und RR-Verlusten in Abhängigkeit von t_{LOCK} ..	108
Tabelle 5.2: Übersicht über die Einschalt- und RR-Verluste für drei verschiedene Ver- riegelungszeiten [t_{INT}]	110
Tabelle 5.3: Vergleich der Kollektor-Emitter- sowie Diodendurchlassspannung (@ $T = 125^\circ\text{C}$) beim konventionellen und RC-IGBT Halbbrückenmodul	114
Tabelle 6.1: Zusammenfassender Überblick über Ansteuerungskonzepte verschiedener RC-IGBT-Technologien	125

Abkürzungsverzeichnis

E_{ON}	Einschaltverluste
E_{OFF}	Ausschaltverluste
E_{RR}	Reverse-Recovery-Verluste
FPGA	Field Programmable Gate Array
FSM	Finite State Machine
GaN	Galliumnitrid
HGÜ	Hochspannungs-Gleichstrom-Übertragung
HS	High Side
IGBT	Insulated-Gate Bipolar Transistor
LS	Low Side
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor
MPT	Micro-Pattern-Trench
RC	Reverse Conducting
RC-DC	Reverse Conducting with Diode Control
RC-PD	Reverse Conducting Pilot Diode
RR	Reverse Recovery
SiC	Siliziumcarbid
SRE	Stromrichtungserkennung
SRW	Stromrichtungswechsel
T_J	Sperrschichttemperatur

1. Einleitung

“Qui mortui esse creduntur, diutius vivunt”

Frei übersetzt aus dem lateinischen meint der Leitspruch dieses Kapitel, dass diejenigen, die totgeglaubt sind, länger leben. Dieser Ausspruch fasst die Geschichte des „*Reverse-Conducting Insulated Gate Bipolar Transistor*“ (RC-IGBT) treffend zusammen. Seine Entstehungshistorie betrachtend, ist dieses Bauteil eine technologische Weiterentwicklung mit unglaublichem Innovations- sowie Leistungssteigerungspotential. Dennoch ist die Etablierung dieses Leistungshalbleiterbauelements in hochsperrenden technischen Anwendungen zunächst nur bedingt von Erfolg gekrönt.

Der RC-IGBT ist die Weiterentwicklung des konventionellen IGBTs, dessen Einsatz im elektrotechnischen Spektrum in Spannungsklassen bis 6,5 kV, aus heutiger Sicht nicht mehr wegzudenken ist. Seine Anwendungsfelder sind dabei so relevant wie vielfältig und verlaufen von Frequenzumrichtern für Bahnantriebe, Wechselrichter für on- und offshore Windkraftanlagen über die *Hochspannungs-Gleichstrom-Übertragung* (HGÜ) bis hin zum Einsatz innerhalb der Elektromobilität [1], [2]. Das Verlangen nach einem leistungsfähigeren Halbleiterbauelement, welches in der Lage ist, die Leistungsdichte, Robustheit oder Lebensdauer der konventionellen IGBT-Technologie zu übertreffen, ist immens. Der RC-IGBT kann diesen Anforderungen begegnen, da er verglichen mit dem Gesamtmodul eines konventionellen IGBTs sowohl:

- I) die Leistungsdichte, durch eine nominelle höhere Stromtragfähigkeit
- II) die Robustheit, in Bezug auf Diodenstoßstromereignisse durch eine wesentlich erhöhte aktive Diodenchipfläche sowie ebenfalls
- III) die Lebensdauer, durch die Ein-Chip-Technologie und die daraus resultierenden thermo-mechanischen Belastungsreduzierungen

erhöht [3].

Ermöglicht wird dies durch die Integration der Diodenfunktionalität in den IGBT Chip, wodurch der konventionelle IGBT um die Funktionalität einer bidirektionalen Stromleitfähigkeit erweitert wird.

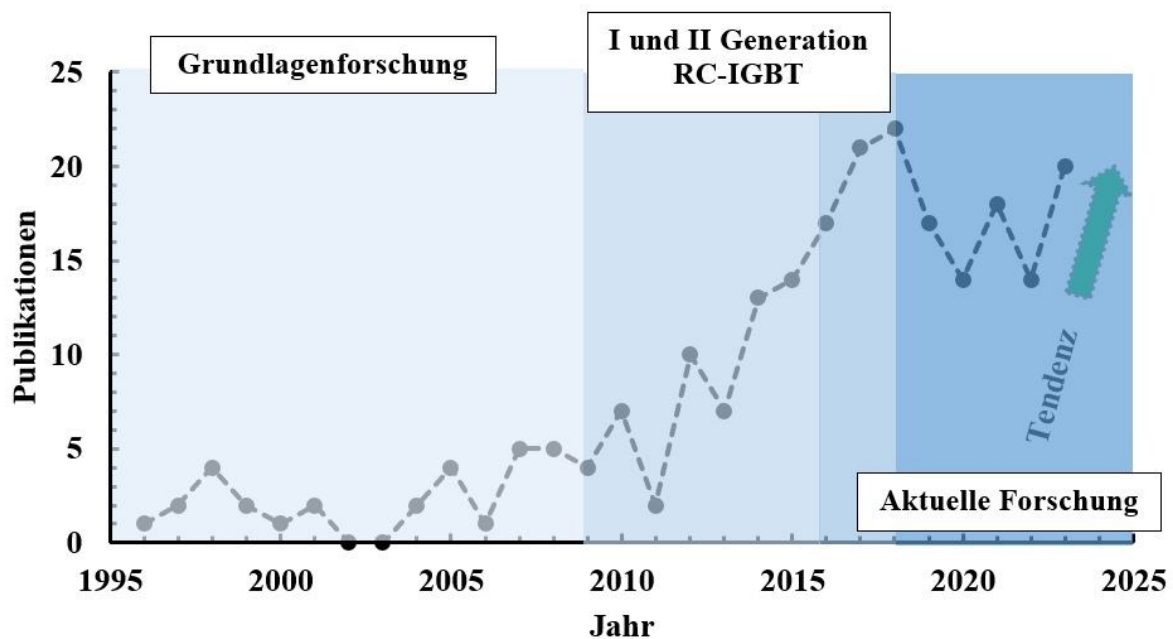


Abbildung 1.1: Übersicht über nationale und internationale Publikationen pro Jahr unter den Suchbegriffen: „RC-IGBT“, „Reverse Conducting IGBT“ sowie „Rückwärts leitfähiger IGBT“

Abbildung 1.1 gewährt einen Überblick über die RC-IGBT bezogenen Publikationszahlen pro Jahr. In einer generellen konzeptionellen Erforschungsphase zeigen sich mit dem Mitsubishi 1200 V/100 A [4] sowie mit dem ABB 3300 V/62,5 A [5] erste hochsperrende RC-Leistungshalbleiterbauelemente auf Chipebene. Das internationale Interesse für die neue RC-Technologie steigt und durch den „*Bi-Mode Insulated Gate Transistor*“ (BIGT) von ABB [6] sowie dem „*Reverse Conducting IGBT with Diode Control*“ (RCDC) von Infineon [7] folgt die Vorstellung konkreter RC-IGBTs auf Modulebene in der Spannungs-kategorie von 6500 V. Von nun an etabliert sich die erste Generation RC-IGBTs (vgl. Kapitel 2.1) und die internationale Nachfrage auf technischer sowie wissenschaftlicher Basis steigt.

Die technologische Integration in reale industrielle Anwendungen bleibt bis auf den 5.2 kV BIGT StakPak von ABB [8] allerdings weitestgehend aus. Im Hinblick auf den Stand der (RC-IGBT-)Technik ist anzuführen, dass dieser bei der ersten RC-IGBT-Generation davon geprägt ist, dass den eingangs aufgeführten RC-IGBT-spezifischen Vorteilen, umfassende Nachteile gegenüberstehen. Vordergründig ist dies die bereits im Titel dieser Dissertation erkennbare imminently ausgeprägte Abhängigkeit des RC-IGBT-Diodenleitverhaltens von der Gate-Emitter-Spannung. Jene erfordert eine komplexe stromrichtungsabhängige Steuerungslogik, um den erhöhten Diodendurchlassverlusten im statischen Betriebsbereich entgegenzuwirken. Ferner macht der verhältnismäßig größere Anteil aktiver Diodenfläche es erforderlich, die dynamischen Diodenverluste mittels weiterführender Ansteuerungsverfah-

1. Einleitung

ren (dynamische MOS-Kontrolle) zu reduzieren. Hinzukommt, dass die benötigten Ansteuerungsverfahren robust gegen anwendungsspezifische Einflussfaktoren, wie z.B. hochfrequenten parasitären Oszillationen auf dem Laststrom (vgl. Kapitel 4.4), dem Umgang mit Diodenstoßstromereignissen unter Anwendung der statischen MOS-Kontrolle (vgl. Kapitel 4.5) oder etwa dem Auftreten von Laststromnulldurchgängern innerhalb der dynamischen MOS-Kontrolle (vgl. Kapitel 4.3), auszulegen sind.

Die Etablierung der zweiten RC-IGBT Generation (vgl. Kapitel 2.2) zielt darauf ab, die Schwächen der ersten Generation durch technologische Optimierungen auszugleichen. In diesem Zusammenhang sind insbesondere die Entwicklungen von FUJI [9] und ABB [10] hervorzuheben. Beide Hersteller integrieren sogenannte „Pilot-Dioden“-Bereiche, die den Betrieb des Moduls ohne eine stromrichtungsabhängige Ansteuerung ermöglichen, in den RC-IGBT-Chip. Ein wesentlicher Vorteil besteht darin, dass die Diodendurchlasswerte über das gesamte Gate-Emitter-Spannungsspektrum nahezu konstant bleiben [11]. Dadurch ist die Integration spezieller Ansteuerungsverfahren, wie sie von der 1. Generation RC-IGBT gefordert werden, nicht mehr erforderlich. Insgesamt kommt es allerdings zu höheren Diodenschaltverlusten, was insbesondere bei höheren Spannungen zu einer überproportionalen Verringerung der Anwendungseffizienz führt. Aus diesem Grund beschränkt sich die Anwendung der RC-IGBT-Technologie aus heutiger Sicht weitestgehend auf eine Spannungsebene von maximal 1700 V.

In Abbildung 1.1 ließ sich bereits die aufstrebende Tendenz im Feld der nationalen und internationalen Publikation innerhalb der letzten Jahre erkennen. Die gesellschaftliche Brisanz und Aktualität sind vor dem Hintergrund des fortschreitenden Klimawandels höher denn je, wodurch eine nie dagewesene Nachfrage für neue und immer leistungsfähigere Leistungshalbleiterbauelemente besteht [12]. Um in diesem Zusammenhang den „totgeglaubten“ RC-IGBT spannungsklassenübergreifend neues Leben einzuhauchen, erfolgt innerhalb dieser Arbeit eine grundlegende Beschreibung der RC-IGBT-Technologie aus der Ansteuerungsperspektive.

Einführend werden dazu in Kapitel 2 die Grundlagen rückwärtsleitfähiger IGBTs unterschiedlicher Generationen, deren relevante Ansteuerungsprinzipien sowie unterschiedliche Ausführungsformen der Stromrichtungserkennung, die für die adäquate Ansteuerung benötigt wird, erläutert.

Kapitel 3 ist zweigeteilt und bezieht sich auf Ansteuerungsprinzipien rückwärts leitfähiger IGBT mit Diodenkontrolle (1. Generation, vgl. Kapitel 2.1). Dabei werden im ersten Teil die statische und im zweiten Teil die dynamische MOS-Kontrolle dargelegt. Beide Ansteuerungsprinzipien werden in Bezug auf unterschiedliche Einflussfaktoren untersucht und im Sinne der Verlustoptimierung aufbereitet.

1. Einleitung

Das Kapitel 4 setzt sich mit der Integration rückwärts leitfähiger IGBT mit Diodenkontrolle im Rahmen der Umrichterapplikation auseinander und stellt das umfassendste Kapitel dieser Arbeit dar. Nach der Gegenüberstellung und Diskussion unterschiedlicher Ansteuerungsverfahren wird die Implementierung des favorisierten Verfahrens in einem realen und eigens entwickelten RC-IGBT Gatetreiber vorgestellt. Im weiteren Verlauf des Kapitels werden anwendungsbezogene Problemstellungen aufgegriffen, erläutert und mit technologisch praktikablen Lösungsvarianten vorgestellt. Den Schlusspunkt des Kapitels bilden die Vorstellung eines RC-Dauerversuchsprüfplatzes unter Anwendung der aufgezeigten Ansteuerungsprinzipien sowie die Resümeebildung und die Diskussion über die technische Integrierbarkeit der RC-IGBT mit Diodenkontrolle in leistungselektronische Anwendungen.

Im vorletzten Kapitel wird der Übergang zur zweiten RC-IGBT Generation (mit Pilotdiode, vgl. Kapitel 2.2) beschrieben. Nach der Erläuterung des konventionellen Ansteuerungsverfahrens für diesen RC-IGBT-Typ erfolgt die Darlegung des innerhalb dieser Arbeit entwickelten Verfahrens zur selektiven Lockzeitverringerung. Die Gate-Treiber-seitige Integration dieses Verfahrens sowie dessen messtechnische Evaluierung in Bezug zu seinem Verlustreduzierungspotentials werden mit einer finalen Ergebnisbewertung sowie einem Ausblick auf weiterführende Ansteuerungskonzepte beschlossen.

Im abschließenden Kapitel wird ein Gesamtüberblick zur Fragestellung gegeben, inwiefern und unter welchen Rahmenbedingungen die Integration einer RC-IGBT-Technologie in hochsperrende leistungselektronische Anwendungen durchführbar ist.

2. Grundlagen

Die innerhalb dieses Kapitels erläuterten technischen Zusammenhänge zielen auf die Vermittlung von Basiswissen ab. Die dargelegten Grundlagen dienen zur Verständnisförderung und sollen den Zugang zur thematischen Auseinandersetzung mit den Inhaltsschwerpunkten dieser Arbeit ermöglichen.

2.1. RC-IGBT mit Diodenkontrolle (1. Generation: RC-DC-IGBT)

Der RC-IGBT ist die technologische Weiterentwicklung des „*Insulated-Gate Bipolar Transistor*“ (IGBT), welcher im Jahre 1979 als „*Vertical-Channel M.O.S. Gated Thyristor*“ initial beschrieben [13], kurz darauf patentiert [14] und im Anschluss erstmalig dem kommerziellen Markt zugeführt wurde [15]. Von dort an, hielt er Einzug in unzählige elektrotechnische Anwendungen und etablierte sich bis heute zu einem der wichtigsten Bauelemente der Leistungselektronik im Spannungsbereich von 600 V bis 6500 V [16], [17]. Angestrebte Leistungssteigerungen sowie die Forderung nach immer effizienteren und verlustärmeren leistungselektronischen Systemen münden in der fortwährenden Weiterentwicklung der IGBTs [18]. In diesem Hinblick besteht der monolithische IGBT-Dioden-Ansatz für klassische Siliziumbauelemente. Dieser ist von Interesse, da der IGBT als unidirektionaler Bauteil vorwiegend in Kombination mit einer antiparallelen Freilaufdiode zum Einsatz kommt [19]. Durch Integration der Diode in den IGBT-Chip besteht die Möglichkeit, einen bidirektionalen bipolaren Leistungsschalter zu kreieren. Jener ist unter dem Namen: „rückwärts leitfähiger“ IGBT bekannt und soll den Kernpunkt der Betrachtungen innerhalb dieser Arbeit darstellen [3], [4], [18].

Zu den ersten rückwärtsleitfähigen Hochspannungs-IGBTs zählen der RCDC [20] von Infineon sowie der BIGT [5] von ABB. Beide RC-IGBTs lassen sich in die Kategorie „rückwärts leitfähig mit Diodenkontrolle“ [*Reverse Conducting with diode control*] (RC-DC)] einordnen, da ihr Emitterwirkungsgrad im Diodenmodus¹ unmittelbar von der anliegenden Gate-Emitter-Spannung beeinflusst werden muss, um adäquate Funktionalität zu gewährleisten [21].

¹Definition Diodenmodus: Der Kollektorstrom im Bauelement ist negativ, der Strom wird definitionsgemäß in Diodenrichtung geführt. Definition IGBT-Modus: Der Kollektorstrom im Bauelement ist positiv, der Strom wird definitionsgemäß in IGBT-Richtung geführt.

2.1.1. Funktionsgrundlage

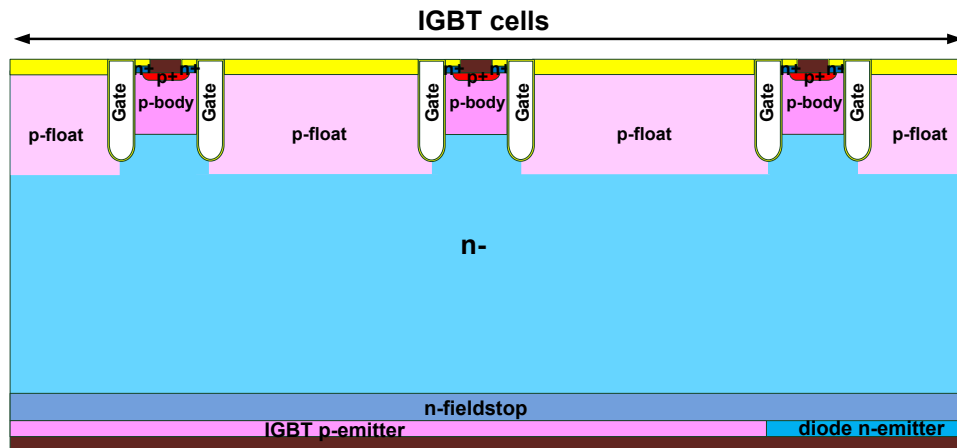


Abbildung 2.1: Struktureller Aufbau eines RC-DC-IGBTs (erste Generation)

Anhand von Abbildung 2.1 ist erkennbar, dass die Integration der Diodenfunktionalität in den IGBT mittels struktureller Anpassung auf Chipebene vollzogen wird. Dazu erfolgt die Einbringung eines hochdotierten n^+ -Gebietes innerhalb der kollektorseitigen p^+ -Zone des IGBTs. Dieses eingebrachte n^+ -Gebiet bildet zusammen mit der emitternahen „p-Wanne“ die interne Diodenstruktur und befähigt den RC-DC-IGBT zum Führen eines bidirektionalen bipolaren Stromes [22]–[24]. Die Vorderseite – Steuerkopfseite – des Bauelements wird dabei in ihrem Aufbau nicht verändert, es liegt weiterhin eine homogene Frontseitenstruktur vor (vgl. Abbildung 2.1).

Bezogen auf den IGBT-Modus – das Führen eines positiven Kollektorstroms – verhält sich der RC-DC-IGBT wie ein konventioneller IGBT. Das Schalten des Bauelements wird mithilfe einer eingepprägten Steuerspannung an der Gateelektrode, die durch eine dünne Oxidschicht von den umliegenden Halbleiterschichten elektrisch isoliert ist, realisiert. Diese Steuerspannung reguliert den Stromfluss zwischen den Bauelementeingängen – Kollektor und Emitter. Beim Anlegen einer positiven Gate-Emitter-Spannung kommt es nach dem Überschreiten einer bauteilspezifischen Schwellenspannung zur Ausprägung eines leitfähigen Elektronenkanals. Dieser bildet sich – gatespannungsabhängig – in einem schwach p-dotierten Bereich, der den Emitterkontakt umgebenden P-Wanne, aus. Dabei verbindet er das hochdotierte emitterseitige n^+ -Gebiet mit der n^- -Driftzone und sorgt für eine niederohmige elektrische Verbindung zwischen Kollektor und Emitter [12], [16], [23].

Weiterhin ist die Steuerbarkeit des Ausgangskennlinienfeldes in Abhängigkeit von der applizierten Gate-Emitter-Spannung [16], [17] vergleichbar mit einem konventionellen IGBT. Hierbei lässt sich der aktive Bereich – befindlich im I. Quadranten des I_C über U_{CE} -Diagramms – des IGBTs (vgl. Abbildung 2.2) vollständig durchlaufen und je nach Anwendungszweck adäquat feinjustieren.

2. Grundlagen

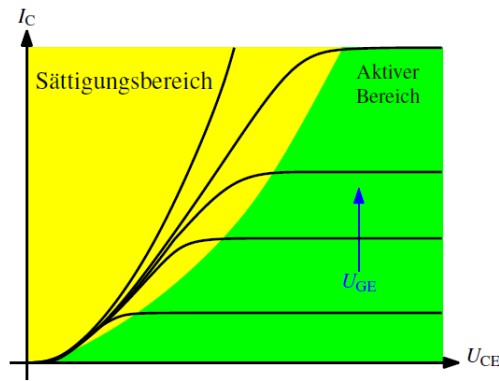


Abbildung 2.2: Steuerbarkeit des (RC)-IGBT-Ausgangskennlinienfeldes [17]

Betrachtet man allerdings das Leitverhalten des RC-DC-IGBTs bei kleinen Strömen und eingeschaltetem Gate im IGBT-Modus, so fällt auf, dass Kollektor-Emitter-Spannung zunächst linear zum Kollektorstrom ansteigt (vgl. Abbildung 2.3 [25]). Es zeigt sich, ähnlich wie beim MOSFET, ein unipolares Leitverhalten, bei dem die Elektronen vom Emitter direkt über den Inversionskanal zum kollektorseitig implementierten n^+ -Gebiet abfließen. Die Löcherinjektion über das kollektorseitige p^+ -Gebiet bleibt zunächst aus. Das daraufhin in Abbildung 2.3 erkennbare „Zurückschnappen“ (Snap-Back) der Strom-Spannungskennlinie im I. Quadranten erfolgt erst dann, wenn der laterale Spannungsabfall über dem eben genannten p^+ -Gebiet groß genug ist und die Löcherinjektion zu einem bipolaren Stromfluss führt [7], [25]. Niedrige Temperaturen begünstigen dieses unerwünschte Verhalten, da der benötigte Spannungsabfall zur Überwindung des PN-Übergangs mit niedrigeren Temperaturen ansteigt [3]. Aus der Verlustperspektive betrachtet, ist der Snap-Back-Effekt wegen des Auftretens ausschließlich bei kleinen Strömen, nahezu vernachlässigbar.

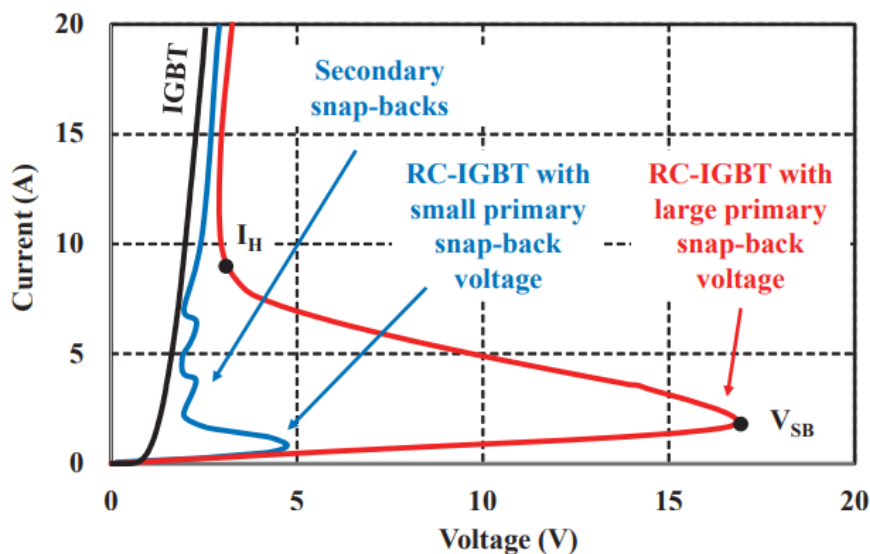


Abbildung 2.3: Ausgangskennlinien (Kollektorstrom über Kollektor-Emitter-Spannung) IGBT und RC-IGBT mit unerwünschtem „Snap-Back-Verhalten“ [25]

2. Grundlagen

Anders verhält es sich in Bezug auf Stromfahlverteilungsaspekte, die vordergründig in der Parallelschaltung durch diesen Effekt begünstigt werden. Folgerichtig ist ein bauteilspezifisches Snap-Back-Verhalten in der Applikation nicht tolerierbar, weshalb Lösungsvorschläge, zur Beseitigung dieses parasitären Effektes innerhalb der Literatur stark diskutiert sind. Unter anderem weisen:

- Chen et al. die Integration einer lateralen Freilaufdiodenstruktur in das Randgebiet [26],
- Jiang et al. die Integration eines potentialfreien p-Gebietes am Trenchkollektor direkt über dem kollektorseitig eingefügtem n^+ -Gebiet [27] und
- Storasta et al. kontinuierliche P-Emitter-Zonen auf der Bauteilrückseite [6]

als Kompensationsmechanismus des Snap-Back-Effektes aus. Letztgenannter Ansatz zeigt eine hervorragende Funktionalität bei gleichzeitig einfacher struktureller Implementierbarkeit [5], [28].

In Bezug auf den Diodenmodus – dem Führen eines negativen Kollektorstroms – weicht das Verhalten des RC-DC-IGBTs ebenfalls von dem eines konventionellen IGBTs ab. Während der Status der Gatespannung (ein- oder ausgeschaltet) für den Diodenleitfall (III. Quadrant) beim konventionellen IGBT irrelevant ist, so darf die Auswirkung der anliegenden Gatespannung am RC-DC-IGBT in diesem Betriebspunkt nicht vernachlässigt werden. Ursächlich dafür ist die gatespannungsabhängige Ausprägung des Inversionskanals in Kombination mit dem kollektorseitig eingebrachten n-Gebiet.

Abbildung 2.4 (nach [21]) verdeutlicht den Einfluss der Gate-Emitter-Spannung in Bezug auf die Ladungsträgerverteilung während des Diodenmodus. Linksseitig (a) ist die Ladungsträgerverteilung des RC-DC-IGBTs im Diodenmodus bei eingeschaltetem Gate erkennbar.

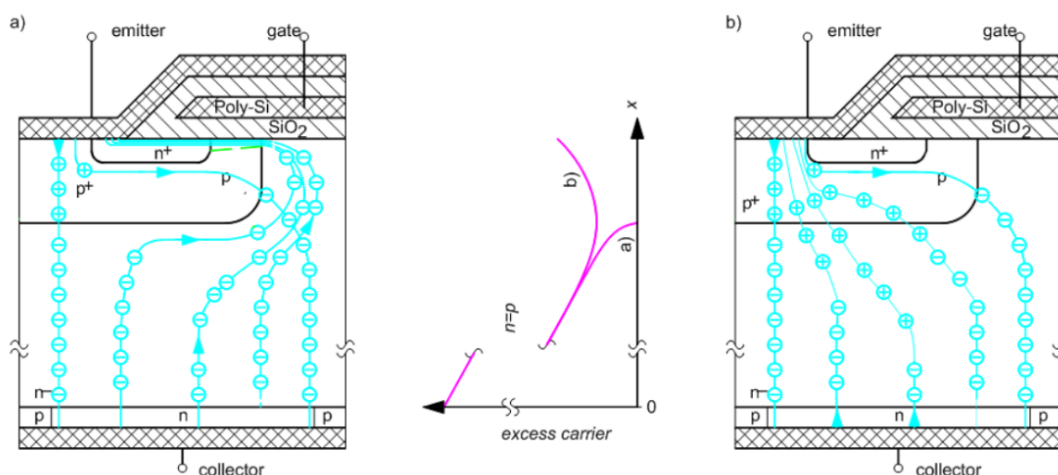


Abbildung 2.4: Ladungsträgerverteilung des RC-DC-IGBTs im Diodenmodus in Abhängigkeit des Gate-Emitter-Status. a) bei geöffnetem Elektronenkanal; b) bei geschlossenem Elektronenkanal [21]

2. Grundlagen

Durch die Etablierung des Inversionskanals, ist es den Elektronen möglich, den PN-Übergang der P-Wanne zu umgehen und auf direktem Wege den Emitter zu erreichen. Dies hat zur Folge, dass der Kollektorstrom sich aufteilt und ein wesentlicher Anteil unipolar direkt über den Elektronenkanal fließt. Folgerichtig reduziert sich die Ladungsträgerdichte im Bauelement, es steigen die Durchlassverluste und das Risiko für chipinterne Stromfehlverteilungen ist stark erhöht [29], [30].

Rechtsseitig in Abbildung 2.4 (b) ist die Ladungsträgerverteilung des RC-DC-IGBTs im Diodenmodus bei ausgeschaltetem Gate erkennbar. Es wird deutlich, dass eine homogene Verteilung des Stromflusses, der sich ausschließlich über den vorderseitigen PN-Übergang vollzieht, im Bauteil vorliegt. Dieser ist bipolar und führt zur gewünschten Flutung der Vorderseite (Anode) sowie der n^- -Driftzone mit Elektronen-Loch-Plasma. Auf diese Weise reduzieren sich sowohl die Durchlassverluste als auch die Gefahr von chipinternen Stromfehlverteilungseffekten [29]–[31].

Insgesamt lässt sich feststellen, dass die Anodeneffizienz durch die Ausprägung des Elektronenkanals direkt beeinflusst werden kann. Zur Verhinderung von übermäßigen Durchlassverlusten im Diodenmodus wird aus diesem Grund eine stromrichtungsabhängige Ansteuerung – statische MOS-Kontrolle – erforderlich (vgl. Kapitel 2.3.1). Beachtenswert hierbei ist der Umstand, dass je nach Steuerkopffarchitektur – Trench [32] oder Planar [33] – eine variable Kanalleitfähigkeit vorliegt. Jene beeinflusst den Anodenwirkungsgrad im Diodenmodus als Funktion der Gate-Emitter-Spannung zusätzlich [16] (vgl. Abbildung 2.5). Währenddessen bei (RC)-IGBTs mit einer planaren Gatestruktur, z.B. BIGT [5], die Leitfähigkeit des Elektronenkanals begrenzt ist, ergibt sich bei Gatestrukturen, die auf der Trenchtechnologie beruhen, z.B. RCDC [7], und dementsprechend eine höhere Kanalleitfähigkeit aufweisen, eine sehr effiziente Steuerungsmöglichkeit der Ladungsträgerverteilung im Bauelement. Dieser Umstand kann vor allem im Hinblick auf die dynamische MOS-Kontrolle (siehe Kapitel 2.3.2) positiv genutzt werden [21], [34].

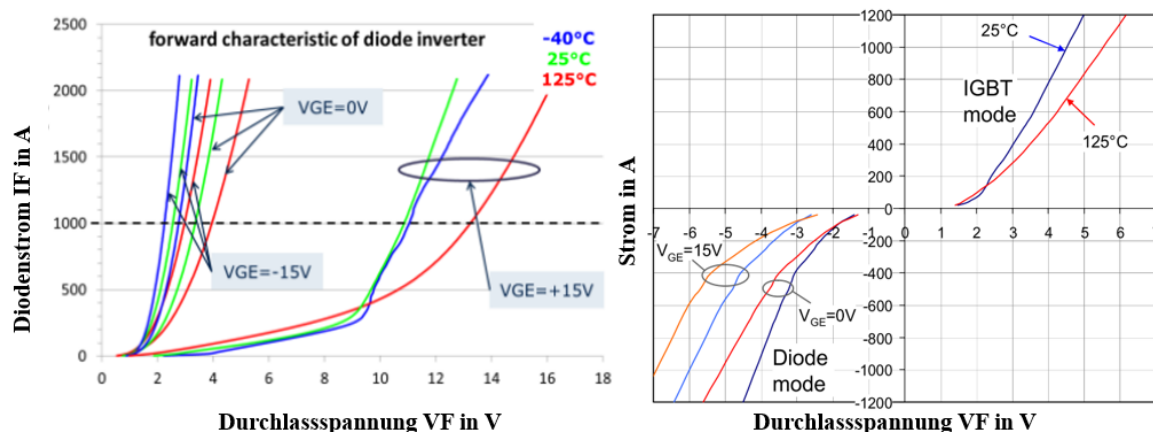


Abbildung 2.5: Diodendurchlasscharakteristiken des links: 6.5 kV Infineon RCDC [35] und rechts 6.5 kV ABB BIGT [6]

2.1.2. Chancen und Risiken

Im Gegensatz zu konventionellen IGBTs, die durch ihre Dual-Chip-Technologie charakterisiert sind, zeigt der RC-DC mit seiner Single-Chip-Technologie weitreichende Vorteile in Bezug auf vier wesentliche Themenschwerpunkte [3], [36]:

1) Chip- und Modulproduktion(-skosten)

In diesem Zusammenhang lassen sich die Reduzierung der Kosten für die Herstellung sowie für die Aufbau- und Verbindungstechnik anführen. Der Fertigungsprozess benötigt lediglich einen Wafer und nur dieser eine Wafer muss prozessiert werden. Dadurch sinken Prozess-, Tooling- und Testkosten. Demgegenüber stehen allerdings die reinen RC-IGBT-Chipkosten. Im Normalfall sind Diodenchips günstiger als IGBT-Chips, weshalb es an dieser Stelle auch zu steigenden Kosten kommen kann.

Für den Fall, dass im Modul die Kombination aus einem IGBT- und einem Diodenchip durch einen RC-IGBT-Chip ersetzt wird (kleine Leistung), müssen weniger Lot- und Bondverbindungen ausgeführt werden, was sich zusätzlich positiv auf die Ausfallwahrscheinlichkeit auswirkt. Hinzu kommt dann die Verkleinerung des Flächenbedarfs auf dem Substrat, da der Platzbedarf eines einzelnen RC-IGBT-Chips wesentlich geringer ist als der Platzbedarf für die Kombination aus separatem IGBT-Chip und separater Freilaufdiode. Dies schafft ebenso neue Freiheitsgrade in Bezug auf die Chip-Positionierung (räumliche Anordnung) im Modul [3] sowie beim Substratlayout generell, das die Verwendung größerer Chips ermöglicht. Weiterhin stellt sich ein besseres Verhältnis der aktiven zur Gesamtchipfläche ein. Bei Modulen höherer Leistungsklassen finden sich zumeist vier IGBT- und zwei Dioden-Chips pro Substrat. Diese müssen durch insgesamt 6 RC-IGBT-Chips ersetzt werden, wodurch die oben getroffenen Aussagen nicht mehr zutreffend sind.

2) Stromdichte im IGBT- sowie Diodenmodus

Hierbei wird davon ausgegangen, dass sich bei Verwendung der konventionellen IGBT- + Diodenkonfiguration die Anzahl der Chips pro Vollmodul aus der Addition aller IGBT und Freilaufdioden-Chips ergibt. Je nach Aufteilung können dies für einen 6,5kV IGBT, orientiert am FZ750R65KE3 von Infineon [37], zum Beispiel 24 IGBT- und 12 Diodenchips sein. Stellt man diesem konventionellen Modul ein RC-IGBT Modul mit ebenfalls 36 Chips gegenüber, so erhält man ungefähr die 1,5-fache niedrigere Stromdichte für den IGBT- sowie ungefähr die bis zu 3-fach niedrigere Stromdichte für den Diodenmodus [9], [38]. Die geringere Stromdichte führt gleichfalls zu einer geringeren Durchlassspannung. In Bezug auf die Diode resultiert dabei eine gesteigerte Reverse-Recovery-Ladung (Q_{RR}), die zu erhöhten Einschalt- sowie Reverse-Recovery-Verlusten führt.

2. Grundlagen

3) Robustheitserhöhung gegenüber Diodenstoßstromereignissen

Eine größere Anzahl an Diodenchips pro Modul ist gleichbedeutend mit einer Vergrößerung der aktiven Diodenfläche. Sofern die Robustheit pro Chipfläche konstant bleibt (abhängig von der Robustheit der RC-IGBT-Chip Oberseite), führt dies zu einer erhöhten Robustheit gegenüber von Diodenstoßstromereignissen, da sich der Stoßstrom über eine größere Fläche erstreckt und sich dadurch die effektiv wirksame Stromdichte pro Chip verringert [9].

4) Reduzierung thermo-mechanischer Belastungen

Der für die Anwendung wohl relevanteste Positiveffekt des RC-IGBTs ist dessen thermische Kopplungseigenschaft. Im Gegensatz zum konventionellen IGBT, bei dem IGBT und Diode räumlich und thermisch getrennt voneinander agieren, weist der RC-IGBT durch seine Ein-Chip-Technologie eine vollständige thermische Kopplung auf. Sowohl maximale Chiptemperaturen, durch das Vorliegen einer größeren aktiven Chipfläche für den jeweiligen Betriebsmodus, als auch der anwendungsbezogen resultierende Temperturripping reduzieren sich drastisch [9], [24], [38]. Beide Aspekte wirken sich positiv auf die Gesamtlebensdauer sowie auf den durch T_{Jmax} begrenzten maximalen Strom des Bauelements aus. Dies fällt vor allem bei Anwendungen (z.B. Gleichrichterbetrieb) ins Gewicht, bei denen $T_{J(IGBT)} \neq T_{J(Diode)}$ ist.

Trotz aller genannter Vorteile und Chancen, die der RC-IGBT mit sich bringt, bleiben Aspekte bestehen, denen mit besonderer Aufmerksamkeit begegnet werden muss. Angeführt wurden in diesem Zusammenhang bereits:

- die Snap-Back-Neigung sowie die U_{GE} -abhängige Diodencharakteristik, welche die modusbezogene Ansteuerung des Gates (vgl. Kapitel 2.3.1) erforderlich macht.
- die erhöhten Reverse-Recovery- sowie Einschaltverluste, welche durch die akute Zunahme der aktiven Diodenfläche im Vollmodul hervorgerufen werden und zur Verlustreduzierung die Einbindung einer dynamischen MOS-Kontrolle (vgl. Kapitel 2.3.2) erfordern.

Beide angeführten Aspekte, und dies wird vor allem im weiteren Verlauf dieser Arbeit deutlich (vgl. Kapitel 4.1, 4.3, 4.4 sowie 4.5), stellen den Anwender vor lösbarer, aber keinesfalls triviale Herausforderungen bei der Integration des RC-DC-IGBTs in industrialisierte Anwendungen.

2.2. RC-IGBT mit Pilotdiode (2. Generation: RC-PD-IGBT)

Dieses Kapitel befasst sich mit einem RC-IGBT, der ein gate-spannungsunabhängiges Diodenleitverhalten bei annähernd gleichbleibenden Durchlasseigenschaften aufweist. Abbildung 2.6 veranschaulicht die Integration von dezidierten Diodenbereichen, sogenannten

„Pilot Diode“-Bereichen, in die RC-IGBT Chipstruktur. Dazu werden separate p^+ -Gebiete auf der Chipoberseite etabliert. Dies kann in unterschiedlichen Abstufungen erfolgen, wie Rahimo et al. in [39] sowie [40] darlegen. Insgesamt kommt es zu einem Aufbrechen der homogenen Frontseitenstruktur des RC-DC-IGBTs. Rechtsseitig in Abbildung 2.6 ist erkennbar, dass die n^+ -Gebiete aus der Gate-Emitter Struktur entfernt sind und der Emitterkontakt ausschließlich über ein reines p -Gebiet angebunden ist. Die derartig angepassten Gate-Emitterzellen befinden sich vorzugsweise direkt gegenüber der kollektorseitigen n -shorts. Um die hervorragende RC-spezifische thermische Kopplung zwischen IGBT und Diode nicht zu verlieren, muss, wie in [39], [40] beschrieben, eine fein abgestimmte räumliche Anordnung dieser Gebiete erfolgen.

2.2.1. Funktionsgrundlage

Die in Abbildung 2.6 dargestellten Pilotdiodenbereiche sorgen auch bei eingeschaltetem Gate (bei $U_{GE} = +15\text{ V}$) für eine ausreichende Elektron-Loch-Plasmamenge im Bauelement während des Diodenmodus. Insgesamt reduziert der Elektronenkanal die Elektron-Loch-Plasmakonzentration in allen IGBT-Zellen. Die Pilotdiodengebiete werden davon allerdings nicht beeinträchtigt. Aufgrund der modifizierten Vorderseite des PD-RC-IGBT entsteht in den PD-Bereichen kein Elektronenkanal, wodurch ausreichend Elektronen-Loch-Plasma auch bei eingeschaltetem Gate vorhanden ist und damit zu niedrigen Diodendurchlassverlusten führt [41]. RC-IGBTs, die in die Klasse der hier beschriebenen RC-IGBT-Untergruppierung fallen, sind beispielsweise:

- der in [42] vorgestellte „3300 V BIGT“ von ABB
- der in [11] vorgestellte „1200 V RC-IGBT“ der X-Series von FUJI
- der in [43] vorgestellte „Deep Anode 3300 V RC-IGBT“ sowie
- der in [44] vorgestellte „New Generation 3300 V“ (beide CRRC)

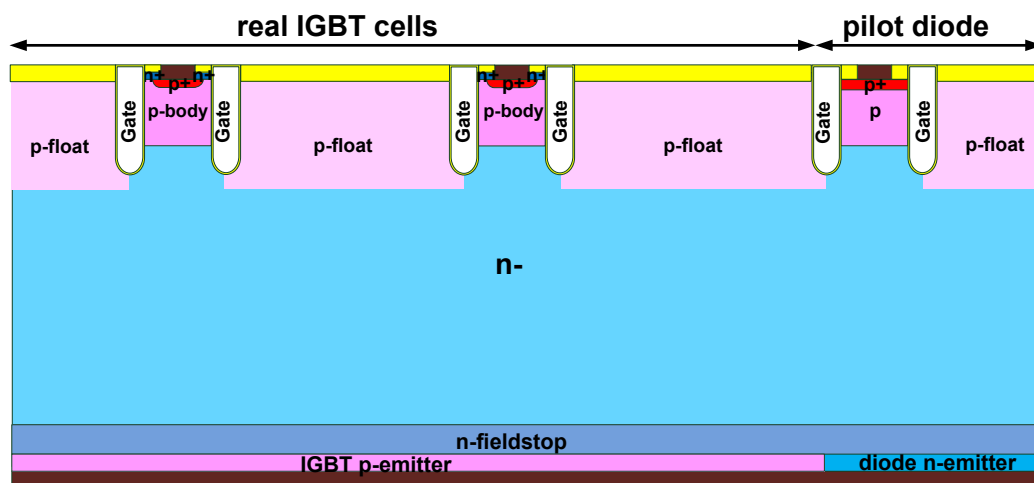


Abbildung 2.6: Struktureller Aufbau eines RC-PD-IGBTs

2.2.2. Chancen und Risiken

Bezogen auf die Chancen, die die RC-PD-Technologie mit sich bringt, lassen sich zunächst einmal die gleichen Potentiale vorbringen, die bereits unter den Unterpunkten (1)-(4) in Kapitel 2.1.2 dargelegt wurden. Der große technologische Vorteil, den der RC-PD-IGBT gegenüber dem RC-DC-IGBT bietet, ist sein von der Laststromrichtung unabhängiges Betriebsverhalten. Der RC-PD-IGBT kann wie ein konventioneller IGBT angesteuert werden, wodurch er sich als „Plug-In“-Bauteil unkompliziert in technische Applikationen integrieren lässt [42].

Diesem immensen Vorteil steht allerdings ein weitreichender Nachteil gegenüber. Jener begründet sich in der Verriegelungszeit. Der RC-PD-IGBT wird beim Eintreffen des steuerungseitigen Ausschaltsignals gleichermaßen ausgeschaltet ($U_{GE} = -15 \text{ V}$) wie ein konventioneller IGBT (vgl. Abbildung 2.8). Für den IGBT-Modus ist dies notwendig, um ein sicheres Ausschalten und damit das Auftreten von Halbbrückenkurzschlüssen zu verhindern. Für den Dioden-Modus resultiert allerdings eine drastische Steigerung des Anodenwirkungsgrades, da die Anode des RC-PD-IGBTs nicht länger durch den Inversionskanal kurzgeschlossen ist. Folglich erhöht sich die Plasmakonzentration im Gesamtbereich aller IGBT-Zellen, was zu einer Zunahme der Reverse-Recovery-Ladung im Bauelement führt. Reverse-Recovery- sowie Einschaltverluste steigen an und reduzieren den Applikationswirkungsgrad [41]. Weiterführende Informationen dazu lassen sich in Kapitel 5.1.2 auffinden.

2.3. Ansteuerungsprinzipien des RC-DC-IGBTs

Innerhalb der nachfolgenden Absätze erfolgt die nähere Charakterisierung der zwei elementaren Ansteuerprinzipien für RC-DC-IGBTs. Diese gewährleisten sowohl einen sicheren, als auch einen verlustoptimierten Bauelementbetrieb im Hinblick auf den Einsatz in unterschiedlichsten Umrichterkonfigurationen. Zunächst soll dabei die „statische MOS-Kontrolle“ als ein fester, der Polarität des Laststroms folgender Mechanismus Erläuterung finden. Jener wird im Anschluss durch Erklärungen zur „dynamischen MOS-Kontrolle“ abgelöst. In diesem Zusammenhang steht der verlustoptimierte Abschaltvorgang bei negativem Laststrom im Fokus.

2.3.1. Statische MOS-Kontrolle

Ausgehend von der statischen Verlustperspektive ist die Gate-Emitter-Spannung des RC-DC-IGBTs im Diodenbetrieb ein entscheidendes Merkmal. Während bei konventionellen IGBTs das typische Gate-Ansteuerungsschema unabhängig von der Laststromrichtung ist, zeigt der RC-DC-IGBT hohe Durchlassspannungen im Diodenmodus bei eingeschaltetem Gate (z.B. $U_{GE} = +15 \text{ V}$).

2. Grundlagen

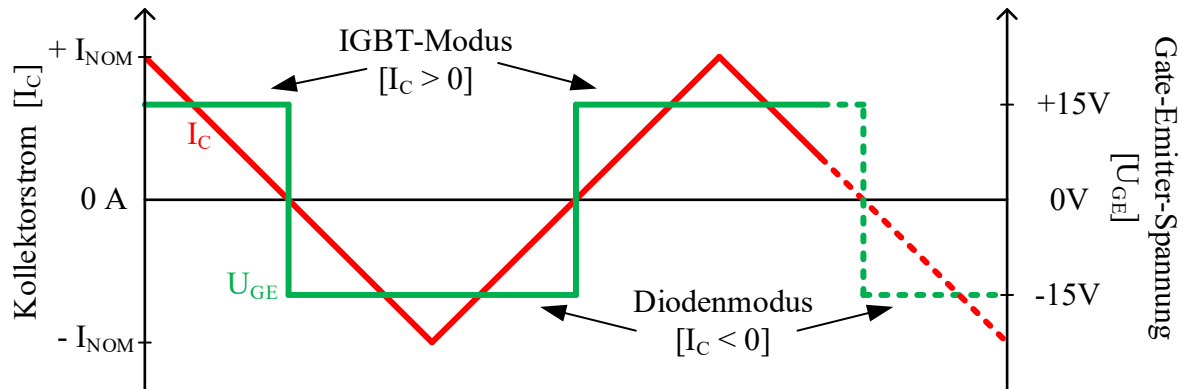


Abbildung 2.7: Funktionsübersicht zur statischen MOS-Kontrolle

Um diesem Verhalten entgegenzuwirken, ist es zwingend erforderlich, die sogenannte "Statische MOS-Kontrolle", wie in Abbildung 2.7 dargestellt, im Ansteuerungsschema zu integrieren [21], [41]. Die Stromrichtungserkennung überwacht das Vorzeichen des vorliegenden Kollektorstroms. Bei einem positiven Kollektorstrom muss das Gate, äquivalent zu einem konventionellen IGBT, zwingend und sofort eingeschaltet werden (z.B. $U_{GE} = +15\text{ V}$). Dadurch wird eine etwaige ungewollte Spannungsaufnahme so gering wie möglich gehalten. Die Gate-Spannung des RC-DC-IGBTs wird ausgeschaltet (z.B. $U_{GE} = -15\text{ V}$), sobald ein negativer Kollektorstrom beobachtet wird.

Auf diese Weise ist gewährleistet, dass der für den IGBT-Modus erforderliche Inversionskanal geschlossen wird und durch diesen, wie bereits in Kapitel 2.1.2 dargelegt, im Diodenmodus keine Reduzierung des Emitterwirkungsgrades resultiert. Insbesondere die RC-IGBTs der ersten Generation, wie der BIGT von ABB [5] oder der RCDC von Infineon [7] sind auf die statische MOS-Steuerung angewiesen, um ihr Diodenleitverhalten zu verbessern [29], [31]. Hierbei gilt es zu beachten, dass der Diodenbetrieb bei $U_{GE} = +15\text{ V}$ für den BIGT fakultativ ist, sofern die erhöhten Diodendurchlassverluste akzeptiert werden können. Für den RC-DC ist dies nicht der Fall. Das stromrichtungsabhängige Umschalten ist obligatorisch, da ein dauerhafter Diodenbetrieb bei eingeschalteter Gate-Emitterspannung (länger als 50-100 μs) nicht in allen Betriebspunkten zulässig ist.

Innerhalb der Stromrichtungserkennung gibt es zwei wesentliche Freiheitsgrade, die im Hinblick auf einen verlustoptimierten Betrieb angepasst werden können. Zu ihnen zählen:

- Einerseits die Wahl der spezifischen Umschaltsschwellen und damit die Festlegung, wann genau eine Modusumschaltung zu erfolgen hat.
- Andererseits besteht die Möglichkeit für die Einbringung spezifischer zusätzlicher Umschaltwiderstände, die, weil nominell kleiner als die konventionellen Nenn-Gatewiderstände, die Geschwindigkeit des Umschaltvorgangs erhöhen.

2. Grundlagen

Letzterer Aspekt verlangt allerdings eine Anpassung des Gatetreibers, da neben den Nenn-gatewiderständen für das konventionelle IGBT-Ein- und Ausschalten, auch die spezifischen Umschaltwiderstände vorhanden und ansteuerbar sein müssen. Nähere Ausführungen zu den Auswirkungen der zuvor genannten Aspekte finden sich in Kapitel 3.1.

Neben der erhöhten Komplexität der Gate-Steuerung besteht der größte Nachteil der statischen MOS-Steuerung in der Handhabung parasitärer Hochfrequenzschwingungen im Null-durchgang des Laststroms. Diese störenden Oszillationen können zu unzulässigen Mehr-fachschaltungen des Gate-Treibers führen. Zusätzlich dazu sind sie systemabhängig und daher in Frequenz und Amplitude bei jeder Anwendung unterschiedlich. Dies macht es erforderlich, die Gate-Treibereinheit und die Gate-Treiberschemata für jede RC-DC-IGBT-Anwendung individuell anzupassen [45]. Diese Anpassungsmöglichkeit sowie deren Auswirkungen auf das Treiber- sowie Bauelementverhalten ist in Kapitel 4.4 dargelegt.

2.3.2. Dynamische MOS-Kontrolle

In Bezug auf das dynamische Verhalten der RC-DC-IGBTs ist die Reduzierung der Reverse-Recovery-Verluste sowie der damit einhergehenden Einschaltverluste ein wichtiger Aspekt. Da die aktive Chipfläche der RC-IGBTs im Diodenleitmodus wesentlich größer ist, als bei konventionellen IGBTs (z.B. 36 Chips im RC-IGBT zu 12 Chips im konventionellen 6,5 kV-HV-Modul), muss übermäßig hohen Reverse-Recovery-Verlusten im Bauteil begegnet werden. Durch die statische MOS-Kontrolle werden RC-DC-IGBTs im Diodenmodus bei ausgeschalteter Gate-Emitter-Spannung betrieben, was zu einem ausgezeichneten Durchlassverhalten, aber auch zu einer wesentlich größeren Plasmamenge, führt. Um an dieser Stelle entgegenzuwirken, ist es möglich, die "Dynamische MOS-Kontrolle" anzuwenden [21].

Hierbei wird im Diodenbetrieb (High-Side [HS] RC-DC bei positivem Laststrom i_L) vor dem Reverse-Recovery-Vorgang ein sogenannter "Entsättigungspuls", visualisiert in Abbildung 2.8, ausgeführt [29], [31]. Innerhalb dieses Entsättigungspulses wird die Gate-Emitter-Spannung für eine kurze Zeit (5 bis 50 μs , je nach Spannungs-kategorie und Anwendung) eingeschaltet. Dies verringert den Emitterwirkungsgrad, reduziert das Elektron-Loch-Plasma im Bauelement und dadurch die Reverse-Recovery- sowie Einschaltverluste unmittelbar vor dem Kommutierungsvorgang [34].

2. Grundlagen

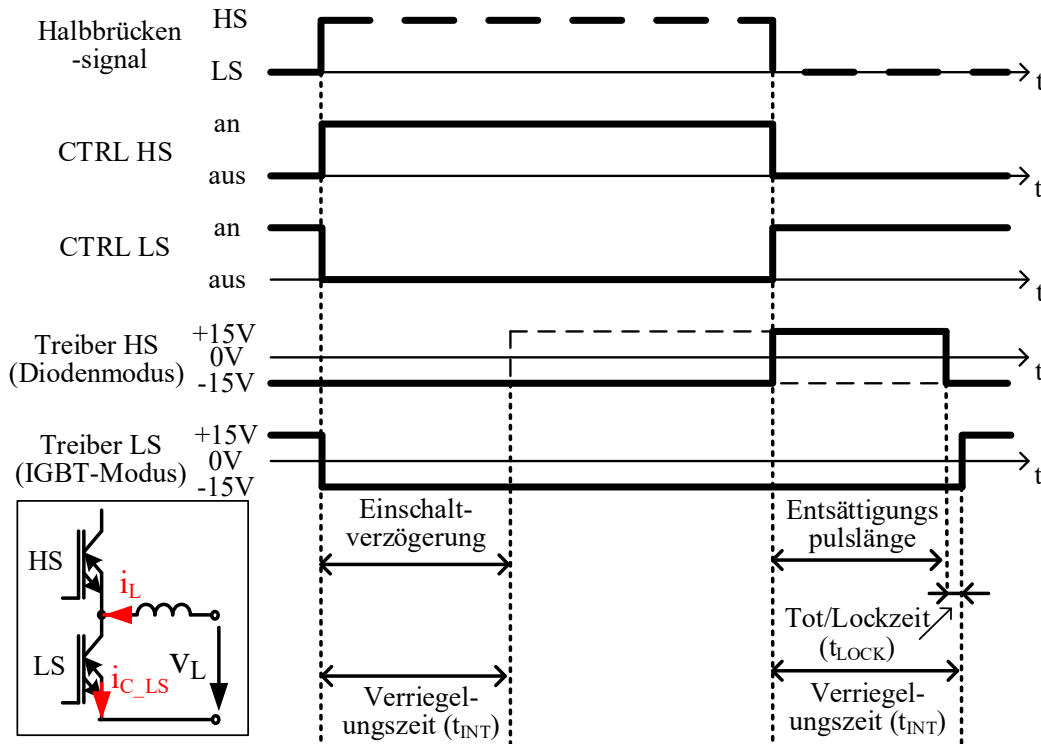


Abbildung 2.8: Funktionsübersicht dynamische MOS-Kontrolle

Das übergeordnet generierte Halbbrückensignal, muss zu diesem Zweck modifiziert werden. Diese Modifikation erfolgt im Diodenmodus und betrifft den Zeitraum der Verriegelungszeit [*interlock time* (t_{INT})]. Diese stellt sicher, dass der ausschaltende IGBT sicher ausgeschaltet ist, bevor der gegenüberliegende IGBT einschaltet. Fallende Flanken (Ausschaltensignale) werden dabei sofort ausgeführt und einschaltende Flanken (Einschaltensignale) werden um t_{INT} verzögert. Die konventionelle Umrichterriegelungszeit ist also ein aus Sicherheitsgründen eingeführter Parameter, der der Verhinderung von Halbbrückenkurzschlüssen dient. Sie ist ein Sicherheitspuffer, der die Gesamtleistungsfähigkeit des Umrichters mindert, zu einer stromrichtungsabhängigen Verzerrung der Pulslänge führt und daher so kurz wie möglich, jedoch unbedingt so lang wie nötig ausgelegt sein muss [46]–[48].

Der Entsättigungspuls repräsentiert keinen regulären „harten“ Schaltvorgang, da weder der Kollektorstrom noch die Kollektor-Emitter-Spannung ein- beziehungsweise ausgeschaltet werden. Es findet lediglich eine Gateumladung statt, die relevant in Bezug auf die Schaltverlustreduzierung ist. Aus diesem Grund darf der Entsättigungspuls innerhalb der Verriegelungszeit durchgeführt werden. Es ist allerdings zwingend erforderlich, diesen sicher ausgeschaltet zu haben, bevor der gegenüberliegende IGBT einschaltet, um negativen Brückenkurzschlusseffekten entgegenzuwirken. Dementsprechend darf seine zeitliche Dauer (Entsättigungspulslänge: t_{DESAT}) folgende Maximaldauer ($t_{DESATmax}$) nicht überschreiten.

$$t_{DESATmax} = t_{INT} - t_{LOCK} \quad [2-1]$$

2. Grundlagen

t_{INT} ist hierbei die bereits definierte Umrichterverriegelungszeit und t_{LOCK} die resultierende Sperr- bzw. Totzeit [*lock time* (t_{LOCK})] (vgl. Abbildung 2.8). Letztere bildet die Differenz aus dem wieder ausgeschalteten Gatesignal des Entsättigungspulses und dem eingeschalteten gegenüberliegenden Schalter. Obwohl die Einbindung des Entsättigungspulses in das Gate-Steuerungsschema eine Herausforderung darstellt, können die RR- und Einschaltverluste mithilfe dieser Gate-Ansteuerungstechnik um bis zu 30 % reduziert werden [29], [31], [34], [49].

Definition Verriegelungs- und Lockzeit

Die Definitionen für Verriegelungs- und Lockzeit beziehen sich im allgemeinen Sprachgebrauch auf die Differenzen zwischen den fallenden sowie steigenden Schaltflanken der Gate-Emitter-Spannung, in Abhängigkeit des eingehenden Steuer- (*control* [*CRTL*])-Signals (vgl. Abbildung 2.8). Diese Definition ist allerdings stark abhängig von internen Treiberverzugszeiten. Weiterhin ist es möglich, dass es in bestimmten Anwendungen, abhängig von Spannungsklasse und Gatevorwiderstand, zu negativen Lockzeiten kommen kann. Dieser Umstand ist leicht befremdlich und da die treiberinternen Verzögerungszeiten eine gewisse Variabilität nicht ausschließen, wird im Rahmen der vorliegenden Arbeit eine alternative Definitionsgrundlage gewählt.

Abbildung 2.9 verdeutlicht, dass die Berechnung der Verriegelungs- sowie Lockzeit als Differenz aus dem einsetzenden Kollektorstrom des LS Schalters (Abbildung 2.8, Schaltplan unten links) sowie dem initialen Fallen der Gate-Emitter-Spannung des HS Schalters, in Abbildung 2.9 zur Vereinfachung durch das CTRL-Signal dargestellt, erfolgt. Variable Einflüsse durch etwa veränderte Gate-Vorwiderstände oder gatetreiberspezifische Verzugszeiten werden durch diese Methode vollständig kompensiert [50]. Daher sind sämtliche, im weiteren Verlauf dieser Arbeit präsentierte Messergebnisse unter Anwendung der eben beschriebenen Definitionsgrundlage ausgewertet.

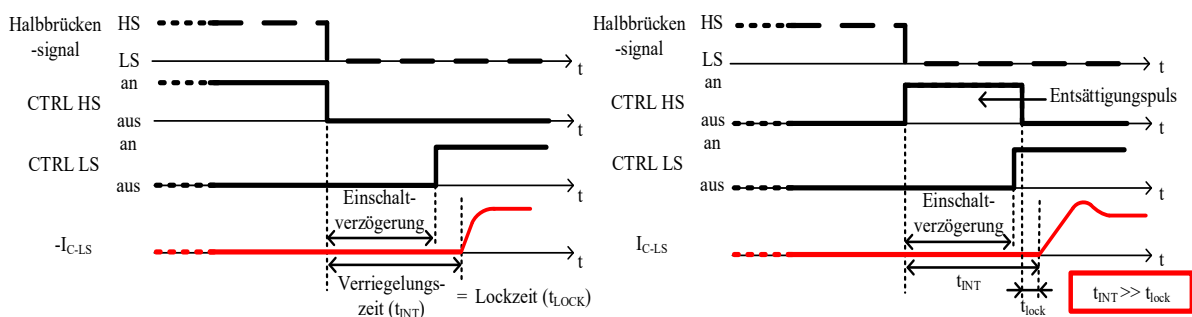


Abbildung 2.9: Links: Definition der Verriegelungszeit (t_{INT}) des sich im IGBT-Modus befindlichen HS-Schalters sowie rechts: Definition der Lockzeit (t_{LOCK}) des sich im Dioden-Modus befindlichen HS-Schalters jeweils anhand von real resultierenden Schaltsignalen

2. Grundlagen

Bezogen auf die dynamische MOS-Kontrolle ist insgesamt erkennbar, dass es zwei wesentliche Freiheitsgrade gibt, die im Hinblick auf einen verlustoptimierten dynamischen Diodenbetrieb angepasst werden können. Zu ihnen zählen:

- Einerseits die Einstellung von Entsättigungspulslänge und Lockzeit, wobei beides mit einer eventuellen Modifikation der Verriegelungszeitlänge einhergeht. Die Änderung beider Parameter hat erhebliche Konsequenzen auf das Verlustreduzierungspotential von RC-IGBTs bei der dynamischen MOS-Kontrolle (vgl. dazu Kapitel 3.2.1 sowie Kapitel 3.2.2).
- Andererseits besteht die Möglichkeit für die Verwendung spezifischer Ein- und Ausschaltwiderstände. Die, weil nominell kleiner als die konventionellen Nenn-Gatetwiderstände, die Geschwindigkeit des Ein- und Ausschaltvorgangs erhöhen und dadurch die Effektivität des Entsättigungspulses steigern.

Letzterer Aspekt bedingt allerdings eine Anpassung des Gatetreibers, da neben den Nenngatetwiderständen für das konventionelle IGBT-Ein- und Ausschalten, auch die spezifischen Umschaltwiderstände vorhanden und ansteuerbar sein müssen. Nähere Ausführungen zu den zuvor genannten Aspekten finden sich in Kapitel 3.2.

2.4. Stromrichtungserkennung

Aus dem vorangegangenen Kapitel geht hervor, dass die Applikation des RC-DC-IGBTs nach einer stromrichtungsabhängigen Ansteuerung verlangt. Dazu ist die Erkenntnis über die momentan vorhandene Stromrichtung im Bauteil unerlässlich und führt zur Notwendigkeit des Einsatzes eines Stromsensors. Für die Implementierung koexistieren dabei mehrere unterschiedliche Möglichkeiten, die es im Hinblick auf das Einsatzfeld gegeneinander abzuwägen gilt. Als wesentliche Kernparameter lassen sich Sensordynamik, -messbereich, -auflösung, -kosten, -applikationsmöglichkeit und -temperaturbereich für eine anwenderspezifische Klassifizierung heranziehen. Die technologische Ausführung als direkte oder indirekte Strommessung stehen dabei wie auch die Art der Informationseinbindung, die auf dem Gatetreiber oder in einer übergeordneten Steuerungsebene erfolgen kann, im Mittelpunkt der Analyse.

2.4.1. Stromsensorgestützte Strommessung

Die stromsensorgestützte Strommessung stellt eine direkte Methode der Strommessung dar. Sie ermöglicht es, den Messstrom entweder resistiv, beispielsweise mittels Shunt-Widerstand, oder durch das von ihm erzeugte Magnetfeld [51] direkt zu erfassen und abzubilden. Die Auswertung der Messwerte sowie deren zeitlicher Verlauf erfolgt über eine geeignete Auswerteeinheit, die die ermittelten Daten zur weiteren Verarbeitung bereitstellt [52].

2. Grundlagen

Optimalerweise wird das ausgewertete Stromsignal direkt in die übergeordnete Umrichtersteuerung integriert, da die Übertragung des potentialfreien Strommesssignals auf den potentialbehafteten Gate-Treiber ineffizient ist.

Der große Vorteil direkter Strommesssensoren liegt in ihrer hohen Genauigkeit, Auflösung und Dynamik. Insbesondere bei der Erkennung des Stromnulldurchgangs ermöglicht die direkte Messung eine großzügige Vorsteuerung (frühzeitige Erkennung des Stromnulldurchgangs), was diese Methode für die Anwendung in Verbindung mit RC-IGBTs besonders geeignet macht. Unabhängig von der Sensorart sollte dieser allerdings einen möglichst geringen Offset-Fehler im Nullpunkt aufweisen, da sich zusammen mit dem maximalen dI_L/dt der Stromwert ergibt, bei dem spätestens auf $U_{GE} = +15\text{ V}$ umgeschaltet werden muss, ohne ungewollte Blockierspannung aufzunehmen.

Die wesentlichen Nachteile der direkten Strommessung liegen in der Sensorapplikation. Da resistive Sensoren den Gesamt- respektive einen definierten Teilstrom messen, ist es erforderlich den spezifischen Messwiderstand in den Stromkreis zu integrieren. Für leistungselektrotechnische Anwendungen mit vorwiegend hohen Primärströmen ist dies aufgrund der entstehenden Verluste nicht praktikabel. Anders verhält es sich bei Stromsensoren, die das Magnetfeld des Messstroms auswerten. Je nach Technologie ist es hierbei erforderlich, den stromdurchflossenen Leiter entweder vollständig zu umschließen oder den Sensor derartig anzubringen, dass das durch den Primärstrom hervorgerufene Magnetfeld adäquat ausgewertet werden kann.

Je nach eingesetzter Sensorart, kann es mitunter erforderlich sein, die Verschienungsgeometrie derartig zu verändern, dass das resultierende Primärmagnetfeld des zu messenden Stroms, den Nominalanforderungen der Sensorspezifikation entspricht. Weiterhin kann es erforderlich sein, dem verwendeten Sensor einen definierten Strompfad zur Verfügung zu stellen (siehe Applikationsbeispiel Sensitec CFS 1000, Abbildung 2.10).

Zur Veranschaulichung der Einsatzfähigkeit einer stromsensorgestützten Stromrichtungserkennung erfolgte im Rahmen dieser Arbeit die Verwendung des magnetoresistiven *CFS1000* der Firma Sensitec [53]. Als Zielanwendung stellt sich dabei die Einführung eines RC-IGBTs in ein HGÜ-Submodul dar. Die Rahmenbedingungen der Stromschiene, an welcher der Primärstrom zur benötigten Stromrichtungserkennung gemessen wird, muss nach den Sensorvorgaben bearbeitet werden. Der CFS1000 verlangt einen U-förmigen Strompfad, der wie in Abbildung 2.10 links zu erkennen, auf der Unterseite des Sensors verlaufen muss. Rechtsseitig in selbiger Abbildung ist die reale Prüfstromschiene mitsamt aufgebrachtem Sensor dargestellt. Ein genaueres Überblicksbild findet sich im Anhang unter A1.

2. Grundlagen

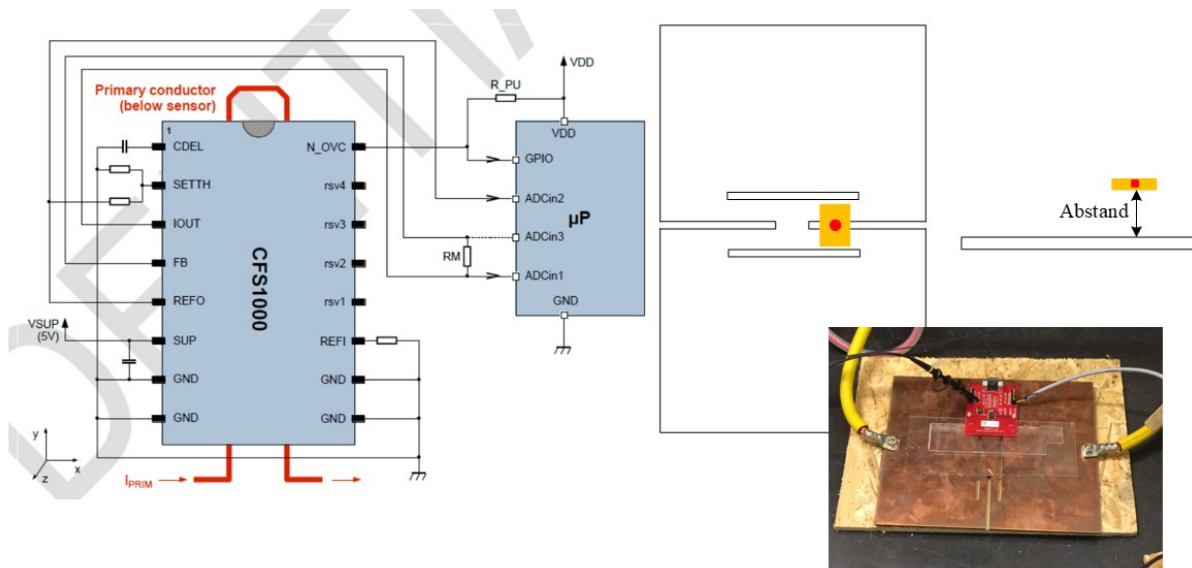


Abbildung 2.10: links: Applikationsanweisung CFS1000, rechts: Prüfstromschiene mit gefordertem U-förmigem Strompfad zur Überprüfung der Sensoreigenschaften

Abbildung 2.11 offenbart das Sensorverhalten beim Vorliegen eines oszillierenden Laststroms (Versuchsaufbau und Schwingungserzeugung nach Abbildung 3.4). Der Verlauf der Messspannung (U_{SENSE} , schwarz) folgt dem Primärstromsignal (rot) und kann unter Anwendung von Rückrechnungsfaktoren zu einer ausreichend genauen Bestimmung des Momentanstromwertes verwendet werden.

Positiv bei der Verwendung des CFS1000 ist die variable Messbereichseinstellung hervorzuheben, die anwendungsbezogen mithilfe der Stromschienegeometrie in Kombination mit dem Applikationsabstand des Sensors eingestellt werden kann.

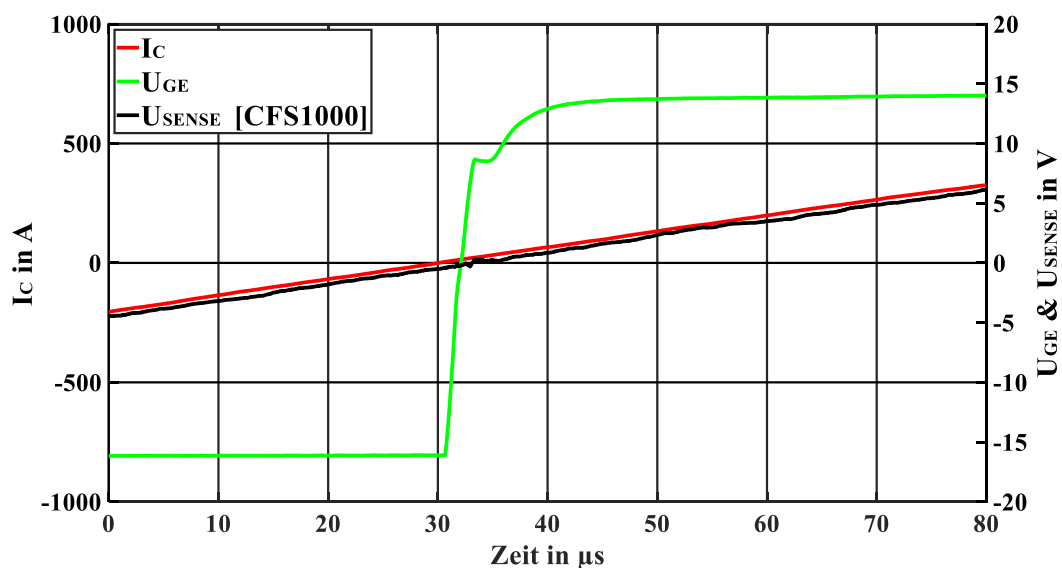


Abbildung 2.11: Funktionalitätsüberprüfung inklusive Gateumschaltung durch Auswertung des Sensitec CFS1000 Stromsensors

2. Grundlagen

Die Anwendbarkeit einer stromsensorgestützten Stromrichtungserkennung, wie sie für RC-DC-IGBT notwendig ist, ist unter Verwendung des vorgestellten direkten Stromsensors gegeben.

2.4.2. Strommessung mittels Abkoppeldiodenstrecke

Bei der Strommessung unter Verwendung einer Abkoppeldiodenstrecke handelt es sich um eine indirekte Strommessung. Der Strom als Messgröße wird nicht direkt gemessen und abgebildet, sondern anhand des von ihm erzeugten Spannungsabfalls im HV-Schalter approximiert. Dadurch ergeben sich für die Auswertung keine direkten Informationen über die Amplitude des Stroms. Es können lediglich Informationen über die Stromrichtung entnommen werden. Eventuelle Vorteile einer sogenannten Vorsteuerung lassen sich mit dieser Methode nur sehr begrenzt umsetzen. Ihren Ursprung hat diese Messmethode in Bereich der Kurzschlusserkennung, bei der mit ihrer Hilfe das Entsättigen des Schalters nach seinem Einschalten überwacht wird [54], [55].

Im Rahmen der Stromrichtungserkennung wird die Funktionalität angepasst [56], was in der schematischen Darstellung eines Gatetreiberaufbaus in Abbildung 2.12 exemplarisch aufgezeigt ist. Mittels Spannungsquelle (z.B. $V_+ = 15\text{ V}$, bezogen auf das Emitterpotential des Leistungsschalters), wird eine konstante eingangsseitige Spannung für die dargestellte Diodenkette bereitgestellt. Der verwendete Widerstand (R) dient als Fußpunkt für die eigentliche Spannungsmessung und begrenzt gleichzeitig den Abkoppeldiodenlassstrom.

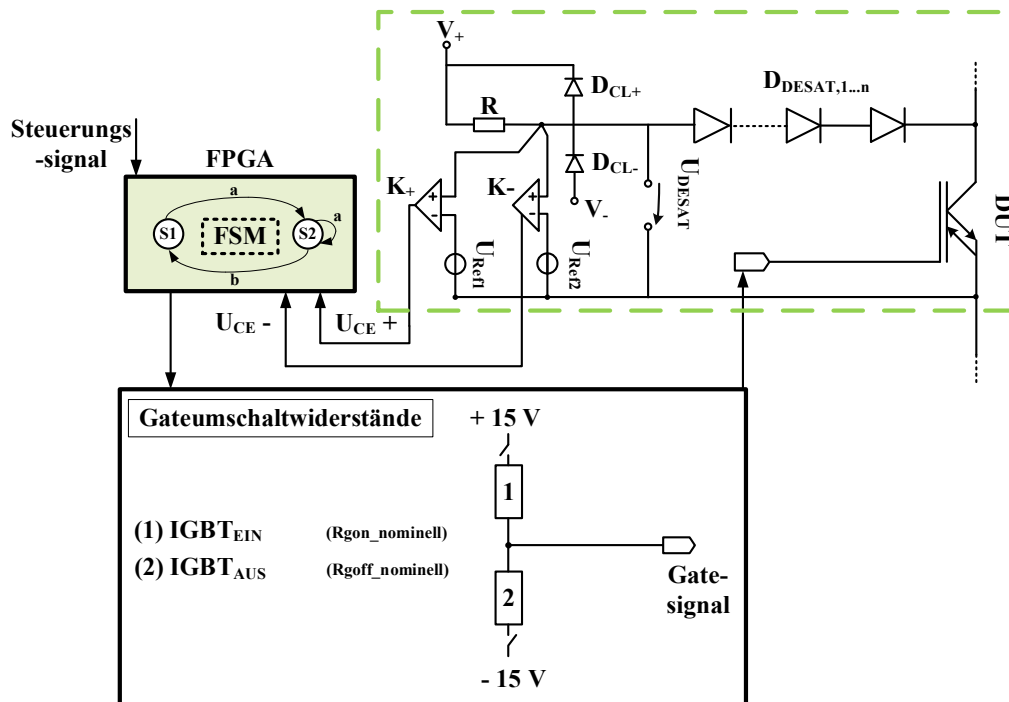


Abbildung 2.12: Schematischer Gatetreiberaufbau zur Stromrichtungserkennung mittels Abkoppeldiodenstrecke (grün gestrichelt hervorgehoben)

2. Grundlagen

Sperrt der zu untersuchende Schalter („DUT“), so liegt an seinem Kollektor Zwischenkreisspannung an, die Abkoppelstrecke sperrt und am Messpunkt ist eine Messspannung („ U_{DESAT} “) von +15 V abgreifbar. Wird der Schalter „DUT“ eingeschaltet (in den IGBT- oder Diodenmodus) sinkt seine Kollektor-Emitter-Spannung. Sobald U_{CE} einen Wert unter +15 V erreicht, beginnt die Abkoppelstrecke zu leiten. Es resultiert ein Abfall der U_{DESAT} , und die Durchlassspannung des Schalters (DUT) wird nachgebildet. Wird der HV-Schalter ausgeschaltet, so steigt seine U_{CE} auf den Wert der Zwischenkreisspannung an. Sobald U_{CE} größer als +15 V wird, fließt kein Strom mehr durch die Abkoppelstrecke. Durch das Ausräumen der zuvor zur U_{CE} -Überwachung des stromführenden DUTs aktiven Abkoppeldioden entsteht ein Reverse-Recovery Stromfluss. Jener kann zu eventuellen Ausfällen der Logik- oder der Treiberschaltung führen. An dieser Stelle und auch in Bezug auf sonstige potentiell destruktive Überspannungen, greifen die dargestellten Schutzdioden. Wobei die obere ($D_{\text{CL}+}$) gegen +15 V und die untere ($D_{\text{CL}-}$) gegen -15 V absichert [57]. Die am Messpunkt auswertbare Spannung (U_{DESAT}) wird mittels Komparatoren weiterverarbeitet [54]. Komparator K_+ überwacht die positive Schwelle und K_- die negative.

Die eingestellten Spannungsschwellen werden derartig gewählt, dass sie nah am Nullpunkt liegen und den zu erkennenden Stromrichtungswechsel präzise ausweisen. Möglich ist dies, da ein positiver Strom im IGBT auch eine positive Durchlassspannung hervorruft. Wechselt die Stromrichtung ins Negative, so wechselt auch die Durchlassspannung des IGBTs ins Negative. Die Stromrichtung kann durch Zuhilfenahme dieser beiden Komparatorsignale also zweifelsfrei ausgewertet werden [31]. Aufgrund der Tatsache, dass die Abkoppeldioden währenddessen sie leiten, ebenfalls einen Spannungsabfall erzeugen, entsteht bei der Spannungsmessung ein Offsetfehler. Dieser ist systematischer Natur und muss in der Komparatorauslegung kompensiert werden.

Insgesamt ist die Verwendung dieser Messmethode gut geeignet, da sie es ermöglicht, den Stromnulldurchgang sicher zu erkennen und aufzulösen. Das Wirkprinzip besteht nicht nur durch seine sehr einfache Funktion, gute Dynamik und gute Auflösung, sondern ist im Vergleich zu konventionellen stromsensorgestützten Strommessmethoden auch wesentlich kostengünstiger. Da die Auswertesignale in der angegebenen Form galvanisch nicht getrennt sind, ist die Weiterverarbeitung unter gleichen Potentialbedingungen, also auf demselben Treiber erforderlich. Diesbezüglich ist für den Einsatz einer Abkoppelstrecke zur Stromrichtungserkennung ein nicht vernachlässigbarer treiberseitiger Platzbedarf erforderlich. Dieser kann jedoch in Abhängigkeit der Applikationsform der Abkoppeldiodenkette stark verringert werden. Dies stellt einen weitreichenden Positivaspekt bei der Verwendung der HV-Abkoppeldiodentechnologie dar, da der Anwender eine große Entscheidungsfreiheit in Bezug auf die Ausführungsform innehat. Nachstehend sind diverse Umsetzungsvarianten aufgeführt:

2. Grundlagen

Variante 1) Kette von Abkoppeldioden auf Gatetreiber

Diese Variante weist den größten Platzbedarf auf, da neben den schaltungstechnischen Bauelementen zur Signalverarbeitung und -auswertung, die sich sowieso bereits auf dem Treiber befinden, auch noch die Diodenabkoppelstrecke selbst mit auf dem Treiber untergebracht werden muss. Je nach Spannungsklasse sind unterschiedlich viele HV-Dioden für die komplette Abkoppelstrecke notwendig. Das Hauptaugenmerk muss hierbei auf die Einhaltung der treiberinternen Kriech- sowie Luftstrecken gelegt werden. Bei höheren Spannungsclassen vergrößern sich diese, was den Platzbedarf weiter erhöht.

Variante 2) Kette von Abkoppeldioden auf Zusatzplatine direkt am RC-IGBT-Modul

Bei dieser Variante erfolgt die Auslagerung der Abkoppelstrecke auf eine Zusatzplatine, welche direkt am HV-Schalter appliziert wird. Dadurch reduziert sich die Endbaugröße des Treibers. Wie schon bei Variante 1 sind aber auch hier die relevanten Kriech- und Luftstrecken zwingend einzuhalten. Besondere Beachtung muss in diesem Zusammenhang dem Abstand zu nahegelegenen Verschienungsteilen (besonders kritisch beim Einbau in hochintegrierten Systemen) zuteilwerden.

Variante 3) Ein vollwertiger Diodenchip im RC-IGBT Modul

Diese Variante beinhaltet die Einbringung eines vollwertigen HV-Diodenchips in das HV-RC-IGBT Modul. Dieser Diodenchip besitzt die gleiche Spannungsklasse, wie das RC-IGBT-Modul und ersetzt dadurch die Abkoppeldiodenkette. Besonders vorteilhaft an dieser Variante ist, dass als Kontaktstelle für den Signalausgabewert der bereits vorhandene Hilfskollektorkontakt am Modul verwendet werden kann. Dieser ist aufwandsarm kontaktierbar, wodurch das Abkoppelsignal dem Treiber problemlos zugänglich gemacht werden kann. Grundsätzlich bestehen zwei verschiedene Ausführungsvarianten, die nachstehend erläutert werden.

Variante 3a) Ein zusätzlicher Diodenchip im RC-IGBT Modul

Dieser zusätzliche Diodenchip befindet sich im HV-Modul des RC-IGBTs. Er muss thermisch angebunden und dadurch auf dem Substrat befindlich verortet sein. Der Platzbedarf im Modul ist oftmals zwar gegeben, die Applikation stellt den Hersteller allerdings vor neue Anforderungen, denen planungs- sowie ausführungstechnisch begegnet werden muss.

Im Rahmen einer Prototypenuntersuchung (FZ750R65KE3_Demo_Si) kam es zur Vermessung einer solchen modulinternen Abkoppelkonfiguration. Der eingesetzte Diodenchip gewährleistete dabei die adäquate Bereitstellung des U_{CE} -Verlaufes (blau in Abbildung 2.13). Dies wurde innerhalb einer Doppelpulsuntersuchung (Versuchsaufbau vergleiche Kapitel 3.2 Abbildung 3.16) unter Verwendung einer externen Abkoppeldiodenstrecke (schwarz gepunktet) verifiziert.

2. Grundlagen

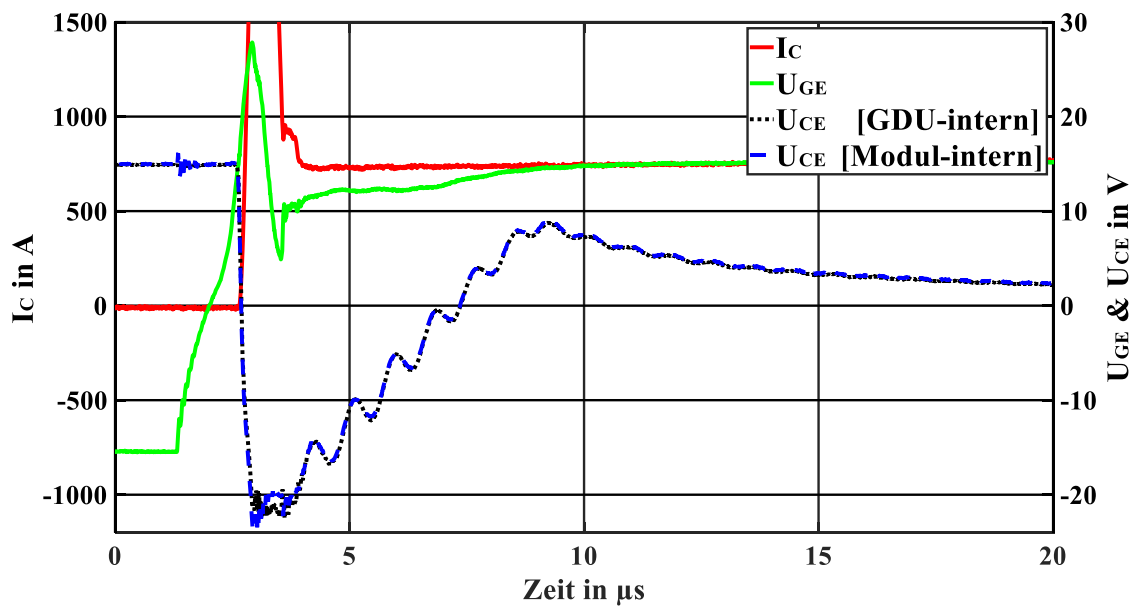


Abbildung 2.13: Vergleich unterschiedlicher Ausführungsformen bei der Implementierung von Abkoppeldioden bei der Stromrichtungserkennung

Die Gegenüberstellung beider Kurven erfolgt in Abbildung 2.13 und zeigt dabei den zweiten Einschaltvorgang auf einen Laststrom von $I_C = 750$ A bei einer Zwischenkreisspannung von $U_{ZK} = 3600$ V und bei einer Temperatur von $T = 125$ °C. Es ist erkennbar, dass beide Messkurven einen identischen U_{CE} -Verlauf² aufweisen, womit die Funktionalität der Variante 3 belegt werden kann. Das Aufzeigen einer adäquaten Ansteuerbarkeit bei oszillierendem Laststrom erfolgt im Anhang unter Punkt A2.

Variante 3b) Einer der bestehenden RC-Chips wird durch einen konventionellen Diodenchip ersetzt

Ähnlich wie schon in der obig beschriebenen Ausführungsform 3a, wird auch hier die Abkoppeldiode durch einen vollwertigen HV-Diodenchip im HV-RC-IGBT-Modul realisiert. Um den herstellereitigen Umsetzungsaufwand zu minimieren, wird der Diodenchip im Austausch mit einem der im Modul vorhandenen RC-IGBT-Chips eingebracht.

² Sobald im weiteren Verlauf dieser Arbeit eine Betrachtung der IGBT- oder Diodendurchlassspannung anhand eines Schaubildes vorgenommen wird, gilt es Folgendes zu beachten: Durchlassspannungen liegen meist nur wenige Volt über oder unter Null und sind dadurch bei Verwendung eines konventionellen „1000 zu 1“-Tastkopfes, aufgrund der Fehlertoleranzen, nicht sinnvoll darstellbar. Um U_{CE} im Durchlassbereich dennoch valide aufzeigen zu können, wurde die ohnehin für die Stromrichtungserkennung relevante Abkoppelspannung der Diodenabkoppelkette (U_{Desat} vgl. Abbildung 2.12) verwendet. Diese entspricht nach Offsetkompensation, hierbei werden die einzelnen Durchlassspannungen der seriell verschalteten Abkoppeldioden herausgerechnet, der Kollektor-Emitter-Spannung. Zulässig ist die Verwendung des Begriffs „ U_{CE} “ dabei allerdings nur im Bereich innerhalb der Grenzen der Versorgungsspannung der Abkoppelschaltungen. Sobald die tatsächliche Kollektor-Emitter-Spannung diesen Wert überschreitet, ist eine Abbildung des U_{CE} -Verlaufes nicht mehr möglich, da U_{Desat} dann auf dem Wert der Versorgungsspannung stagniert.

2. Grundlagen

Einerseits, erlaubt diese Substitution einen überaus einfachen Herstellungsprozess und gewährleistet die adäquate thermische Anbindung auf dem Substrat. Andererseits, wird die Gesamtleistungsfähigkeit des HV-Moduls um „eins durch Gesamtchipanzahl“ reduziert. Bei einem herkömmlichen 6,5 kV Modul mit 36 RC-IGBT-Chips hat dies eine Reduzierung der Leistungsfähigkeit um 1/36-stel oder 2,8 % zur Folge.

Abzuwägen ist diese Variante vor allem deshalb, da sowohl Anwender als auch Hersteller von ihr profitieren und sich beide Parteien in einem guten Kompromiss annähern. Der Hersteller vollzieht die für ihn technisch überschaubare Implementierung und der Anwender spart Kriech- und Luftstrecken sowie Treiberplatzbedarf ein, verzichtet dafür aber auf 2,8% der Gesamtleistungsfähigkeit seiner Anwendung. Diese Verfahrensweise ist vor allem im Hinblick auf Anwendungen innerhalb hoher Spannungsklassen gewinnbringend, da hier das Luft- und Kriechstreckenproblem kritischer ist. Insgesamt werden die Varianten 3a und 3b dem Anwender höhere Beschaffungskosten beschern, da ein herstellerseitiger Eingriff in den Modulfertigungsprozess erfolgen muss. Diese können allerdings durch den Wegfall der zusätzlichen externen Abkoppeldioden kompensiert werden.

Weiterhin ist es nicht notwendig, die Einbringung der Diodenkette direkt auf dem Gatetreiber (Variante 1) beziehungsweise die direkte Anbringung einer Zusatzplatine am HV-Modul (Variante 2) vorzunehmen. Demnach wäre auch die Kriech- sowie Luftstreckenproblematik erfüllt.

Tabelle 2.1: Gegenüberstellung direkte und indirekte Strommessung

	Spannungsmessung	Strommessung
Art der Messung	▪ Indirekt	▪ Direkt
Messgröße	▪ Kollektor-Emitter-Spannung (U_{CE})	▪ Kollektorstrom (I_c)
Vorteile	▪ 0-Punkt sicher auflös- und erkennbar ▪ Einfaches Wirkprinzip ▪ Günstig	▪ Großer Messbereich (großzügige Vorsteuerung möglich) ▪ Exakte Messung des Stroms bereitgestellt
Nachteile	▪ Vorsteuerung nur sehr begrenzt möglich ▪ Temperaturabhängigkeit der Dioden gegeben	▪ Robustes Entsättigungsverhalten erforderlich ▪ Teuer ▪ Komplex ▪ Empfindlich

2. Grundlagen

Zusammenfassend lässt sich festhalten, dass die Entscheidung für oder gegen eine der zuvor beschriebenen Ausführungsformen (stromsensorgestützt oder mit Abkoppeldiodenstrecke) situativ in Abhängigkeit vom vorliegenden Anwendungsfall erfolgen muss. Tabelle 2.1 fasst noch einmal alle wesentlichen Aspekte zu beiden Stromrichtungserkennungsvarianten zusammen und gewährt einen abschließenden Überblick über deren Vor- und Nachteile.

Innerhalb der vorliegenden Dissertation und dementsprechend für alle innerhalb dieser Arbeit getätigten Messungen, die auf eine Stromrichtungserkennung angewiesen waren, kam ein Gate-Treiber zum Einsatz, auf dem eine HV-Abkoppelstrecke integriert war. Auf dem Treiber befanden sich sowohl die Abkoppeldiodenkette mitsamt aller auswertenden Schaltungsteile (Abbildung 2.12) als auch ein FPGA zur Signalverarbeitung und -modifikation. Der Aufbau der Treiberplatine mit sämtlichen Funktionseinheiten sowie der Aufbau der steckbaren FPGA-Platine finden sich im Anhang unter Punkt A3.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Gemäß den Ausführungen in Kapitel 2.1.1 zeigt der RC-DC-IGBT eine deutliche Abhängigkeit des Diodendurchlassverhaltens von der Gate-Emitter-Spannung. Um dieser Abhängigkeit zu begegnen, ist eine Modifikation des Ansteuerungsprozesses erforderlich. Dabei müssen sowohl der statische Diodenleitfall als auch der dynamische Schaltprozess berücksichtigt werden.

Für sämtliche Messuntersuchungen in den Kapiteln 3 und 4 wurde ein RC-IGBT der 1. Generation (RC-DC-IGBT) eingesetzt. Dieser FZ1000R65KR3 von Infineon [58], zeichnet sich durch eine maximale Sperrspannung von 6500 V und einen Nennstrom von 1000 A aus. Während der Untersuchungen wurde der IGBT mit den im Datenblatt spezifizierten Nennwiderständen betrieben.

Die Umsetzung der Stromrichtungserkennung erfolgte, wie in Kapitel 2.4.2 beschrieben, mittels Gatetreiber-interner Diodenabkoppelstrecke. Die Detektion der Stromrichtung fußte auf der Verwendung zweier Spannungsschwellen, die bei Über- bzw. Unterschreitung eines vordefinierten Spannungslevels die Stromrichtungsinformation an einen FPGA weiterleiten. Im FPGA wurde eine interne, anpassungsfähige Zustandsautomatenstruktur (*Finite State Machine* - *FSM*) implementiert, die je nach Anwendungsfall und Messaufgabe modifiziert werden kann.

Für eine detaillierte Darstellung des Treiberaufbaus sei auf den Anhang (A3) verwiesen.

3.1. RC-DC-IGBT im statischen Diodenbetrieb

Einleitend zu diesem Themengebiet werden an dieser Stelle „*Technology Computer Aided Design*“ (TCAD)- Simulationen eines RC-DC-IGBT Modells mit einer Spannungsklasse von 6500 V und einem Nennstrom von 1000 A gezeigt. Die Erstellung der elektrischen Simulation erfolgte mithilfe des TCAD-Programms *Taurus Medici*. Das zugrunde gelegte Simulationsmodell ist in Abbildung 3.1 im Querschnitt dargestellt. Eine zusätzlich in Schwarz eingefügte "Schnittebene" markiert einen Längsschnitt durch die Chipstruktur. Sie dient als Referenzlinie, um die Elektronen-Lochplasma-Auftragung in Abhängigkeit verschiedener Diodenströme zu betrachten.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

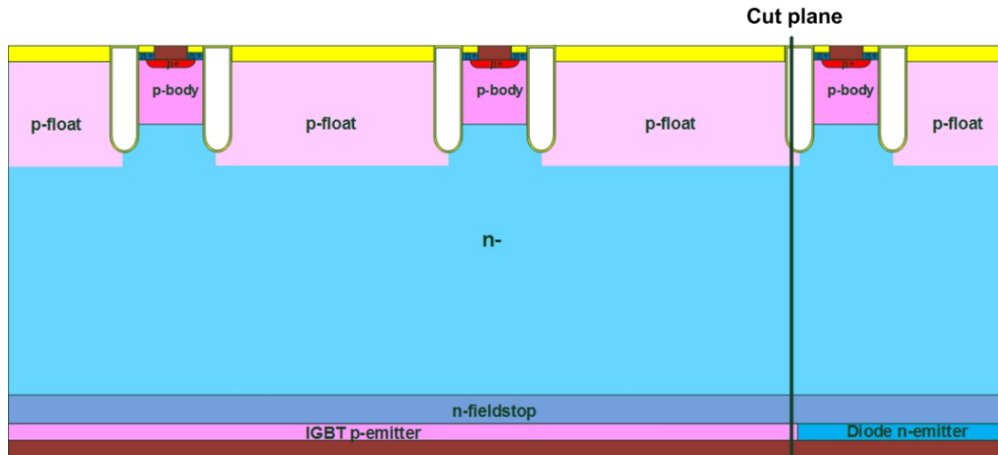


Abbildung 3.1: Simulationsmodell 6500 V/1000 A RC-DC-IGBT

Die Schnittebene ist derartig positioniert, um bestmögliche Einblicke in die Plasmaverteilung geben zu können. Das Hauptziel dieser Simulationen besteht darin, den Einfluss der Gate-Emitter-Spannung auf die Verteilung der Ladungsträger im Bauelement zu untersuchen und zu charakterisieren [59].

Zunächst werden, währenddessen eine positive Gate-Emitter-Spannung von $U_{GE} = +15$ V am Bauelement anliegt, die statischen Plasmaverteilungen innerhalb des Bauelements bei verschiedenen Diodenströmen präsentiert. In diesem Zustand ist der Inversionskanal geöffnet, wodurch die P-Wanne auf der Emittenseite kurzgeschlossen ist. Sowohl die Ladungsträgerkonzentration als auch der Emitterwirkungsgrad sind drastisch reduziert (vgl. Abbildung 3.2; $0 \mu\text{m}$ = Steuerkopfseite, $650 \mu\text{m}$ = Kollektorseite). Im Bauteil resultiert ein weitestgehend unipolarer Stromfluss, hierdurch ist die Durchlassspannung des RC-DC-IGBT vergrößert.

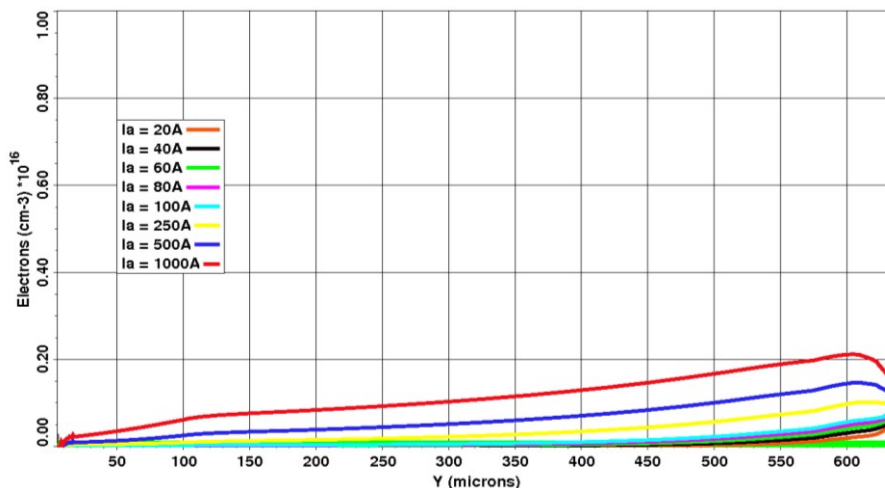


Abbildung 3.2: Statische Plasmaverteilung bei verschiedenen Diodenströmen und positiver Gate-Emitter-Spannung von $U_{GE} = +15$ V und $T_j = 125^\circ\text{C}$ [$0 \mu\text{m}$ = Steuerkopfseite, $650 \mu\text{m}$ = Kollektorseite]

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

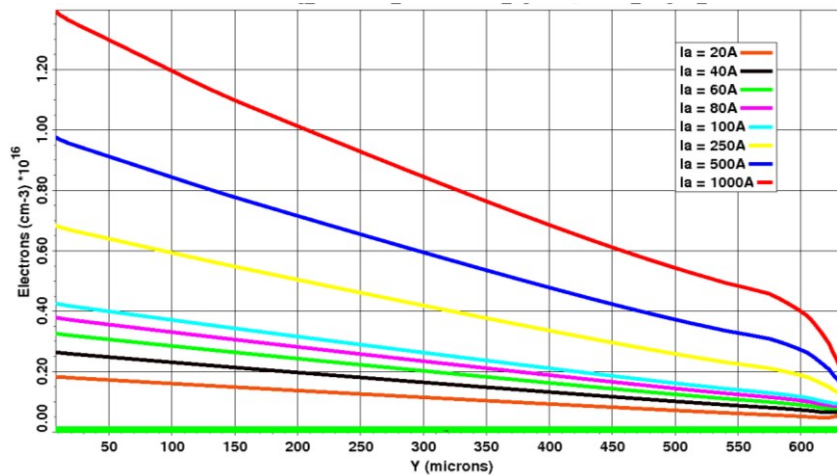


Abbildung 3.3: Statische Plasmaverteilung bei verschiedenen Diodenströmen und negativer Gate-Emitter-Spannung von $U_{GE} = -15$ V und $T_j = 125^\circ\text{C}$

Demgegenüber steht die in Abbildung 3.3 aufgezeigte Plasmaverteilung innerhalb des Bauteils bei Anlegen einer negativen Gate-Emitter-Spannung von $U_{GE} = -15$ V. Der Elektronenkanal ist geschlossen, wodurch die emitterseitige P-Wanne nicht mehr kurzgeschlossen ist. Sowohl die Ladungsträgerkonzentration als auch der Emitterwirkungsgrad sind erhöht. Es resultiert ein bipolarer Stromfluss. Im direkten Vergleich ist die Durchlassspannung des RC-DC-IGBTs wesentlich verringert.

Weiterhin ist hervorzuheben, dass die Variation der Gate-Emitter-Spannung hauptsächlich auf der Modulvorderseite (Steuerkopfseite) wirksam wird. Daher lässt sich ableiten, dass Module mit einer stark ausgeprägten Kanalleitfähigkeit (Trench-IGBT) eine deutlich höhere U_{GE} -Abhängigkeit des Diodenmodus aufweisen als Module mit einer geringeren Kanalleitfähigkeit (Planar-IGBT) [60].

Insgesamt belegen die Simulationsergebnisse, vor dem Hintergrund des Diodenleitfalls, eindeutig die Abhängigkeit der bauteilinternen Ladungsträgerkonzentration von der anliegenden Gate-Emitter-Spannung.

*Ladungsträgerkonzentration*_{Diodenmodus} ist anhängig von U_{GE}

Um diese Erkenntnisse auch messtechnisch zu verifizieren, erfolgt innerhalb der nachfolgenden Kapitel die Betrachtung der betrieblichen Auswirkungen in Abhängigkeit der Gate-Emitter-Spannung. Ziel dabei ist die Eruierung der real resultierenden Diodendurchlassspannungen in Abhängigkeit von der Gate-Emitter-Spannung.

*Durchlassspannung*_{Diodenmodus} ist anhängig von U_{GE}

Auf diese Weise würde ersichtlich, dass die von der U_{GE} abhängige Ladungsträgerkonzentration einen direkten Einfluss auf die resultierenden Durchlassspannungen im Diodenleitfall hat. Der in diesem Zusammenhang eingesetzte Versuchsaufbau wird in Abbildung 3.4 vorgestellt.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

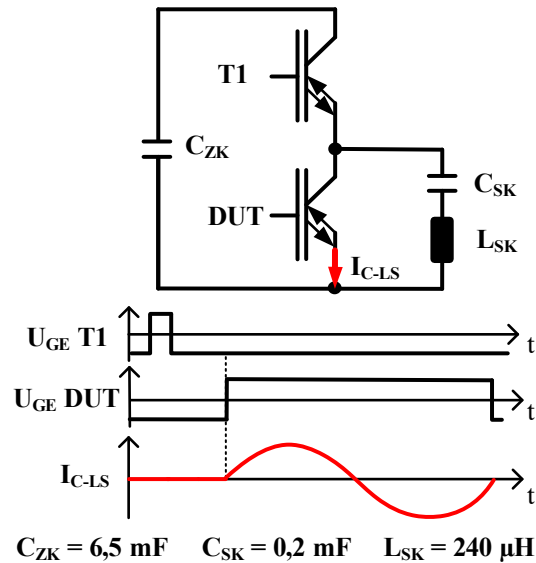


Abbildung 3.4: Messaufbau zur Untersuchung der Diodendurchlassspannung bei oszillierendem Laststrom

Der Versuchsaufbau (Prüfstand 1 Anhang A4) besteht aus zwei RC-DC-IGBTs, die in einer Halbbrückenkonfiguration zusammengeschaltet sind. Der Kollektor des HS Schalters (T1) ist mit dem positiven und der Emitter des LS Schalters (*Device Under Test* - DUT) mit dem negativen Abgriff des Zwischenkreiskondensator (C_{ZK}) verbunden. AC-seitig erfolgt die Anbindung eines LC-Schwingkreises (C_{SK} und L_{SK}) gegen „Minus“-Zwischenkreis. Um einen oszillierenden Strom zu erzeugen, wird T1 kurzzeitig eingeschaltet, wodurch der Schwingkreiskondensator C_{SK} aufgeladen wird. Das Einschalten des DUT ermöglicht das Einsetzen eines definiert oszillierenden Laststroms. Dieser oszilliert so lange, bis das DUT ausgeschaltet wird. Die Messuntersuchungen für diesen Versuchsaufbau wurden bei Raumtemperatur $T = 25^\circ\text{C}$ durchgeführt.

3.1.1. RC-DC-IGBT mit konventioneller IGBT-Ansteuerung

Die vorliegende Abbildung 3.5 veranschaulicht die zentralen Funktionsweisen des verwendeten Gate-Treibers. Auf der linken Seite des Schaubildes sind die Gate-Endstufen dargestellt. Diese sind im Hinblick auf die konventionelle IGBT-Ansteuerung ausschließlich für das Ein- und Ausschalten in Abhängigkeit des eingehenden CTRL-Signales verantwortlich. Auf der rechten Seite wird der Zustandsautomat abgebildet, welcher die applikationsabhängige Modifikation des Ansteuerungssignals (*CTRL-Signal*) durchführt und die Auswahl der benötigten Ein- bzw. Ausschaltwiderstände vorgibt.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

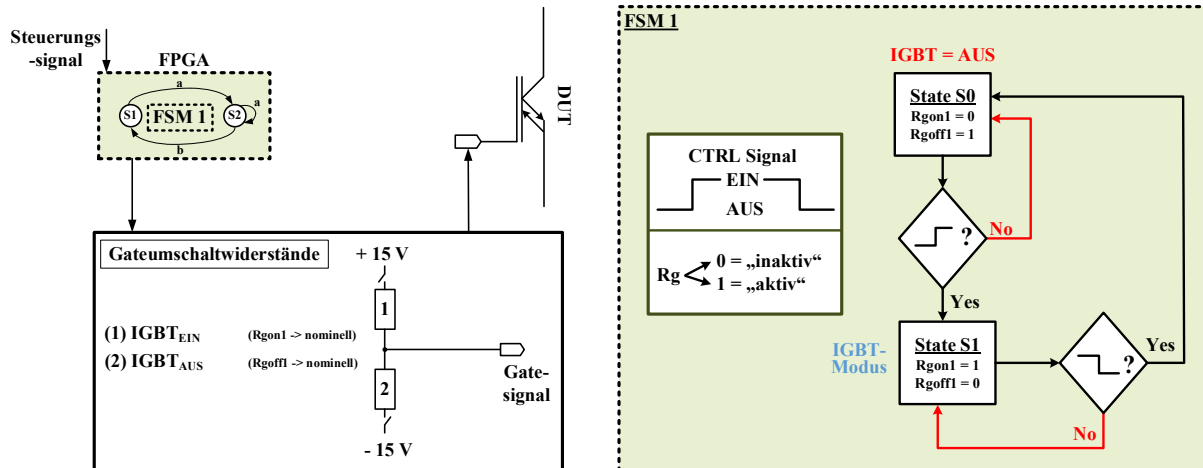


Abbildung 3.5: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [konventionelle IGBT-Ansteuerung]

Den Ausgangspunkt der Betrachtungen markiert das Ansteuerschema eines konventionellen IGBTs, das ausschließlich das Ein- sowie Ausschalten basierend auf dem eingehenden Ansteuersignal umfasst³. Das Ansteuersignal wird durch die übergeordnete Umrichtersteuerung generiert und durch den Gatetreiber lediglich ausgeführt. Der Ausführungsprozess lässt sich anhand des eben angesprochenen rechtsseitig aufgezeigten Zustandsautomaten (*FSM 1*) nachvollziehen. Der IGBT befindet sich im ausgeschalteten Zustand (*State S0*) und wird beim Eintreffen eines positiven Ansteuerungssignals (*CTRL*) eingeschaltet (*State S1*), wobei der aktuelle Betriebsmodus des IGBT (positiver oder negativer Strom im Bauelement) irrelevant ist. Wenn das positive Einschaltssignal erlischt, erfolgt der Abschaltvorgang des Bauelements. Diese Schaltvorgänge werden unter Verwendung von Nenngatewiderständen, die sich linksseitig in der Abbildung auffinden lassen, durchgeführt.

Abbildung 3.6 zeigt die Anwendung dieses Ansteuerschemas in Verbindung mit einem RC-DC-IGBT. Hierbei resultiert eine empfindliche Beeinflussung des Betriebsverhaltens im Diodenmodus. Dies ist auf die bereits zu Beginn dieses Kapitels angesprochene Abhängigkeit der Diodendurchlassverluste von der anliegenden Gate-Emitter-Spannung zurückzuführen. Der Kurzschluss der sich unter dem Gate befindlichen p-Wanne, durch den sich ab $U_{GE} > U_{th}$ ausbildenden Inversionskanal, führt zu einem unipolaren Leitverhalten des sich im Diodenmodus befindlichen RC-DC-IGBTs. Als Ergebnis dieses Prozesses ergeben sich zweierlei Aspekte:

Erstens ist eine bedeutende und nicht dauerhaft zulässige Zunahme der Durchlassverluste im Halbleiterbauelement im Diodenleitzustand zu beobachten.

³ Der einfacheren Verständlichkeit wegen wird an dieser Stelle davon ausgegangen, dass die Umsetzung der Verriegelungszeit innerhalb der übergeordneten Steuerung vollzogen wird. Dem auf dem Treiber eingehenden Einschaltssignal ist die Einschaltverzögerungszeit demnach bereits beigelegt.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

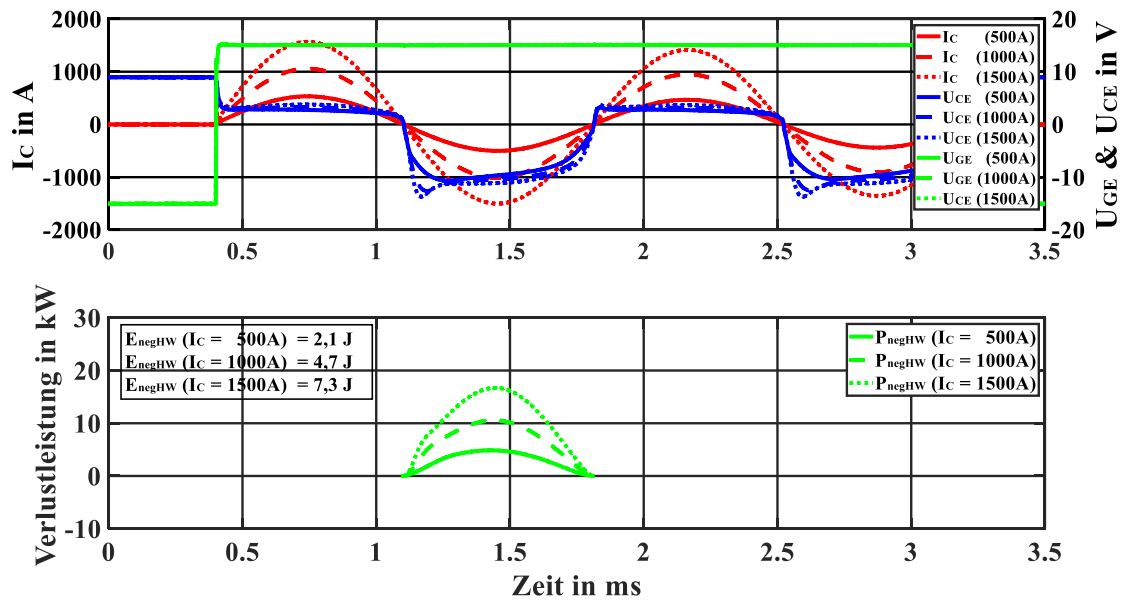


Abbildung 3.6: Stromnulldurchgang ohne stromabhängige Umschaltung bei $I_{C_max} = [500A; 1000 A; 1500 A]$

In oberen Abschnitt der Abbildung 3.6 ist dieses Verhalten anhand der Durchlassspannung U_{CE} im Verlauf von drei unterschiedlichen hohen oszillierenden Lastströmen ersichtlich. Im Vergleich zum ordnungsgemäßen Betriebsverhalten im IGBT-Modus, bei dem eine moderate Durchlassspannung ($U_{CE} \approx +3 V$) bei unterschiedlichen Strömen zu verzeichnen ist, zeigt sich im Diodenmodus ein unerwünschtes Durchlassverhalten. Hierbei treten deutlich erhöhte Durchlassspannungen ($U_{CE} \approx -10 V$) auf, die aus dem bauteilinternen Plasmadefizit resultieren. Insbesondere ist erkennbar, dass das dI_L/dt im Stromnulldurchgang den Verlauf des Forward-Recoverys maßgeblich beeinflusst. Dies liegt daran, dass sich die Plasmaverteilung im Bauelement während des Umschaltens vom IGBT- zum Dioden-Modus ändert. Weiterhin befinden sich bei gleichem Strom, wegen des steileren di/dts , weniger Ladungsträger im Bauelement, was zu einer dI_L/dt -abhängigen Anhebung der Durchlassspannung führt. Zusätzlich dazu zeigt sich ein Unterschied der Durchlassspannung vor und nach dem Erreichen des Strommaximums in der Diode. Hierbei greifen zwei Prozesse ineinander. Zum einen ist dies der Spannungsabfall an der internen Streuinduktivität, da dieser di/dt abhängig ist. Zum anderen ist während der steigenden Stromflanke mehr Plasma im Bauelement als bei fallender Stromflanke [61].

Der untere Teil der Abbildung 3.6 gibt Aufschluss über die sich etablierenden Diodenleitverluste. Hierfür ist die generierte Verlustleistung der ersten vollständigen negativen Halbwelle [P_{negHW}] in Abhängigkeit des vorliegenden Laststroms aufgenommen und daraus die resultierende Verlustenergie [E_{negHW}] berechnet.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Die beobachtbare übermäßig generierte Diodenverlustleistung, vor allem vor dem Hintergrund eines periodischen Dauerbetriebsverhaltens, steht gegen die Einsatzfähigkeit des betrachteten Halbleiterbauelements mit dieser Ansteuerungskonfiguration.

Der zweite Aspekt bezieht sich auf den Abkommutierungsvorgang der stromführenden Diode. Da sich die Diode während der Anwendung eines konventionellen Ansteuerungsschemas nahezu vollständig im entsättigten Zustand befindet, ist das Abkommutieren nicht ausnahmslos gestattet. Maximale Entsättigungszeiten müssen beachtet und applikationsnah abgestimmt werden [58], [62]. Zu lang andauernde Entsättigungszeiten ($t_{DESAT} > 100 \mu s$) können zu betriebspunktabhängigen Überlastungserscheinungen der Diode, welche durch die zu geringe bauteilinterne Plasmamenge zu kritischen Stromabrissen neigt, führen.

Es wird deutlich, dass der aufgeführte Umstand der gatespannungsabhängigen Durchlassspannung im Diodenmodus eine stromrichtungsangepasste Gate-Emitter-Ansteuerung verlangt. Diese wird im vorliegenden Fall durch den Gatetreiber umgesetzt und beinhaltet die Modellierung des übergeordneten Ansteuersignals unter Einbeziehung sensorischer Informationen über die aktuelle Stromrichtung im Halbleiterbauelement.

3.1.2. RC-DC-IGBT mit statischer MOS-Kontrolle

Die veränderte Funktionalität des verwendeten Gate-Treibers wird in Abbildung 3.7 veranschaulicht. Die links im Bild gezeigten Gate-Endstufen bleiben unverändert. Die Beschaltung des IGBTs wird allerdings um die Diodenabkoppelstrecke, welche mittels einstellbarer Komparatorschwellen [„ U_{CE+} “ und „ U_{CE-} “] zur Erkennung der Stromrichtung führt, erweitert. Rechtsseitig ist der angepasste Zustandsautomat abgebildet, der die Informationen der Stromrichtungserkennung aufnimmt, auswertet und letztlich eine Modifikation des Ansteuerungsverhaltens in Anbetracht der vorliegenden Stromrichtung vornimmt. Der Ausführungsprozess der Treiberaktuatorik wird komplexer, lässt sich aber anhand des rechtsseitig aufgezeigten Zustandsautomaten (*FSM 2*) strukturiert nachvollziehen. Der ausgeschaltete IGBT (*State S0*) wird bei Eintreffen eines positiven Ansteuerungssignals (*CTRL*) nicht unmittelbar eingeschaltet.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

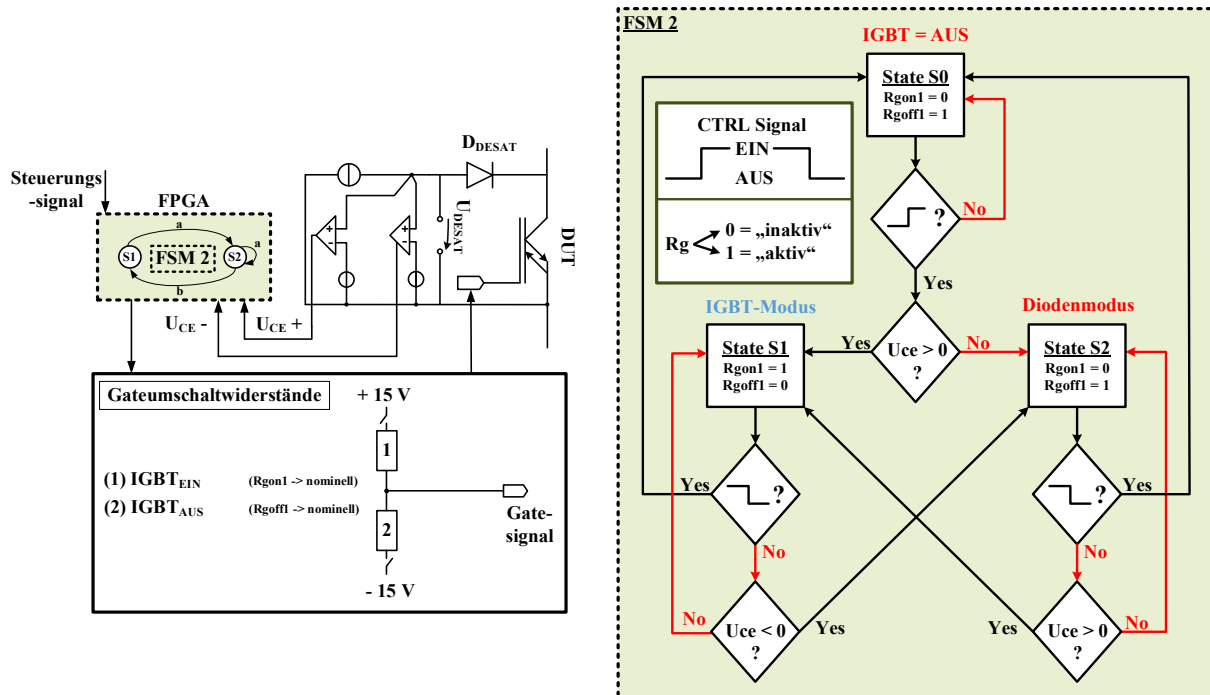


Abbildung 3.7: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [einfache statische MOS-Kontrolle]

Die FSM 2 trifft zunächst eine Entscheidung über die vorliegende Stromrichtung. Bei positiver U_{CE} über dem Bauelement erfolgt die Ausführung des IGBT-Modus (State S1), bei negativer U_{CE} die Ausführung des Dioden-Modus (State S2). Von nun an, unabhängig davon ob sich die FSM im Zustand S1 oder S2 befindet, erfolgt die kontinuierliche Verarbeitung des Ansteuersignals sowie der Stromrichtungsinformationen:

- Erlischt das positive Einschaltsignal, so wird der Abschaltvorgang des Bauelements initiiert – Zustand S0 wird eingenommen und der RC-DC-IGBT ist ausgeschaltet.
- Wird ein Wechsel der Stromrichtung registriert, erfolgt ein Wechsel in den jeweilig anderen Betriebszustand, der so lange ausgeführt wird, bis entweder ein erneuter Wechsel der Stromrichtung erfolgt oder das Ausschaltsignal von der übergeordneten Ansteuerung eingeht.

Alle Schaltvorgänge werden mit Nenngatewiderständen, die sich linksseitig in der Abbildung 3.7 auffinden lassen, durchgeführt. Die in Abbildung 3.8 dargestellte Messung des oszillierenden Laststroms bezieht sich auf den zweistufigen Ansteuerprozess, der das übergeordnete Ansteuersignal in Abhängigkeit der Stromrichtung derartig moduliert, dass die Ausschaltung der Gate-Emitter-Spannung ($U_{ce} = -15\text{ V}$) beim Eintreten des Diodenmodus gewährleistet ist. Es ist unmittelbar erkennbar, dass das Diodendurchlassverhalten bei aktiv ausgeschaltetem Gate wesentlich verbessert ist.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

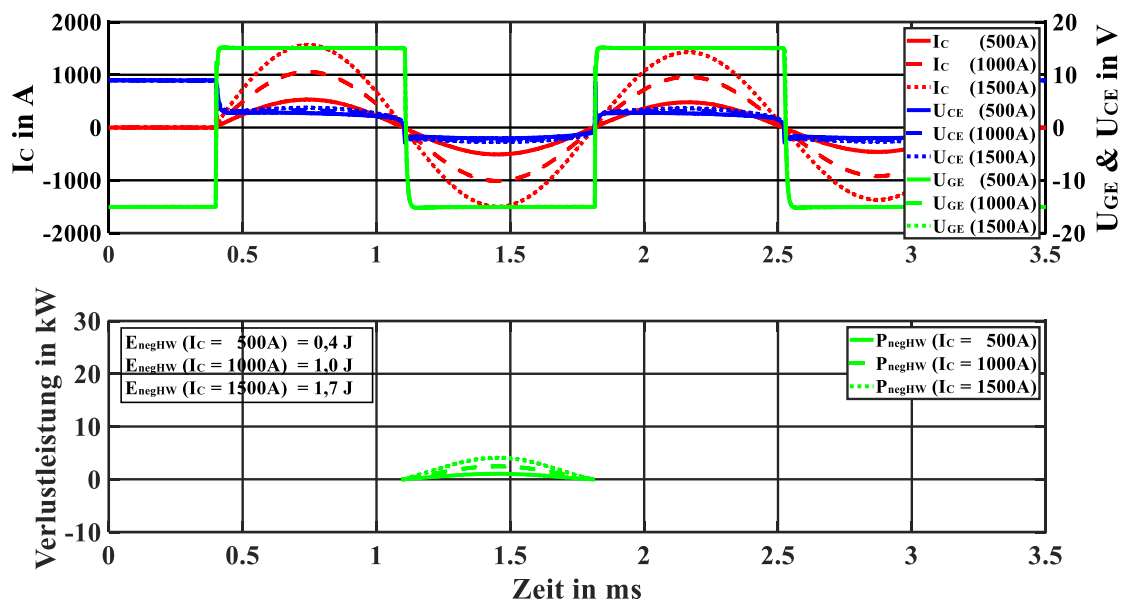


Abbildung 3.8: Stromnulldurchgang mit 2-stufiger stromabhängiger Umschaltung bei $I_{C_max} = [500 \text{ A}; 1000 \text{ A}; 1500 \text{ A}]$

Dies deckt sich mit den zum Eingang dieses Kapitels dargestellten simulativen Untersuchungen, wonach eine Verbesserung des Durchlassverhaltens auf die Schließung des Gate-Emitter-spannungsabhängigen Elektronenkanals zurückzuführen ist. Dadurch wird die Zunahme des bauteilinternen Elektronen-Loch-Plasmas gewährleistet. Innerhalb des Diodenmodus stellen sich laststromabhängige Durchlassspannungen von $U_{CE} = -2 \text{ V}$ bis -3 V ein und die Diodenleitverluste reduzieren sich signifikant, wie sich Tabelle 3.1 entnehmen lässt.

Mit diesem Prozessschritt ist einem funktionalen Betriebsverhalten durch Anwendung einer praktikablen und einsatzfähigen statischen MOS-Kontrolle Genüge getan. Im Hinblick auf eine verlustoptimale statische MOS-Kontrolle können allerdings noch weitere Feinjustierungsschritte im Sinne einer ansteuerungstechnischen Prozessoptimierung vorgenommen werden. Diesbezüglich erfolgt innerhalb der nächsten Abschnitte die sukzessive Modifikation des Treiberhaltens vor dem Hintergrund unterschiedlicher Betriebsparameter.

Tabelle 3.1: Gegenüberstellung Diodenleitverluste in Abhängigkeit der Ansteuerungsvariante

Laststrom (A)	E_{negHW} IGBT Ansteuerung (J)	E_{negHW} RC-DC-IGBT Ansteuerung (J)	Prozentuale Ver- lustreduzierung (%)
500	2,1	0,4	80,9
1000	4,7	1,0	78,7
1500	7,3	1,7	76,7

3.1.3. Einflussfaktor: Gatewiderstand im Umschaltzeitpunkt

Der Gatewiderstand und seine Auswirkungen auf das Schaltverhalten

Der Gate-Widerstand erlaubt die gezielte Beeinflussung des IGBT-Schaltverhaltens. Die treiberseitig angesteuerten externen Ein- bzw. Ausschaltwiderstände, die in Reihe zum Gate-Kontakt sowie zum internen Gatewiderstand des IGBTs liegen, beeinflussen unter anderem dessen dU_{GE}/dt (Gate-Emitter-Spannungsanstieg) und begrenzen den Stromfluss (treiberseitige Leistungsabgabe) im Umschaltprozess [63], [64].

Grundlegend lassen sich daraus folgende Auswirkungen herausstellen: Ein- und Ausschaltwiderstände sind darauf ausgelegt, die Umschaltgeschwindigkeiten und damit die auftretenden dI_C/dt sowie dU_{CE}/dt für die Kommutierungsvorgänge zu begrenzen. Dabei müssen diese im Rahmen der individuell vorliegenden Anwendung charakterisiert werden [65], [66].

- R_{Gon} wird größer: Dadurch verlangsamt sich die Einschaltgeschwindigkeit, was zu einem Anstieg der Einschaltverluste führt und die Auslegung des Kühlkreislaufes sowie die Lebensdauer des Bauelementes entscheidend beeinflusst [67]. Da das IGBT-Einschaltverhalten direkten Einfluss auf das Abkommutieren der gegenüberliegenden Diode hat, lässt sich eine Reduzierung der Reverse-Recovery-Verluste beobachten.
- R_{Gon} wird kleiner: Dies führt zu einem beschleunigten Einschaltprozess, wie aus dem oberen Abschnitt abgeleitet werden kann. Daraus resultiert eine Erhöhung des dI_C/dt s für den IGBT sowie die Beschleunigung des Abkommutierungsvorgangs für die gegenüberliegende Diode [68]. Dieser Aspekt ist der Ausgangspunkt für mehrere kritische Fehlermechanismen. Zunächst kann es durch das hohe dI_C/dt sowie der Zunahme der Rückstromspitze innerhalb des beschleunigten Reverse-Recovery-Vorgang zu einer unerlaubten Überschreitung der maximalen Diodenschaltleistung und dem damit einhergehenden Verlassen der *Safe-Operating-Area* (SOA) des Bauteils kommen [66]. Für kleine Ströme besteht bei schnellen Kommutierungsvorgängen innerhalb der Diode ebenfalls die Gefahr eines Diodenstromabrißes. Dieses als „snappy“ bezeichnete Verhalten ist vor allem deshalb zu vermeiden, weil es Ausgangspunkt für ungewollt oszillierende Spannungsverläufe mit typischerweise sehr hohen dU_{CE}/dt -Werten ist [15], [66], [69].
- In Bezug auf den R_{Goff} ist es komplexer, da die Unterscheidung zwischen intrinsischem und gatestromgesteuertem IGBT-Ausschalten das dI_C/dt nicht linear beeinflusst (umgedrehte Parabel des di/dt -Verlaufs als Funktion des Gateausschaltwiderstands) [70].

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Insgesamt gilt jedoch, dass zu hohe dI_C/dt s in Abhängigkeit der vorliegenden *parasitäreren Streuinduktivität* L_{SIGMA} im Kommutierungskreis zu Überspannungen führen können, die größer als die definierte maximale Sperrspannung des Bauelementes ist. Das Betriebsverhalten wird unzulässig [64], [66], [67] und eine Anpassung des R_{Goff} notwendig⁴. Befindet man sich bereits auf dem absteigenden Parabelast (mit zunehmendem R_{Goff} verringert sich das di/dt , der MOS-Kanal ist noch während der Stromflanke geöffnet) gilt, dass sich mit Zunahme des R_{Goffs} , die Ausschaltgeschwindigkeit verlangsamt. Weiterhin sind das dI_C/dt sowie die Ausschaltüberspannungen, hervorgerufen durch das resultierende dI_C/dt s an der parasitären Streuinduktivität (L_{SIGMA}) im Kommutierungskreis reduziert. Im Gegenzug steigt die Ausschaltenergie an, was die Auslegung des Kühlkreislaufes sowie die Lebensdauer des Bauelementes entscheidend beeinflusst [64]. Darüber hinaus kann es notwendig werden, eine Anpassung der Verriegelungszeit vorzunehmen. Dies wird erforderlich, da das sichere Abschalten, insbesondere kleiner Ströme, bei zu großen Abschaltwiderständen zu lange dauert und damit das Risiko von Halbbrückenkurzschlüssen ansteigt [48].

Einführung einer gatewiderstandsvariablen Modusentscheidung

Innerhalb dieses Abschnittes wird vorgeschlagen, die Umschaltgeschwindigkeit zwischen den beiden Betriebsarten – IGBT- und Diodenmodus – durch Reduzierung der Umschaltgatewiderstände zu beschleunigen. Das Resultat daraus ist ein schnelleres und damit verlustärmeres Umschaltverhalten bezogen auf den vorliegenden Anwendungsfall eines Stromrichtungswechsels. Da konventionelle Gatetreiber für mittlere und hohe Leistungen größtenteils keinen FPGA, keine mehrstufige U_{CE} -Überwachung und nur zwei Gateausgangsendstufen besitzen [17], [19], ist die Anpassung der Gate-Umschaltwiderstandswerte alleinig zur gezielten Beschleunigung der Modusumschaltgeschwindigkeit nicht umsetzbar.

Diese Erkenntnis hat zur Folge, dass der Einsatz von reduzierten Gatewiderständen, die ausschließlich auf die Beschleunigung des Umschaltvorgangs im Sinne des Stromrichtungswechsels ausgelegt sind, nur durch die Einbringung von zusätzlichen Gate-Endstufen auf dem Gatetreiber sinnvoll realisiert werden kann. Neben der Änderung der Treiberkonfiguration ist es ebenso erforderlich, Anpassungen in der FSM vorzunehmen. Beides ist im folgenden Abschnitt für die Einführung eines reduzierten IGBT- Ausschaltwiderstandes dargestellt.

⁴ Active Clamping oder der Einsatz von Snubber-Kondensatoren zur Reduzierung der Überspannungsspitze während des Abschaltvorganges sollen an dieser Stelle nicht betrachtet werden.

3-stufige statische MOS-Kontrolle

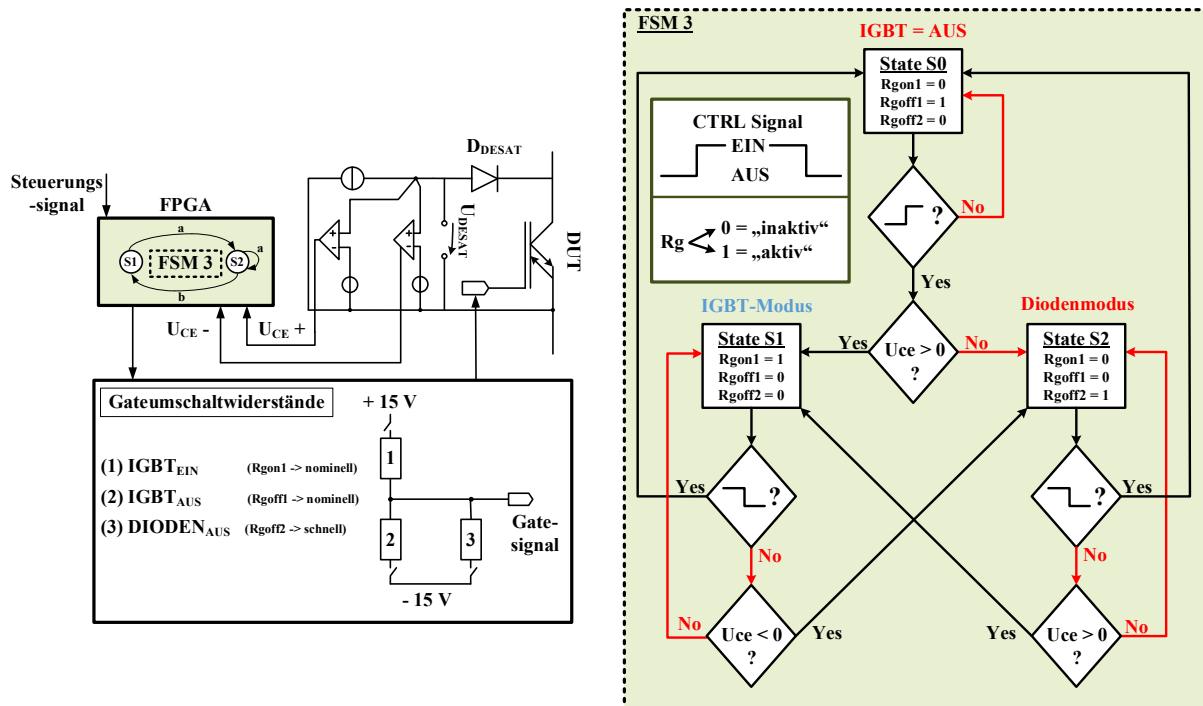


Abbildung 3.9: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [3-stufige Statische MOS-Kontrolle]

Zunächst soll mithilfe der 3-stufigen statischen MOS-Kontrolle der Übergang vom IGBT-Modus (positiver Kollektorstrom) zum Dioden-Modus (negativer Kollektorstrom) betrachtet werden. Hierzu erfolgt, wie linksseitig in Abbildung 3.9 erkennbar, die Einbringung einer zusätzlichen Gate-Endstufe. Jene wird als „Dioden_AUS (R_{Goff2} -> schnell)“ bezeichnet, ist kleiner dimensioniert als der nominale Ausschaltwiderstand und dadurch beim Übergang in den Dioden-Modus schneller wirksam. Um diese Endstufe adäquat ansteuern zu können, muss sie weiterhin als Zielendstufe des Zustands S2 hinterlegt werden (vgl. FSM 3 in Abbildung 3.9). Insgesamt kann die Ausführungsform der FSM 3 bei der Implementierung des schnelleren Ausschaltwiderstandes beim Übergang in den Dioden-Modus grundlegend beibehalten werden. Die zuvor getroffenen Ausführungen zur FSM2 sind also weiterhin gültig.

In Abbildung 3.10 ist das Umschaltverhalten von drei unterschiedlichen Gate-Ausschaltwiderständen (R_{Goff2} = [3,9 Ohm; 2,2 Ohm; 0,5 Ohm]) während des Stromnulldurchgangs gegenübergestellt. Zugrunde liegt dabei ein niederfrequent oszillierender Strom mit einer maximalen Amplitude von I_{Cmax} = 1500 A. Der Stromnulldurchgang wurde anhand des ersten Moduswechsels (IGBT-Modus in Diodenmodus) betrachtet. Die Auswirkungen auf die Umschaltgeschwindigkeit werden sowohl im qualitativen Vergleich der Graphen als auch im Vergleich der Umschaltverluste deutlich. Es ist ersichtlich, dass der beschleunigte Umladevorgang des Gates zu einer Reduzierung der Durchlassverluste von über 50 % führt.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

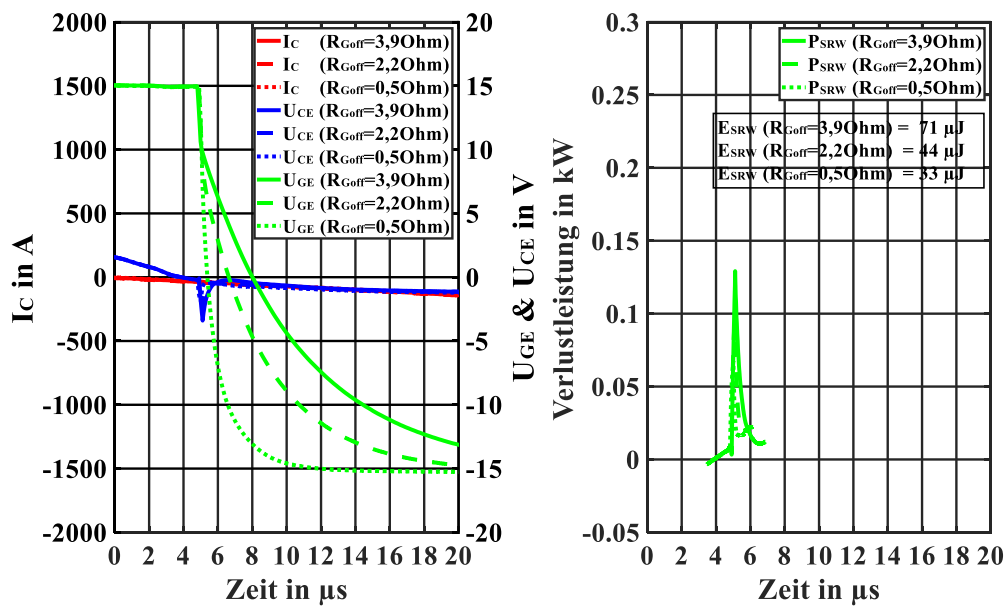


Abbildung 3.10: Stromnulldurchgang mit 3-stufiger stromabhängiger Umschaltung; Stromrichtungswechsel vom IGBT- in den Dioden-Modus bei $R_{Goff2_schnell} = [3,9 \text{ Ohm}; 2,2 \text{ Ohm}; 0,5 \text{ Ohm}]$ und einem vorliegenden oszillierenden Laststrom von $I_{Cmax} = 1500 \text{ A}$

Die Differenz der unterschiedlichen Vergleichskurven ist nominell jedoch nur sehr gering, was daran liegt, dass der betrachtete Moduswechsel ohnehin nur einen sehr geringen Verlusteintrag liefert. Der Nutzen der zusätzlichen Gate-Endstufe zum beschleunigten Ausschalten ist nur sehr begrenzt und daher für den vorliegenden Anwendungsfall nicht zwingend erforderlich. Anders verhält es sich im Hinblick auf die Ausführungen in Kapitel 3.2.3, in denen auf die Reduzierung der Gate-Umschaltwiderstände referenziert wird und die dabei resultierenden positiven Effekte wesentlich bedeutsamer sind.

4-stufige Statische MOS-Kontrolle

Zusätzlich zur Reduzierung des Ausschaltwiderstandes und der damit verbundenen Beschleunigung des Umschaltens vom IGBT- in den Diodenmodus, ist auch die Reduzierung des Einschaltwiderstands und damit eine Beschleunigung des Umschaltens vom Dioden- in den IGBT-Modus möglich. Dieses Vorgehen wird mit der 4-stufigen statischen MOS-Kontrolle eingeführt. Auch hier ist, wie links in Abbildung 3.11 veranschaulicht, eine zusätzliche Gate-Endstufe mit reduziertem Einschaltwiderstand („Dioden_EIN ($R_{Gon2} \rightarrow schnell$)“) auf dem Gatetreiber vorzusehen. Um diese adäquat ansteuern zu können, muss FSM 3 um einen zusätzlichen Zustand erweitert werden. Das resultierende Flussdiagramm für FSM 4 findet sich rechts in Abbildung 3.11. Auch wenn das Flussdiagramm der FSM 4 wesentlich komplexer erscheint, bleiben die Grundfunktionalitäten der vorangegangenen Zustandsautomaten bestehen.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

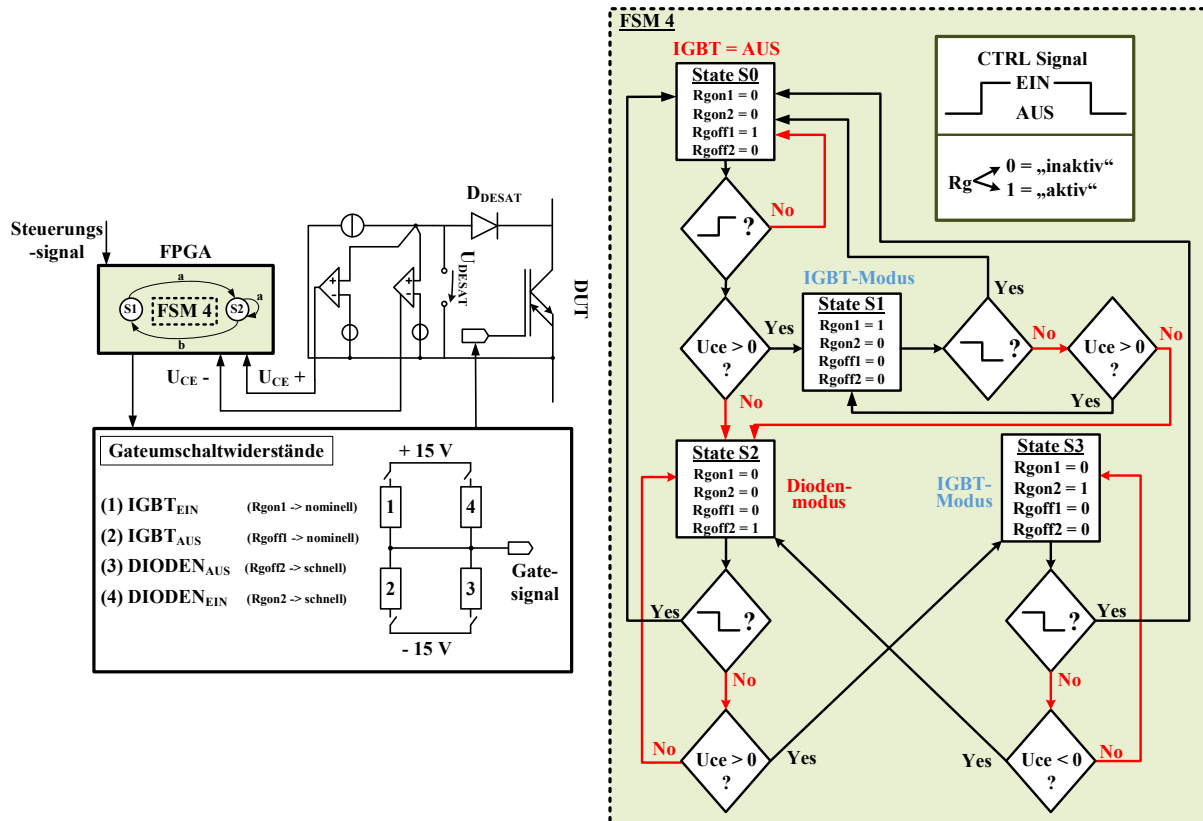


Abbildung 3.11: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [erweiterte statische MOS-Kontrolle Teil 2]

Den wesentlichsten Unterschied markiert der Zusatzpfad um den *State S3*. Dieser sorgt durch die Wahl eines reduzierten Einschaltwiderstandes für einen beschleunigten Umschaltvorgang beim Wechsel vom Dioden- in den IGBT-Modus. *State S3* kann ausschließlich aus dem bereits bestehenden Diodenmodus (*State S2*) heraus begangen und auch nur über diesen sowie das erlöschende CTRL-Signal wieder verlassen werden.

In Abbildung 3.12 sind die beiden Umschaltvarianten – nominaler $R_{Gon1} = 0.9 \text{ Ohm}$ [durchgezogen] und angepasster schneller $R_{Gon2} = 0,5 \text{ Ohm}$ [gestrichelt] – während des Stromnulldurchgangs gegenübergestellt. Die Auswirkungen auf die Umschaltgeschwindigkeit werden sowohl im qualitativen Vergleich der Graphen als auch im Vergleich der Umschaltverluste deutlich. Die wesentlich schnellere Umladung des Gates korreliert beim Übergang vom Dioden- zum IGBT-Betrieb direkt mit der Höhe der aufgenommenen Blockierspannung. Dieser Aspekt entwickelt sein wahres Potential vor allem bei der Anwendung von *Modularen Multilevel Converter (MMC)* -Topologien. Hier werden typischerweise mehrere sogenannter Submodule – IGBT-Halb- bzw. Vollbrücken – seriell hintereinandergeschaltet [71]. Einerseits ermöglicht dies eine fein abgestimmte Steuerung der Ausgangsspannung durch die Kombination vieler kleiner Teilspannungen, die zu geringen Harmonischen und kleinen Filtereinheiten führen.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

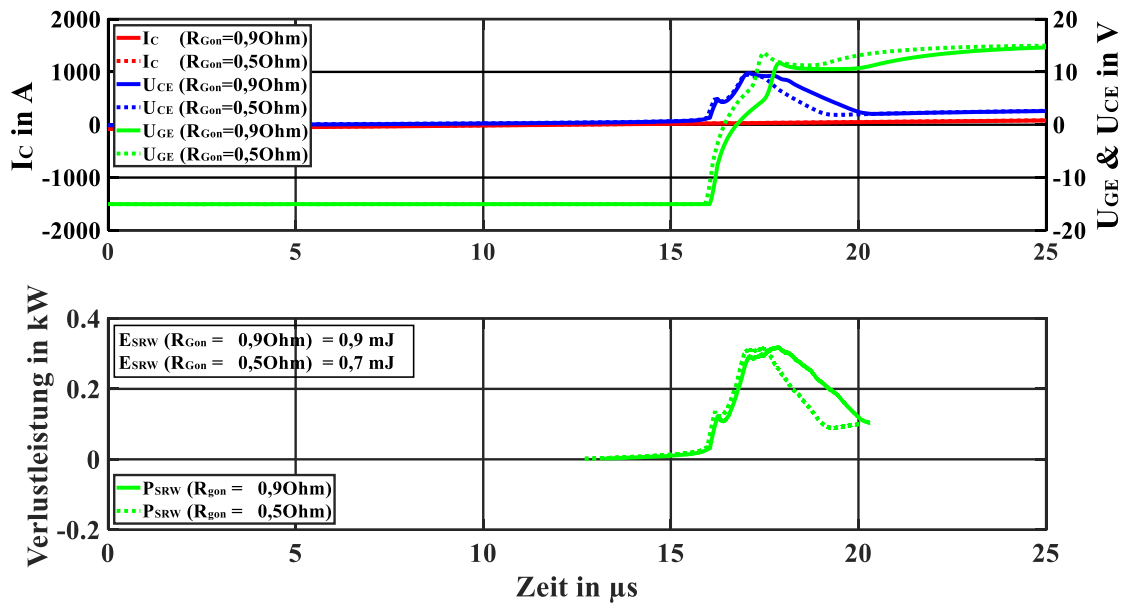


Abbildung 3.12: Stromnulldurchgang mit 4-stufiger stromabhängiger Umschaltung; Stromrichtungswechsel vom Dioden- in den IGBT-Modus bei $R_{Gon2_schnell} = [0,9 \text{ Ohm und } 0,5 \text{ Ohm}]$ und einem vorliegenden oszillierenden Laststrom von $I_{Cmax} = 1500 \text{ A}$

Andererseits addieren sich ungewollt auftretende Blockierspannungen zum Zeitpunkt des Stromrichtungswechsels. Infolgedessen wird die Ausgangsspannung nicht korrekt modelliert. Es resultieren zusätzliche Harmonische sowie unerwünschte Spannungsspitzen, die mit hohen Strombelastungen der Filterelemente einhergehen.

Zusammenfassend lässt sich ableiten, dass der Betriebswechsel vom IGBT- in den Diodenmodus als sekundär anzusehen ist. Primär muss die Auswirkung des Wechsels aus dem Dioden- in den IGBT-Modus betrachtet werden, um der Vermeidung von ungewollten Blockierspannungen gerecht zu werden. Dabei ist die Beschleunigung des Umschaltvorgangs durch eine Reduzierung des Gatewiderstandes zur Modusumschaltung zwar hilfreich, aber nicht uneingeschränkt zielführend. Um die Aufnahme parasitärer Blockierspannungen völlig zu umgehen, ist die Etablierung einer Vorsteuerung erforderlich. Durch die Herabsetzung der Erkennungsschwellen erlaubt diese die Detektion des Stromnulldurchgangs vom Dioden- in den IGBT-Modus bereits bevor dieser tatsächlich einsetzt. Auswirkungen dieses Vorgehens werden im nachfolgenden Kapitel beleuchtet.

3.1.4. Einflussfaktor: Schwelle zur Auslösung der Umschaltung

Die Umschaltsschwelle ist ein wesentlicher Faktor, der sich je nach Art, der bereits in Kapitel 2.4 erörterten Stromrichtungserkennung unterscheidet. Die stromsensorgestützte Stromrichtungserkennung kann mithilfe einer großzügigen Vorsteuerung (größerer auswertbarer Strombereich) betrieben werden.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Die Umschaltsschwelle selbst spielt dadurch eine nur sekundäre Rolle, da es durch die größere Vorsteuerung ermöglicht wird, die Übergänge zwischen den beiden Betriebsmodi ausreichend früh zu erkennen und im Nachgang auch ohne wesentliche Zusatzverluste umzuschalten.

Für die Stromrichtungserkennung mittels Abkoppeldioden verhält es sich anders, da lediglich ein äußerst schmales Band um den Stromnullpunkt herum erfasst und überwacht werden kann. Infolgedessen ist die präzise Auslegung der Umschaltsschwellen von entscheidender Bedeutung. Diese kann durch die treiberseitig umgesetzten Referenzspannungsauslegungen für die Komparatoren der Abkoppeldiodenstrecke zur Stromrichtungserkennung realisiert werden.

Die Auswirkungen dieses Mechanismus zur Feinjustierung von Durchlassverlusten können in Abbildung 3.13 nachverfolgt werden. Die gezeigten Messungen sind mit dem im vorangegangenen Kapitel 3.1.3 aufgezeigten 4-Stufigen Ansteuerungsschema aufgenommen. Es wird deutlich, dass der Zeitpunkt der Stromrichtungserkennung in Verbindung mit der konfigurierten Umschaltsschwelle sowie dem finalen Umschaltzeitpunkt steht. Insbesondere die Verminderung der ungewollten Blockierspannung im Umschaltmoment ist als Resultat hervorzuheben und betont die Relevanz sowie die anspruchsvollen Anforderungen an diesen Parameter.

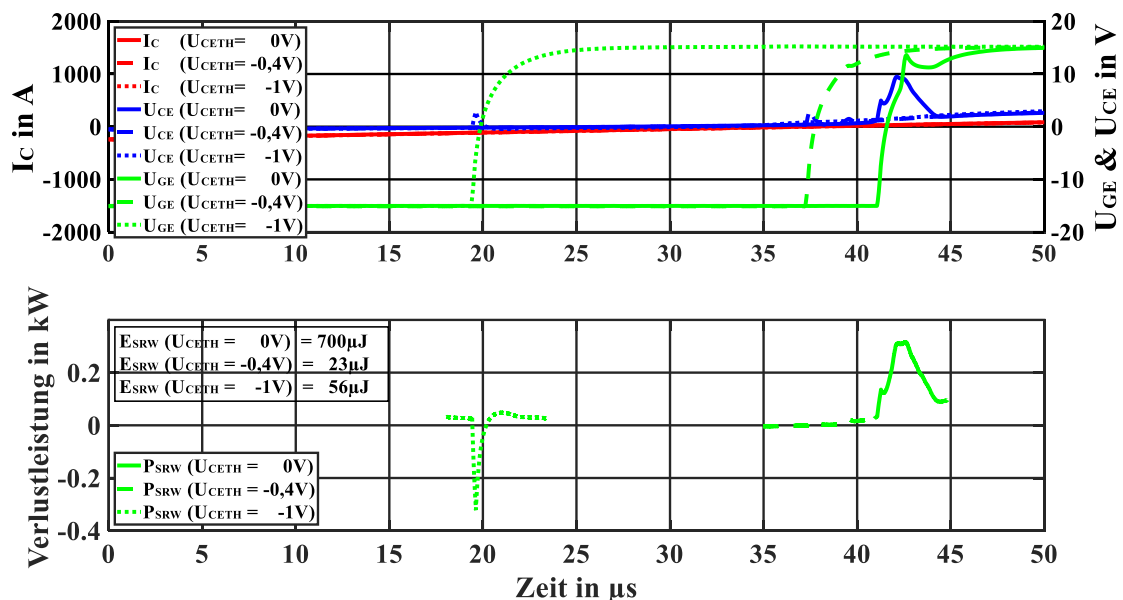


Abbildung 3.13: Stromnulldurchgang mit 4-stufiger stromabhängiger Umschaltung; Stromrichtungswechsel vom Dioden- in den IGBT-Modus bei unterschiedlich ausgelegten Umschaltsschwellen und einem vorliegenden oszillierenden Laststrom von $I_{Cmax} = 1500$ A [U_{CETH} entspricht dem Schwellwert nach Durchlassspannungskompensation der Abkoppeldiodenstrecke]

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Mit dem Absenken der Umschaltsschwellen (Vorsteuerung) resultieren allerdings Implikationen, die im Rahmen der individuellen Anwendung Beachtung finden müssen. Sowohl beim Übergang vom IGBT- in den Diodenmodus als auch andersherum, verlängert sich der Zeitraum, in dem sich der RC-DC-IGBT auf der schlechteren Diodenkennlinie befindet. Dies bedeutet, dass ein negativer Strom länger bei einem eingeschalteten Gate ($U_{GE} = +15\text{ V}$) getragen werden muss. Die Öffnung des Elektronenkanals führt zu einer Reduzierung der Plasmakonzentration in der Diode. Es lassen sich zwei direkte Auswirkungen ableiten:

- Erstens: Die Durchlassspannung und damit auch die Durchlassverluste der Diode steigen an. Dies hat angesichts des unmittelbar nach dem Stromrichtungswechsel präsenten kleinen Kollektorstroms (abhängig von vorliegenden Last- dI/dt), nur einen marginalen Einfluss, weshalb dieser Effekt als nahezu vernachlässigbar anzusehen ist.
- Zweitens: Es besteht die Möglichkeit, dass es zur Überschreitung der maximal gestatteten Entsättigungszeit der Diode vor einem potentiellen Abkommutierungsvorgang kommt. Dies ist auf Grundlage des erwartungsgemäß sehr geringen Laststroms unmittelbar im Anschluss des Stromrichtungswechsels zwar unwahrscheinlich, sollte allerdings dennoch geprüft werden.

3.1.5. Sekundäre Einflussfaktoren

Der Vollständigkeit halber sind nachfolgend Faktoren aufgeführt, die einen sekundären Einfluss auf das Betriebsverhalten haben und deren Beeinflussung nur graduell möglich ist.

- Signallaufzeiten betreffen sowohl den sensorischen als auch den aktorischen Teil des Gatetreibers. Grundsätzlich gilt: je kürzer die Signallaufzeit, so präziser und damit verlustärmer das Schaltverhalten. Für den Umschaltvorgang während des Stromrichtungswechsels bedeutet dies, dass die Signalübertragung von der Stromnulldurchgangserkennung über die Informationsverarbeitung bis hin zur Ausführung der Umschalthandlung so kurz wie möglich umgesetzt werden sollte. Als Richtwert für Verzugszeiten werden Zeiten kleiner gleich 250 ns empfohlen, da zu hohe Verzögerungen sowohl erhöhte Umschaltverluste als auch maximal aufgenommene Blockierspannungen begünstigen.
- Der Laststromgradient (dI_L/dt) hat lediglich einen Einfluss auf die Ausprägung des Umschaltvorgangs. Höhere dI_L/dt s führen, verglichen mit geringeren dI_L/dt dazu, dass bei einer festen Umschaltverzögerung, die Höhe der Verluste zum Umschaltzeitpunkt ansteigen. In diesem Zusammenhang sind die zusätzlichen Verluste beim Übergang vom IGBT- in den Diodenmodus als unkritisch und vernachlässigbar anzusehen.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Anders verhält es sich beim Betriebswechsel vom Dioden- in den IGBT-Modus. Dieser Aspekt muss im Gesamtzusammenhang der Systemauslegung, je nach Anwendung und Funktionalität, Betrachtung finden. Zu hohen Blockierspannungen ist durch eine möglichst schnelle Modusübergangserkennung, z.B. durch kleine Umschaltwiderstände oder eine schneller greifende Umschaltsschwellenerkennung, vorzubeugen.

- Die Junction-Temperatur (T_j) beeinflusst die Plasmamenge in Halbleiterbauelementen maßgeblich. Bei höheren Temperaturen nehmen die Gitterschwingungen der feststehenden Atome um Halbleiter zu, was zu einer Reduzierung der mittleren freien Weglänge führt. Infolgedessen sinkt die Beweglichkeit der Ladungsträger ab. Der intrinsische Widerstand und die Durchlassspannung nehmen zu (vgl. Abbildung 3.14) [67]. Ein weiterer temperaturabhängiger Faktor ist die Ladungsträgerlebensdauer, die mit steigender Temperatur zunimmt. Beide genannten Faktoren führen zu einem Anstieg der Ladungsträger im Bauelement. Für den Stromnulldurchgang selbst ergeben sich nahezu keine relevanten Änderungen. Der Einfluss der erhöhten Ladungsträgerkonzentration während des Stromnulldurchgangs ist vernachlässigbar.

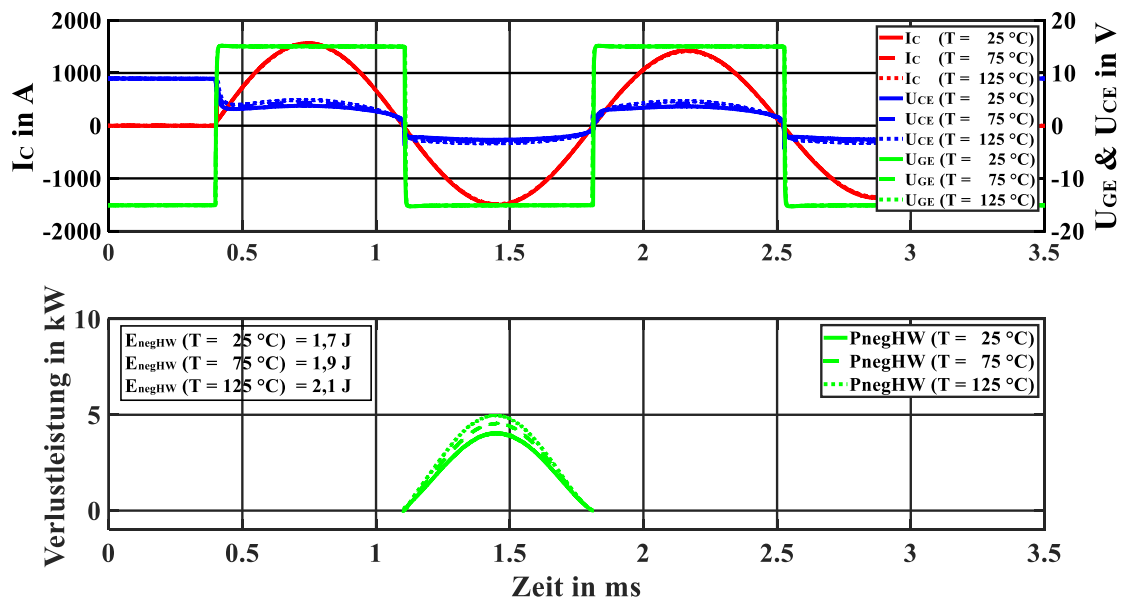


Abbildung 3.14: Stromnulldurchgang mit 2-stufiger stromabhängiger Umschaltung bei Temperaturen $T_j = [25\text{ °C}; 75\text{ °C}; 125\text{ °C}]$ und einem vorliegenden oszillierenden Laststrom von $I_{Cmax} = 1500\text{ A}$

3.2. RC-DC-IGBT im dynamischen Diodenbetrieb

Die im vorangegangenen Kapitel 3.1 erläuterten Ansteuerungsmechanismen bezogen sich auf die statische MOS-Kontrolle, also die stromrichtungsabhängige Umschaltung mit der Legung des Hauptaugenmerkes auf die statischen Durchlassverluste im Diodenmodus. In den nun folgenden Absätzen steht der verlustoptimierte Abschaltvorgang bei negativem Laststrom im Fokus. Hierbei wird vordergründig auf die bereits in Kapitel 2.3.2 eingeführten Parameter – Diodenentsättigungspuls sowie Lockzeit – eingegangen. Erweitert werden die Betrachtungen durch Ausführungen zum Diodenein- sowie -ausschaltwiderstand und dem Einfluss der Gate-Emitter-Spannung während des Diodenleitbetriebs.

Vor diesem Hintergrund soll wie bereits in Kapitel 3.1 mit einem Einblick in Simulation des RC-DC-IGBT-Schaltverhaltens gestartet werden. Grundlage für die im Folgenden präsentierten TCAD-Simulationen ist das identische RC-DC-IGBT-Simulationsmodell, das bereits in Abbildung 3.1 aufgezeigt wurde. Die Erstellung der elektrischen Simulation erfolgte wiederum mithilfe des Programms *Taurus Medici*. Das Hauptziel dieser Simulationen besteht darin, den Einfluss des Entsättigungspulses (t_{DESAT}) sowie der zugehörigen resultierenden Lockzeit (t_{LOCK}) auf die Verteilung der Ladungsträger im Bauelement zu untersuchen und zu charakterisieren (Abbildung 3.15). Dazu erfolgt die Simulationserstellung im Dioden-Nennarbeitspunkt des RC-DC-IGBTs, bei einem Strom von $I_L = 1000 \text{ A}$ [34], [59].

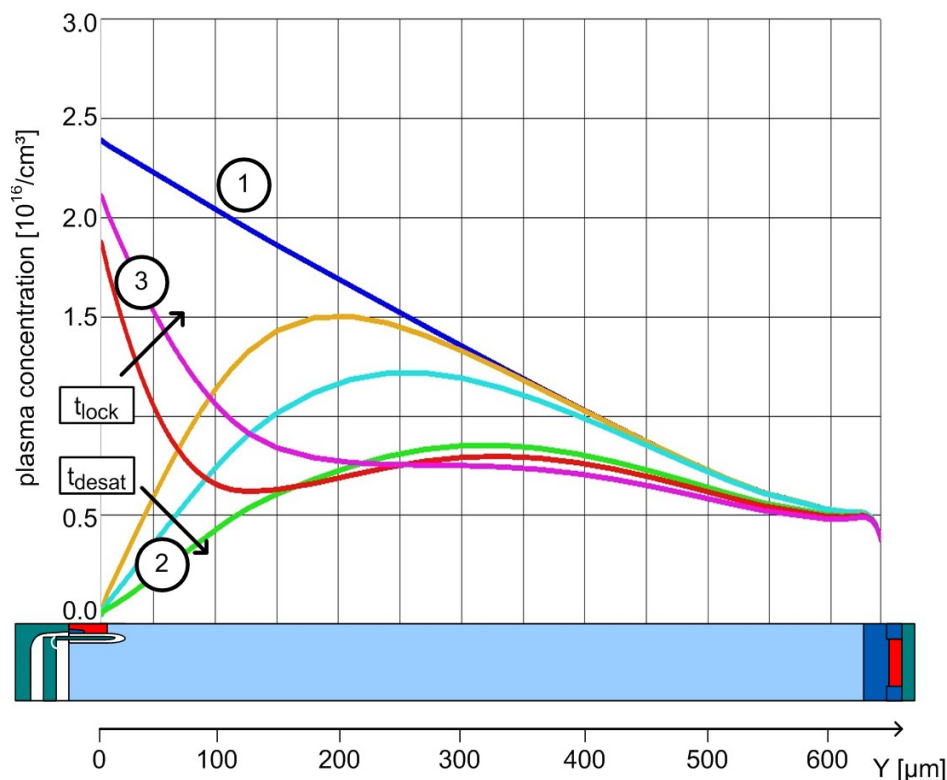


Abbildung 3.15: Dynamische Plasmaverteilung im Diodenmodus bei $I_L = 1000 \text{ A}$ in Abhängigkeit der Parameter Entsättigungspulsdauer und die Lockzeit [34], [59]

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Zur Erstellung des Diagramms erfolgt die Simulation eines Einschaltvorgangs unter Nennlastbedingungen, wobei die stationären Plasmaverteilungen zu unterschiedlichen Simulationskonfigurationen in einem Diagramm zusammengefasst sind. Der ausgewertete Zeitpunkt, der Aufschluss über den Einfluss der untersuchten Parameter gibt, liegt unmittelbar vor dem Einschalten des zweiten Einschaltimpulses (Doppelpuls). In Abbildung 3.16 ist dieser Zeitpunkt mit „ $t_{\text{SIMULATION}}$ “ benannt.

Die aufgetragenen Elektronen-Loch-Plasma-Verteilungen erklären sich folgendermaßen:

- 1) Entspricht der statischen Plasmaverteilung im Diodenmodus bei $U_{\text{GE}} = -15 \text{ V}$. Die Gate-Emitter-Spannung verbleibt während des gesamten Diodenleitvorgangs bei $U_{\text{GE}} = -15 \text{ V}$ und stellt dadurch, wie in den vorangegangenen Kapiteln erläutert, einen optimierten Diodendurchlass des RC-DC-IGBTs sicher. Der Verlauf der Plasmaverteilung ist plausibel, da bei geschlossenem Elektronenkanal die größtmögliche Plasmamenge im Bauelement vorliegt. Ein nun initiiertes Reverse-Recovery-Vorgang wäre demnach außergewöhnlich stark verlustbehaftet.
- 2) Zur Reduzierung der perspektivischen Schaltverluste erfolgt die unter (2) aufgetragene Applikation eines Entsättigungspulses mit sukzessiv erhöhten Einschalt Dauern ($t_{\text{DESAT}} = 10 \mu\text{s}$ (hell braun); $20 \mu\text{s}$ (türkis), $30 \mu\text{s}$ (grün)). Die Plasmaverteilungen sind dabei jeweils bei minimaler Lockzeit ($t_{\text{LOCK}} = 0 \mu\text{s}$) gewählt und entsprechen in diesem Sinne einem optimalen Schaltvorgang. Es ist erkennbar, dass mit zunehmender Entsättigungspulslänge eine zunehmende Reduzierung der Plasmakonzentration erfolgt. Daraus lässt sich eine Korrelation zwischen der Entsättigungspulsdauer und den resultierenden Schaltverlusten ableiten. Das statische Plasmaminimum im Bauelement, das in Abbildung 3.2 zu erkennen ist, stellt sich zeitabhängig ein, währenddessen U_{GE} im Diodenmodus vollständig bei $U_{\text{GE}} = +15 \text{ V}$ belassen wird. Würde an dieser Stelle ein Schaltvorgang initiiert, so resultierten minimale Schaltverluste.
- 3) Unter (3) erfolgt die Darstellung des Einflusses der Lockzeit ($t_{\text{LOCK}} = 1 \mu\text{s}$ (rot); $2 \mu\text{s}$ (lila)) auf die im Bauelement vorherrschende Plasmaverteilung. t_{LOCK} ist, wie in Kapitel 2.3.2 erläutert, die Zeit zwischen dem Ende des Entsättigungspulses und dem Einschalten des gegenüberliegenden IGBTs (I_{C} ungleich 0 A). Es ist ersichtlich, dass die Lockzeit einen entscheidenden Einfluss auf die Erholung der Plasmakonzentration im Bauelement hat. Innerhalb der Lockzeit wird der Diodenstrom bei ausgeschalteter Gate-Emitter-Spannung getragen. Der Emitterwirkungsgrad wird angehoben und es erfolgt eine Zunahme der emitterseitigen Plasmakonzentration. Es kann gezeigt werden, dass auch kleine Lockzeiten ($t_{\text{LOCK}} < 3 \mu\text{s}$) zu einem erheblichen emitterseitigen Plasmaeintrag und dementsprechend zum Wiederansteigen der Schaltverluste führt.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

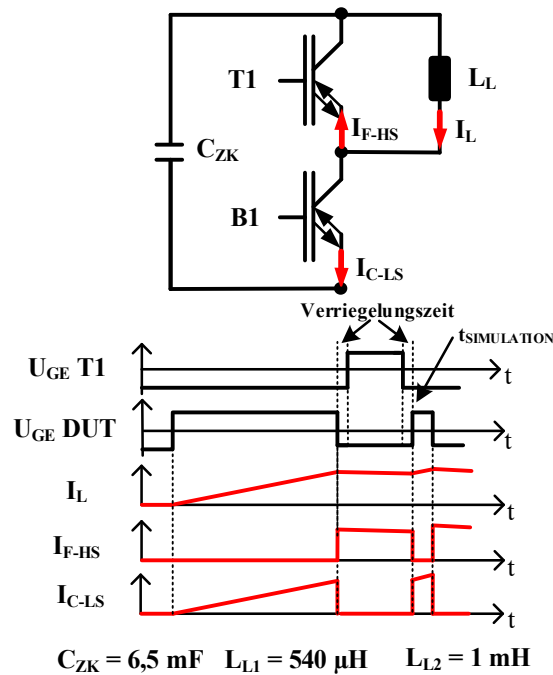


Abbildung 3.16: Doppelpulsprüfaufbau zur Charakterisierung des dynamischen Schaltverhaltens

Die Messuntersuchungen zu diesem Themenkomplex wurden in einem Versuchstand (Prüfstand 1 Anhang A4) zur Erzeugung von Doppelpulsmessungen durchgeführt. Der Versuchsaufbau sowie die schematische Darstellung der Schaltsignale sind in Abbildung 3.16 dargestellt. Der Versuchsaufbau bestand aus einem Zwischenkreiskondensator ($C = 6,5 \text{ mF}$) und einer Lastinduktivität L_L ($L1 = 543 \mu\text{H}$, $L2 = 1 \text{ mH}$) zur Einstellung des Stroms über die Einschaltzeit von B1.

3.2.1. Einflussfaktor: Entsättigungspuls+ -länge (t_{DESAT})

Die Bedeutung des Entsättigungspulses und seines Einflusses auf das Schaltverhalten wird in Abbildung 3.17 zunächst für den Reverse-Recovery-Verlauf aufgezeigt. Die voreingestellte Lockzeit beträgt $2 \mu\text{s}$ (Definition nach Abbildung 2.9) und die applizierte Entsättigungspulslänge beträgt $20 \mu\text{s}$.

Die kurzweilige Reduktion der Plasmakonzentration im Bauelement durch die Einschränkung des Emitterwirkungsgrades innerhalb des Entsättigungspulses zeigt seinen direkten Einfluss auf die Schaltkurven. Es werden zwei wesentliche Auswirkungen ersichtlich. Der erste Punkt betrifft den Reverse-Recovery Stromverlauf. Es kann gezeigt werden, dass der Reverse-Recovery-Peak-Strom, die sog. Rückstromspitze, durch den applizierten Entsättigungspuls signifikant reduziert wird. Zeitgleich verbleibt der Tailstrom, also der Anteil des Diodenstroms im Anschluss an die Rückstromspitze [16], nahezu konstant.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

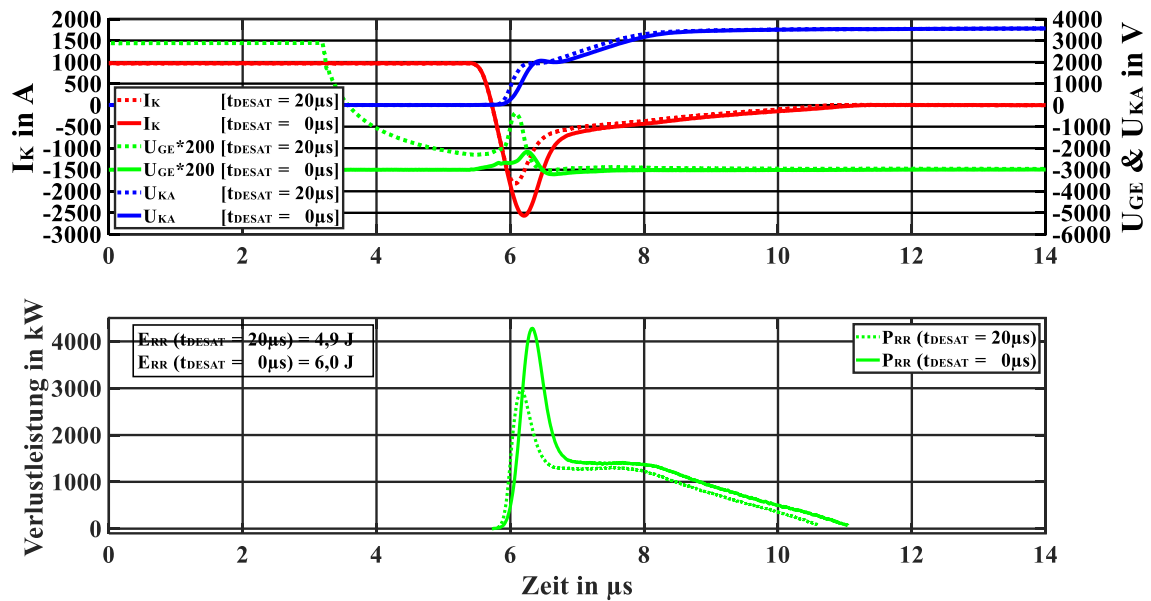


Abbildung 3.17: Reverse-Recovery-Schaltverläufe und Verlustkurven im Nennarbeitspunkt ($I_C = 1000 \text{ A}$, $U_{DC} = 3600 \text{ V}$ und $T = 125 \text{ °C}$) bei appliziertem Entsättigungspuls ($t_{DESAT} = 20 \text{ µs}$, $t_{LOCK} = 2 \text{ µs}$)

Erklären lässt sich dies dadurch, dass die Reduzierung der Plasmakonzentration innerhalb des Entsättigungspulses vordergründig durch das Ausräumen des kollektorseitigen Elektronen-Loch-Plasmas vollzogen wird. Dies trägt direkt zur Verminderung der maximalen Rückstromspitze bei. Die Tailstrom-Phase ist primär durch das Ausräumen der kollektorseitigen Plasmaanteile charakterisiert. Diese Schlussfolgerungen decken sich mit den Erkenntnissen, die bereits aus den simulativen Untersuchungen (Abbildung 3.15) hervorgingen.

Der zweite Punkt ist die Abnahme der Reverse-Recovery-Schaltverluste durch die Wirkung des Entsättigungspulses. Diese spiegelt den allgemeinen Entnahmevergang des Elektronen-Loch-Plasmas aus dem Bauelement wider, währenddessen der Entsättigungspuls aktiv ist. Der Entsättigungspuls entfaltet seine primären Auswirkungen innerhalb des Reverse-Recovery-Vorgangs. Die resultierenden sekundären Auswirkungen – die Einflussnahme auf die Einschaltverluste des gegenüberliegenden IGBTs – sind jedoch nicht vernachlässigbar.

Abbildung 3.18 zeigt den Verlauf der Einschaltkurven in Abhängigkeit vom ausgeführten Entsättigungspuls. Die Stromüberhöhung während des Einschaltvorgangs ist direkt auf das Reverse-Recovery-Verhalten der Diode zurückzuführen. Dementsprechend wird deutlich, dass die maximale Stromamplitude ebenfalls signifikant reduziert wird. Analog zur Verringerung des Reverse-Recovery-Peak-Stroms lässt sich der Einfluss des Entsättigungspulses vordergründig auf der Einschaltstromspitze erkennen. Begründet wird dies ebenfalls im Ausräumen des kollektorseitigen Plasmas. Weiterhin lässt sich die positive Auswirkung auf das Gesamtverlustreduzierungspotential (E_{ON}) beobachten.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

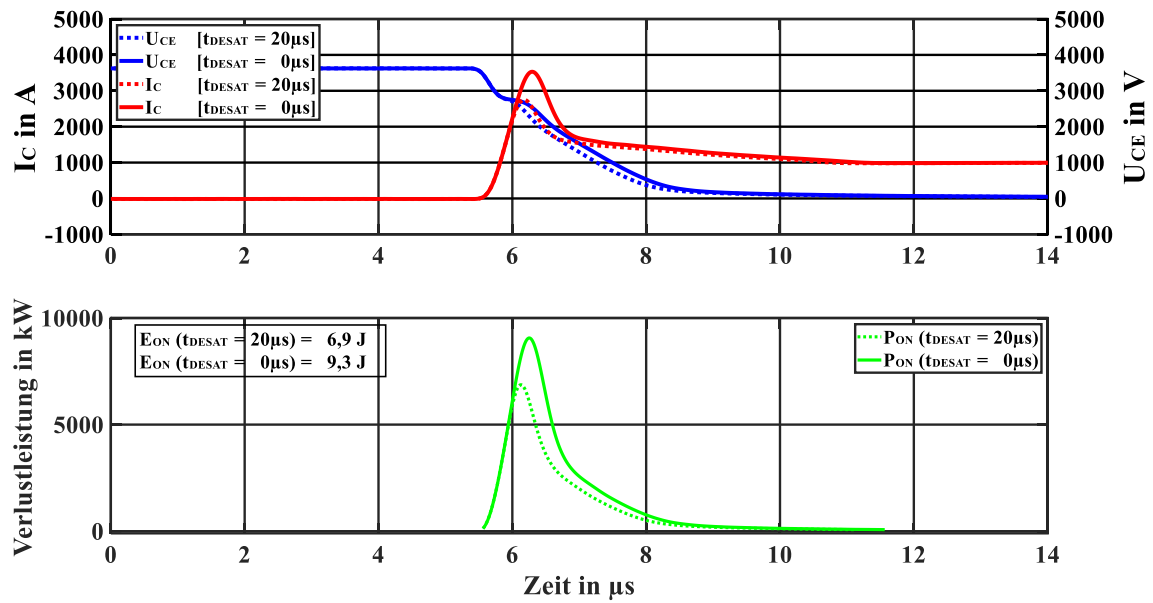


Abbildung 3.18: Einschaltverläufe und -verlustkurven im Nennarbeitspunkt ($I_C = 1000 \text{ A}$, $U_{DC} = 3600 \text{ V}$ und $T = 125 \text{ °C}$) bei appliziertem Entsättigungspuls (t_{DESAT})

Die Erhöhung der Entsättigungspulszeit ist in der Literatur [7], [34], [61] hinlänglich beschrieben. Beispielhaft lässt sich dafür Abbildung 3.19 betrachten. Die Abhängigkeit der dynamischen Verluste wird im Hinblick auf den Desat-Typ 1 ($V_{GE} = -15 \text{ V}$ im statischen Diodenbetrieb) sowie den Desat-Typ 2 ($V_{GE} = 0 \text{ V}$ im statischen Diodenbetrieb) unter Betrachtung zunehmender Diodenentsättigungspulszeiten dargelegt [20].

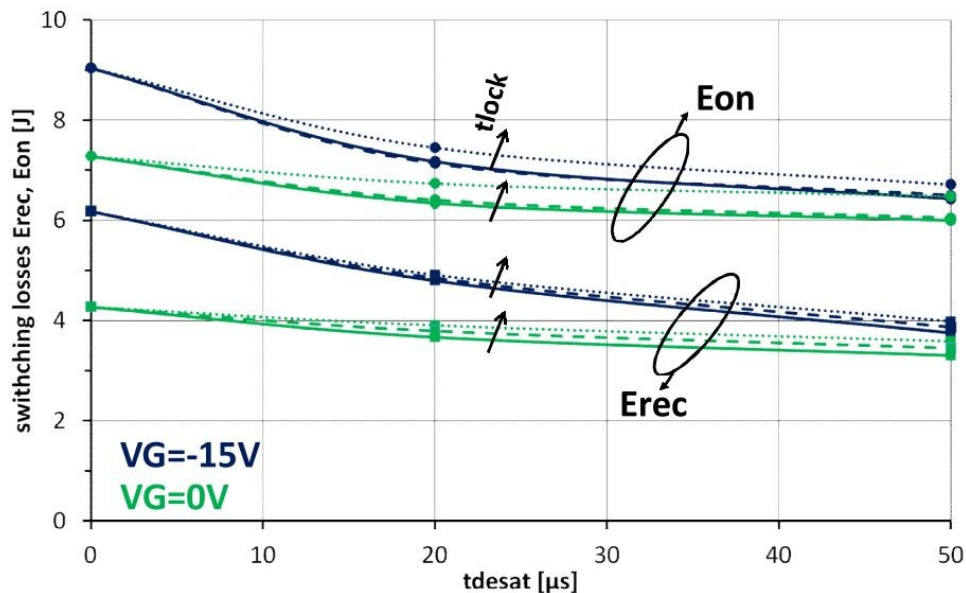


Abbildung 3.19: E_{ON} und E_{REC} als Funktion der Diodenentsättigungspulsdauer und der Lockzeit für verschiedene Diodenkonfigurationen (Typ 1 (blau): $U_{GE} = -15 \text{ V}$ und Typ2 (grün): $U_{GE} = 0 \text{ V}$) bei $V_{DC} = 3600 \text{ V}$, $I_C = 1000 \text{ A}$, $T_J = 125 \text{ °C}$ sowie eine festen Lockzeit von $t_{LOCK} = 0,5 \text{ µs}$ [7]

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Anhand der Grafik ist erkennbar, dass ausgehend vom Verlustzustand ohne Entsättigungspuls, die Integration desselbigen sofort zu signifikanten Verbesserungen der Schaltverluste führt. Wie bereits zuvor in den Simulationen gezeigt, läuft dieses Verlustreduzierungspotential mit zunehmenden Entsättigungspulszeiten einem Verlustminimum entgegen.

Zusammenfassend bleibt festzuhalten, dass der Entsättigungspuls in der Lage ist sowohl das Reverse-Recovery als auch das Einschaltverhalten, positiv zu beeinflussen. Die definierte Ladungsträgerentnahme vor der einsetzenden Schalthandlung reduziert nicht nur die Schaltverluste und hat dementsprechend positive Auswirkungen auf die Verlustbilanz, Temperaturentwicklungen und thermomechanische Langzeiteffekte. Ebenfalls werden die Strommaxima der Diodenrückstromspitze und des IGBT-Einschaltstroms verringert. Dies hat positive Auswirkungen im Hinblick auf die maximalen Schaltleistungen und einem folglich besser ausnutzbaren Bauteilbetriebsbereich.

Einer exzessiven Verringerung der Plasmakonzentration im Bauelement muss allerdings mit Vorsicht begegnet werden. Sehr lange Entsättigungspulszeiten erhöhen die Diodendurchlassverluste für den Zeitraum des aktiven Entsättigungspulses und nehmen dadurch Einfluss auf die Verlustbilanz. Wesentlich relevanter ist in diesem Hinblick allerdings die Auswirkung auf das Diodenschaltverhalten. Durch eine übermäßige Entsättigung des Bauelements ist die Provozierung von Stromabrissen und stark ansteigenden Diodenschaltleistungen möglich. Um Gefahren für das Bauelement zu minimieren, ist es daher erforderlich, die Auslegung des Entsättigungspulses bauteilspezifisch zu prüfen.

3.2.2. Einflussfaktor: Lockzeit (t_{LOCK})

Innerhalb dieses Abschnittes werden die messtechnischen Ergebnisse der eingangs erörterten simulativen Untersuchungen zur Lockzeit vorgestellt. Die voreingestellte Diodenentsättigungspulsdauer beträgt $20\ \mu\text{s}$ und die wirksame Lockzeit wird sukzessive reduziert.

T_{LOCK} entspricht definitionsgemäß (Abbildung 2.9, Kapitel 2.3.2) dem Zeitintervall zwischen dem Abschalten des Entsättigungspulses (U_{GE} beginnt zu fallen) und dem Ansteigen des Einschaltstroms des gegenüberliegenden IGBTs. In Abbildung 3.20 findet sich die Darstellung der Einschaltkurven gepaart mit den Gatespannungskurven des gegenüberliegenden Schalters, bei welchem der Entsättigungspuls im Diodenmodus appliziert wird. Es ist erkennbar, dass eine Veränderung der wirksamen Lockzeit (t_{LOCK}) zu einer Veränderung des Schaltverhaltens führt.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

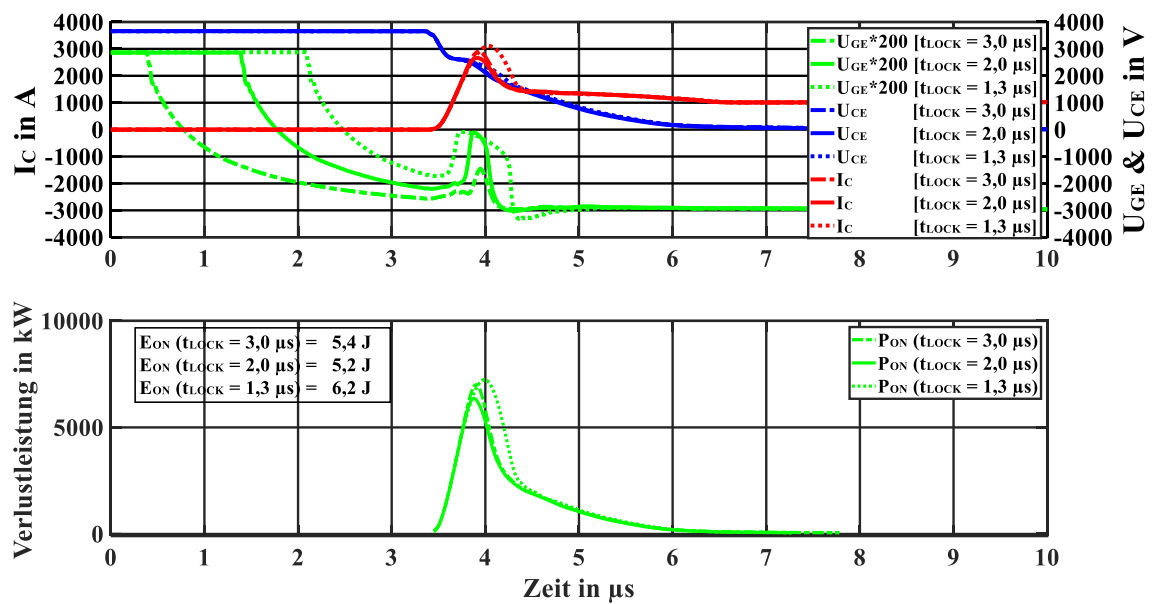


Abbildung 3.20: Einschaltverläufe und -verlustkurven (T1) im Nennarbeitspunkt ($I_C = 1000$ A, und $U_{DC} = 3600$ V und $T = 25$ °C) als Funktion der Lockzeit (t_{LOCK})

Insgesamt wird deutlich, dass der Lockzeit im Hinblick auf den Abkommutierungsvorgang der Diode, eine äußerst relevante Doppelfunktionalität zu Grunde liegt.

Auf der einen Seite ist sie dafür verantwortlich, dass der sich im Diodenmodus befindliche RC-DC-IGBT sicher ausgeschaltet ist ($U_{GE} < 0$ V) bevor der Kommutierungsprozess auf den gegenüberliegenden Schalter etabliert wird. Für die Diode geht dieser mit einem steigenden dU_{CE}/dt , welches von der Einschaltgeschwindigkeit des gegenüberliegenden IGBTs bestimmt wird, einher. Das positive dU_{CE}/dt bewirkt über die Millerkapazität (C_{CG}) eine positive Rückkopplung des Gatestroms, der dem Gateentladestrom im Ausschaltvorgang entgegenwirkt. Je nach Höhe des vorliegenden dU_{CE}/dt ergibt sich ein positiver Gatestrom und somit eine Aufladung der Gatekapazität (C_{GE}), die in einem Wiederaufsteuern des Gates resultiert und zum Einsetzen eines Brückenkurzschlusses führen kann. Eine ausreichend große Lockzeit gewährleistet also einen genügend großen Schutz vor dem Auftreten von ungewollten parasitären Aufsteuerungseffekten, die im schlimmsten Fall zu erheblichen Fehlströmen im Falle eines einsetzenden Halbbrückenkurzschlusses führten. In Abbildung 3.20 ist dies bei einer kleiner werdenden Lockzeit beobachtbar, da die Gate-Emitter-Spannung nach dem Diodenentsättigungspuls stärker aufgesteuert wird. Das parasitäre Einschalten führt zu höheren Maximalstromwerten (I_{C_MAX} und I_{RR_MAX} , vgl. Abbildung 3.20) sowie zu allgemein höheren Einschalt- und Reverse-Recovery-Verlusten.

Auf der anderen Seite ist die Lockzeit dafür verantwortlich, dass größtmögliche Verlustreduzierungspotential des Entsättigungspulses zu gewährleisten. Dies lässt sich aus den Erklärungen zur Gate-Emitterspannungs-abhängigen Ansteuerung des RC-DC-IGBTs aus Kapitel 2.1.1 ableiten. Nach dem Ausschalten des Entsättigungspulses, wird U_{GE} von + 15 V

auf -15 V geschaltet. In der Drift-Zone des RC-DC-IGBTs kommt es zu einer Anreicherung von Ladungsträgern, die aus dem Abschnüren des Inversionskanals und dem daraus folgendem neuerlichen bipolaren Stromfluss resultieren. Dieser Effekt wirkt dem zuvor angewandten Entsättigungspuls entgegen und setzt seine Leistungsfähigkeit herab.

Zusammenfassend bleibt zu konstatieren, dass die Lockzeit auf der einen Seite ausreichend lang sein muss, um parasitäre Aufsteuerungseffekte sicher unterdrücken zu können. Auf der anderen Seite muss aber dafür Sorge getragen werden, dass die Wiederanreicherung mit Plasma im Bauelement durch die Auswahl einer minimalen Lockzeit begrenzt wird. Beide Effekte müssen applikationsabhängig messtechnisch untersucht werden. Die Entscheidung in Bezug auf die optimale Lockzeitauslegung (Sweet-Spot) kann mithilfe der Auftragung von I_{K_MAX} , I_{C_MAX} sowie der Einschalt- und Reverse-Recovery-Verluste über der Lockzeit erfolgen.

3.2.3. Einflussfaktor: Diodenein- und -ausschaltwiderstand

In Kapitel 3.1.3 wurde bereits erläutert, dass eine Modifikation der Gateumschaltgeschwindigkeit durch die Anpassung der Gateumschaltwiderstände vollzogen werden kann. Dieser Ansatz kann, weil keine harte Schalthandlung (Gateumladung bei gleichzeitiger Änderung von U_{CE} und I_C) vorgenommen wird, auch im Sinne des Diodenentsättigungspulses angewendet werden. Durch die Einführung kleiner dimensionierter Ein- sowie Ausschaltwiderstände, welche ausschließlich zur Ein- und Ausschaltung des Entsättigungspulses verwendet werden, lässt sich die Wirkung des Entsättigungspulses erhöhen. Diese Aussage kann im Hinblick auf zweierlei Aspekte verifiziert werden:

- 1) Zunächst erfolgt durch das beschleunigte Ein- sowie Ausschalten des Entsättigungspulses eine Erhöhung der wirksamen aktiven Entsättigungszeit. In Abbildung 3.21 zeigt sich die Zunahme der wirksamen Entsättigungszeit durch die Zunahme der Gatespannungs-Zeitfläche (Zeitraum) bei vollständig eingeschaltetem Gate ($U_{GE} = +15\text{ V}$).
- 2) Der zweite beachtenswerte Aspekt im Hinblick auf die Etablierung kleiner dimensionierter Gatewiderstände kommt zum Tragen, wenn es um die Einstellung der Lockzeit geht. Da ein kleinerer R_{Goff} zu einem schnelleren Umladen des Gates beim Ausschalten führt, geht die Gatespannungskurve früher in einen sicher ausgeschalteten Zustand über. Dies ist vor allem deshalb relevant, weil dadurch parasitären Aufsteuervorgängen entgegengewirkt werden kann. Dies entspricht einem Robustheitsgewinn nach dem Entsättigungspuls. Da der IGBT in diesem Hinblick früher sowie sicherer ausgeschaltet ist, besteht die Möglichkeit, eine weitere Verringerung der Lockzeit wahrzunehmen, um weitere Verluste einzusparen.

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

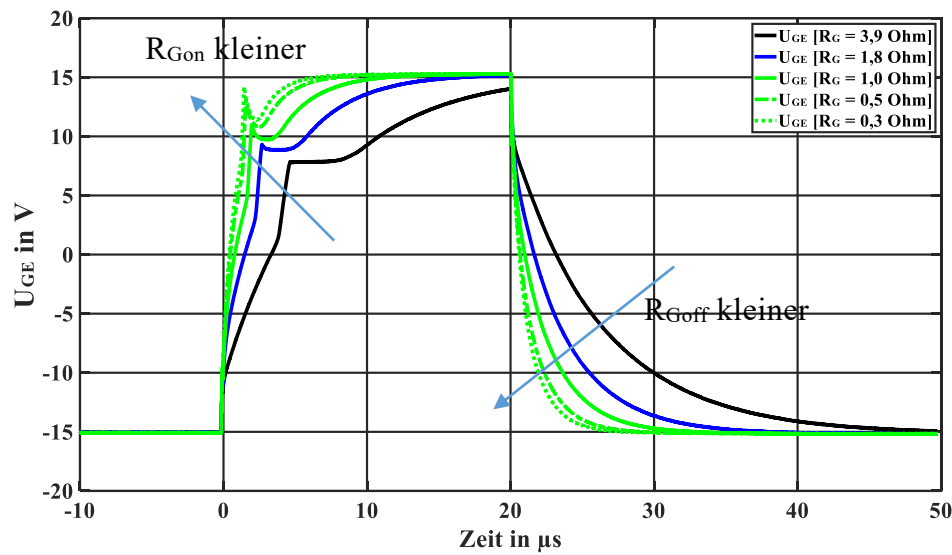


Abbildung 3.21: Zunahme des effektiv wirksamen Diodenentsättigungspulses durch die Anpassung der Gateein- und -ausschaltwiderstände

Tabelle 3.2 zeigt den Einfluss der Variation des Gatewiderstandes für das Ein- sowie Ausschalten des Diodenentsättigungspulses. Die Messungen wurden im Nennarbeitspunkt, d.h. bei $U_{CE} = 3600$ V, $I_C = 1000$ A sowie einer Temperatur von $T = 25$ °C und einer Entsättigungspulslänge von $t_{DESAT} = 20$ μs aufgenommen. Messtechnisch ergibt sich in Bezug auf die resultierenden Maximalströme (Reverse-Recovery- und Kollektorstrom) sowie exemplarisch für die Einschaltverluste das in Tabelle 3.2 aufgezeigte Bild.

Es ist klar ersichtlich, dass die Verringerung der Ein- und Ausschaltwiderstände für den Diodenentsättigungspuls zu einer Abnahme der Maximalströme sowie der Schaltverluste führt. Zwar sind die möglichen Verlusteinsparungen geringfügig, für eine Optimalauslegung des Schaltverhaltens, sind sie allerdings durchaus nicht vernachlässigbar. Treiberseitig bedarf es hierbei, analog zu Kapitel 3.1.3, der Einführung zweier weiterer Gateausgangsendstufen. In Kapitel 4.2.1 ist die Einbringung dieser verdeutlicht. Zeitgleich wird die Anpassung des Zustandsautomaten für die erfolgreiche Integration des Entsättigungspulses in die RC-DC-IGBT-Ansteuerung aufgezeigt.

Tabelle 3.2: Einfluss des Gatewiderstandes auf das Verlustreduzierungspotential des Diodenentsättigungspulses ($t_{DESAT} = 20$ μs , bei fixer $t_{LOCK} = 2$ μs (für $R_{Goff} = 0,5$ Ohm))

Gatewiderstand (Ohm)	I_{C_max} (A)	I_{RR_max} (A)	E_{ON} (J)
3,9	Aktiver Halbbrückenkurzschluss		
1,8	3013	2029	6,8
1,0	2729	1763	5,3
0,5	2706	1738	5,2
0,3	2699	1731	5,2

3.2.4. Einflussfaktor: Gate-Emitter-Spannung im Diodenmodus

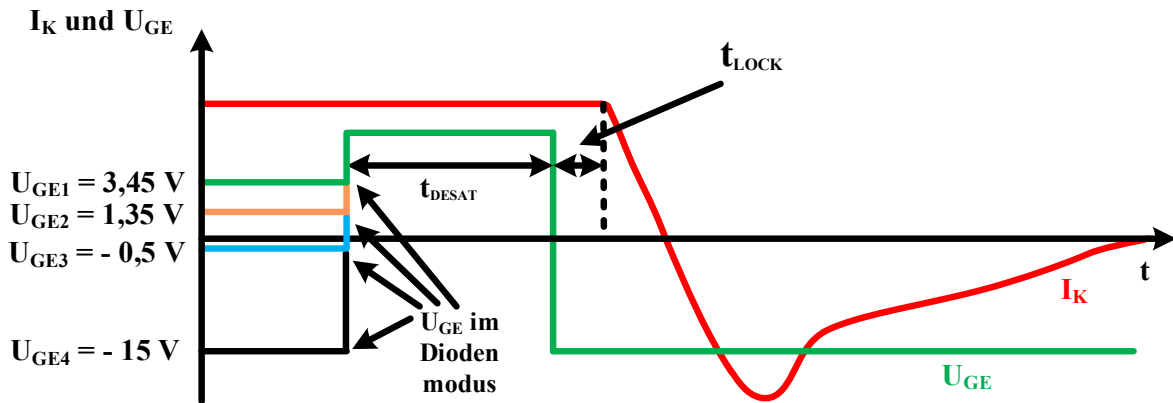


Abbildung 3.22: Schematische Darstellung der Ansteuerungsmethodik zum Einfluss des Gate-Emitter-Spannungsniveaus (Höhe von V_{GE} ist definiert durch Durchbruchspannung von im Treiber verwendeter Zenerdioden) während des Diodenmodus

Die Gate-Emitter-Spannung während des Diodenmodus ist ein weiterer relevanter Einflussfaktor auf die Leistungsfähigkeit des RC-DC-IGBTs [30]. In [72] erfolgt eine detaillierte Auseinandersetzung zum Einfluss dieses Themengebietes. Abbildung 3.22 verdeutlicht die Grundidee dieser Ansteuerungsmethodik, wonach sich das Gate-Emitterspannungsniveau im Diodenmodus nicht im vollständig ausgeschalteten Zustand ($U_{GE} = -15 \text{ V}$), sondern auf einer spezifischen Zwischenstufe ($-15 < U_{GE} < +15 \text{ V}$) befindet. U_{GE} -Niveaus (U_{GE1} bis U_{GE4}), sind die unabhängig voneinander für Messuntersuchungen verwendet worden.

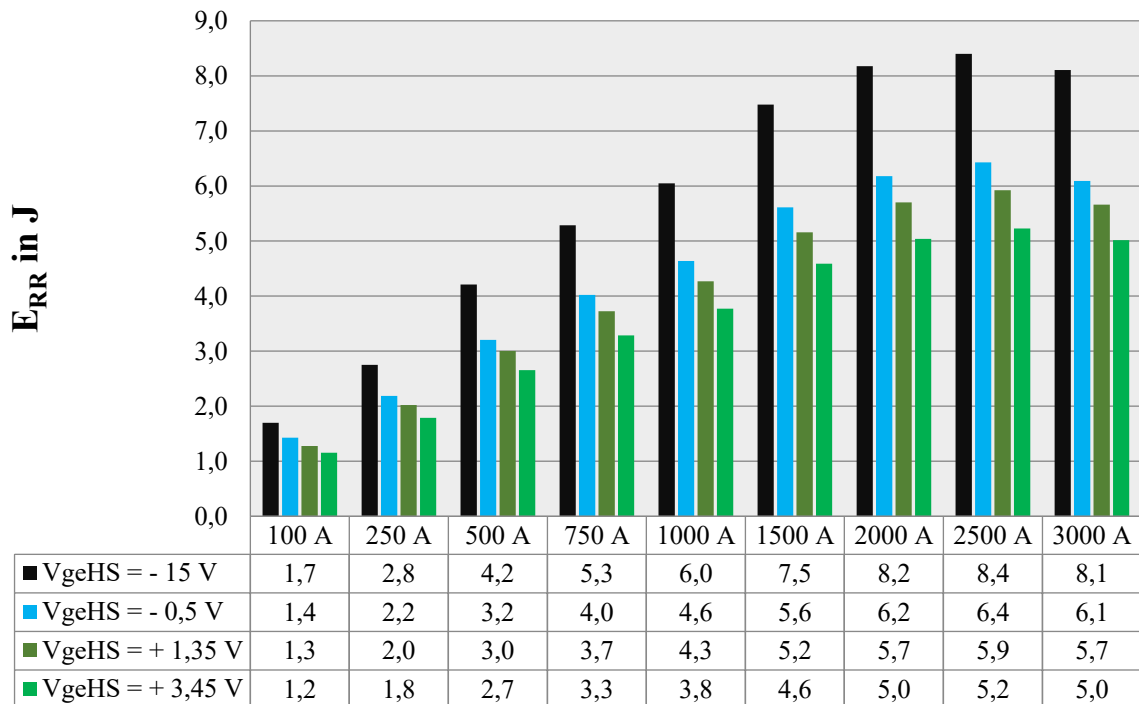


Abbildung 3.23: E_{RR} als Funktion der U_{GE} im Diodenmodus bei unterschiedlichen Lastströmen und ohne appliziertem Diodenentsättigungspuls [$U_{DC} = 3600 \text{ V}$, $T_J = 125 \text{ °C}$]

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Wie bereits ausführlich in Kapitel 2.3 und 3.1 dargelegt, lässt sich der Emittterwirkungsgrad des RC-DC-IGBTs mithilfe der applizierten Gate-Emitter-Spannung innerhalb des Diodenmodus manipulieren. Als Konsequenz ergibt sich mit dieser Ansteuerungsmethodik die Möglichkeit, gezielt die Durchlassverluste im Diodenmodus sowie die Schaltverluste beim Verlassen desselbigen zu beeinflussen. Veranschaulicht wird dies in Abbildung 3.23 und Abbildung 3.24 exemplarisch anhand der Reverse-Recovery-Verluste. Dabei wird der Unterschied in den Verlusten ohne und mit appliziertem Diodenentsättigungspuls ($T_{DESAT} = 20 \mu s$, $t_{LOCK} = 2 \mu s$) verdeutlicht.

Die Messungen wurden bei $T_J = 125 \text{ }^{\circ}\text{C}$, $U_{DC} = 3600 \text{ V}$, verschiedenen Lastströmen $I_L = [100 \text{ A} \dots 3000 \text{ A}]$ sowie mit und ohne Diodenentsättigungspuls ($T_{DESAT} = 20 \mu s$, $t_{LOCK} = 2 \mu s$) durchgeführt. Die dargestellten Verlustwerte zeigen, dass die betrachtete Ansteuerungsmethodik hervorragend geeignet ist, um eine positive Manipulation des Schaltverhaltens herbeizuführen.

Für einen besseren Gesamtüberblick über die präsentierte E_{RR} -Datenmenge stehen Tabelle 3.3 sowie Tabelle 3.4 zur Verfügung, in denen prozentual bezogene Werte dargestellt sind. Die Bezugsgröße ist dabei jeweils die konventionelle Gate-Emitter-Spannung von $U_{GE} = -15 \text{ V}$ im Diodenmodus. Dadurch wird der Schaltverlustgewinn des applizierten Diodenentsättigungspulses in Abhängigkeit der vorliegenden U_{GE} deutlich.

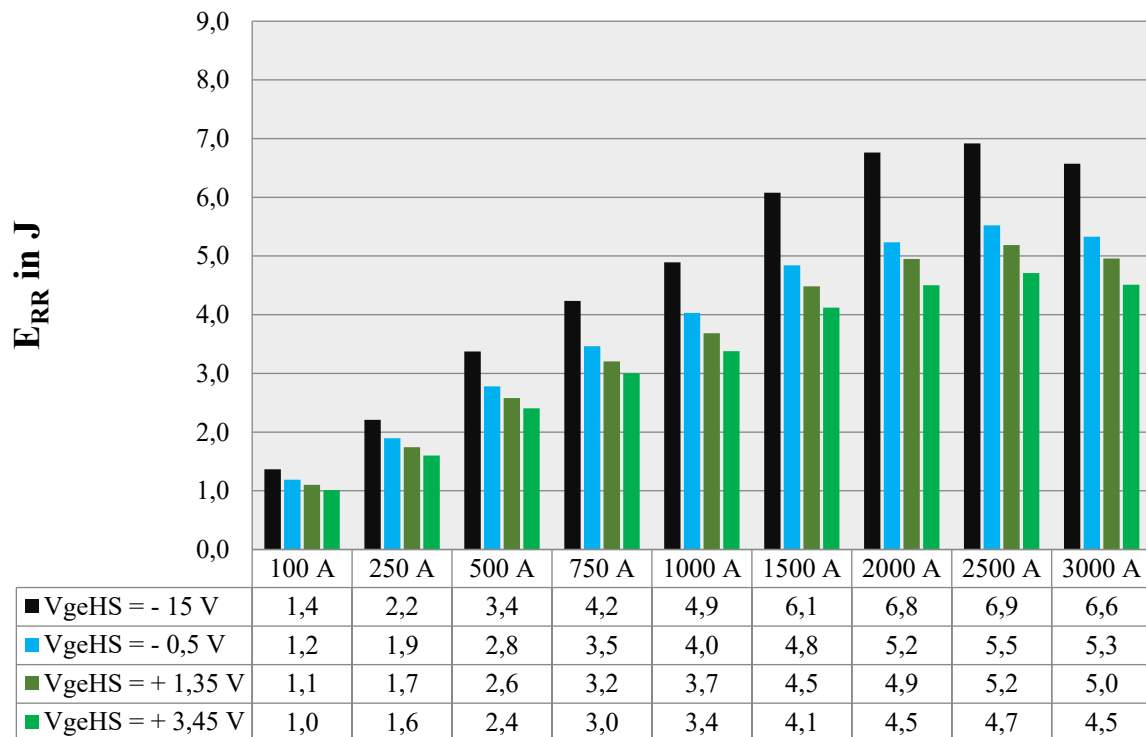


Abbildung 3.24: E_{RR} als Funktion der U_{GE} im Diodenmodus bei unterschiedlichen Lastströmen und mit appliziertem Diodenentsättigungspuls [$U_{DC} = 3600 \text{ V}$, $T_J = 125 \text{ }^{\circ}\text{C}$, $T_{DESAT} = 20 \mu s$, $t_{LOCK} = 2 \mu s$]

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Tabelle 3.3: Prozentuales Verlusteinsparungsspotential (E_{RR}) spezifischer U_{GE} -Level im Diodenmodus bezogen auf $U_{GE} = -15$ V ohne applizierten Diodenentsättigungspuls

Laststrom in A	$U_{GEHS} = -0,5$ V	$U_{GEHS} = + 1,35$ V	$U_{GEHS} = + 3,45$ V
100	16,0 %	24,9 %	32,1 %
250	20,5 %	26,5 %	35,0 %
500	23,9 %	28,7 %	36,9 %
750	23,9 %	29,5 %	37,8 %
1000	23,3 %	29,4 %	37,6 %
1500	25,0 %	31,0 %	38,7 %
2000	24,4 %	30,3 %	38,4 %
2500	23,4 %	29,5 %	37,8 %
3000	24,9 %	30,2 %	38,1 %
Mittelwert	22,8 %	28,9 %	36,9 %

Zusammenfassend zeigt sich, dass die Schaltverluste mit steigender U_{GE} im Diodenmodus stärker abnehmen. Es wird ebenfalls deutlich, dass das Reduzierungspotential ohne Diodenentsättigungspuls größer ist als das Reduzierungspotential mit appliziertem Diodenentsättigungspuls. Die durch den Entsättigungspuls erreichbaren Reverse-Recovery-Verlustreduzierungen betragen durchschnittlich 18 % ($U_{GEHS} = -0,5$ V), 24 % ($U_{GEHS} = 1,35$ V) sowie 30 % ($U_{GEHS} = 3,45$ V) und sind unbedingt beachtenswert. In Bezug auf die Einschaltverluste lassen sich für die durch den Entsättigungspuls erreichbaren Verlustreduzierungen auf durchschnittlich 12 % ($U_{GEHS} = -0,5$ V), 16 % ($U_{GEHS} = 1,35$ V) sowie 20 % ($U_{GEHS} = 3,45$ V) beziffern (vgl. Verlusttabellen im Anhang unter Punkt A7).

Tabelle 3.4: Prozentuales Reverse-Recovery-Verlusteinsparungsspotential (E_{RR}) spezifischer U_{GE} -Level im Diodenmodus bezogen auf $U_{GE} = -15$ V mit applizierten Diodenentsättigungspuls $T_{DESAT} = 20$ μ s, $t_{LOCK} = 2$ μ s

Laststrom in A	$U_{GEHS} = -0,5$ V	$U_{GEHS} = + 1,35$ V	$U_{GEHS} = + 3,45$ V
100	13,0 %	19,4 %	26,0 %
250	14,1 %	21,1 %	27,5 %
500	17,6 %	23,5 %	28,7 %
750	18,2 %	24,3 %	29,1 %
1000	17,6 %	24,7 %	30,9 %
1500	20,3 %	26,2 %	32,2 %
2000	22,6 %	26,8 %	33,4 %
2500	20,2 %	25,0 %	31,9 %
3000	18,9 %	24,5 %	31,4 %
Mittelwert	18,1 %	24,0 %	30,1 %

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

In [72] wird detailliert dargelegt, wie das Reduzieren der Plasmakonzentration im Bauelement durch die Anhebung der U_{GE} vor dem Kommutierungsvorgang erreicht wird und wo die Grenzen für das maximale Verlustreduzierungspotential liegen. Der Vorteil der reduzierten Schaltverluste zum Zeitpunkt des Verlassens vom Diodenmodus geht jedoch mit dem Nachteil von erhöhten Durchlassverlusten innerhalb des Diodenmodus einher. Dieser Umstand wird in Abbildung 3.25 (Messungen in Prüfstand 2 Anhang A5) deutlich.

Zwar reduzieren sich die Schaltverluste in Abhängigkeit der für den Diodenmodus festgelegten statischen U_{GE} , aber zeitgleich steigen die Diodendurchlassverluste [68]. Für die Gesamtverlustbilanz ist die anwendungsspezifische Schaltfrequenz von äußerster Relevanz. Diese variiert je nach Anwendungsfall, insbesondere vor dem Hintergrund der vorliegenden Spannungsklasse. Bei niederfrequent schaltenden Anwendungen dominieren die Durchlassverluste, so dass eine Auslegung auf optimierten Durchlass sinnvoll ist. Anders verhält es sich bei höherfrequent schaltenden Anwendungen. Hier dominieren die Schaltverluste, wodurch die Gesamtverlustbilanz von reduzierten Schaltverlustwerten profitiert. Eine allgemeingültige Aussage über die Effektivität dieser Ansteuerungsmethode ist nur nach einer umfassenden Gesamtsystembetrachtung möglich.

Insgesamt stellt die vorgestellte Ansteuerungsmethodik ein geeignetes Werkzeug dar, um die Effizienz des Gesamtsystems je nach Anwendungsfall zu steigern. Voraussetzung dafür ist, dass der Anwender bereit ist, die Hardware des Gatetreibers so anzupassen, dass die gewünschte Gate-Emitter-Ausgangsspannung bereitgestellt werden kann.

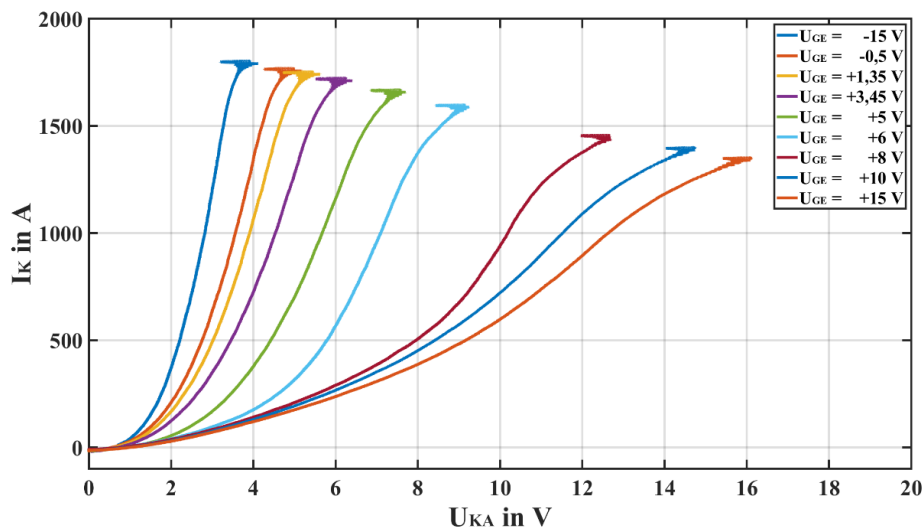


Abbildung 3.25: Durchlassspannungskennlinienfeld: Stromspannungskennlinie als Funktion der U_{GE} im Diodenmodus bei $T_J = 125^\circ\text{C}$

3.2.5. Sekundäre Einflussfaktoren

Der Vollständigkeit halber sind nachfolgend Faktoren aufgeführt, die einen sekundären Einfluss auf das Betriebsverhalten haben, deren Beeinflussung jedoch nur graduell möglich ist.

- Laststrom. Die Variabilität der Laststromhöhe kann nicht beeinflusst werden kann. Während des schaltenden Betriebs sind die Anforderungen an das Bauelement jeweils anwendungs- und auslegungsabhängig. Die Höhe des zu schaltenden Stroms beeinflusst dabei die resultierenden Schaltverluste. Wie in Abbildung 3.26 erkennbar, steigen diese mit der Höhe des zu schaltenden Laststroms an.
- Temperatur (T_J). Der Anstieg der Temperatur hat, wie bereits in Kapitel 3.1.5 erwähnt, einen Anstieg der Plasmakonzentration im Bauelement zufolge. Dieser schlägt sich, wie in Abbildung 3.26 dargestellt, in einem Anstieg der Schaltverluste nieder. Es ist erkennbar, dass die Applikation des Diodenentsättigungspulses zu einer Verringerung der Schaltverluste führt und dadurch einen entscheidenden Beitrag im Hinblick auf die Erhöhung der Lebensdauer leistet.

Allgemein wird deutlich, dass die mittlere prozentuale Effektivität des Diodenentsättigungspulses (vgl. Tabelle 3.5 und Tabelle 3.6) weitestgehend von der Temperatur unabhängig ist. Sowohl bei $T_J = 25^\circ\text{C}$ als auch bei $T_J = 125^\circ\text{C}$ zeigt sich eine mittlere Reduzierung der Einschaltverluste über den Gesamtstrombereich von 100 A bis 3000 A von rund 25 %. Für die Dioden-Reverse-Recovery-Verluste liegt dieser Wert bei rund 19%, wie beim Gegenüberstellen der Verlustwerte aus Abbildung 3.23 und Abbildung 3.24 in Bezug auf eine vorliegende Gate-Emitter-Spannung von -15 V im Diodenmodus, deutlich wird.

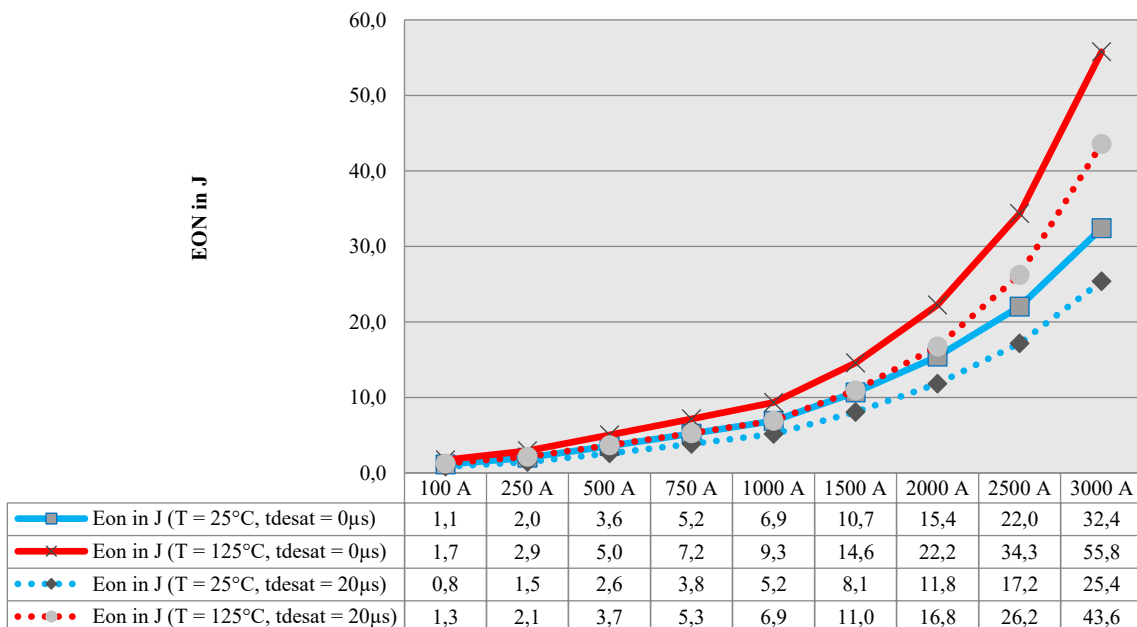


Abbildung 3.26: Einschaltverluste in Abhängigkeit des vorliegenden Laststroms unter Berücksichtigung unterschiedlicher Temperatur- sowie Diodenentsättigungskonfigurationen

3. RC-IGBT mit Diodenkontrolle im statischen und dynamischen Diodenbetrieb

Tabelle 3.5: Effektivität des Diodenentsättigungspulses in Abhängigkeit der Stromstärke bei einer Sperrschichttemperatur von $T_J = 25^\circ\text{C}$

Laststrom in A	E_{ON} in J ($t_{DESAT} = 0 \mu\text{s}$)	E_{ON} in J ($t_{DESAT} = 20 \mu\text{s}$)	Effektivität Entsättigungspuls in %
100	1,1	0,8	27,0
250	2,0	1,5	28,0
500	3,6	2,6	27,1
750	5,2	3,8	26,2
1000	6,9	5,2	25,3
1500	10,7	8,1	24,5
2000	15,4	11,8	23,4
2500	22,0	17,2	22,1
3000	32,4	25,4	21,7
Mittelwert			25,0

Die Effektivität des Entsättigungspulses weist noch eine Besonderheit bezogen auf die Stromhöhe auf. Es zeigt sich eine deutliche Abhängigkeit, bei welcher die Effektivität des Entsättigungspulses mit der Zunahme der Stromhöhe abnimmt. Währenddessen der Anteil der Verlusteinsparung im Bereich kleiner Ströme (100 A bis 500 A) bei ca. 27 % liegt, so reduziert sich dieser Anteil im Bereich großer Ströme (2000 A bis 3000 A) auf ca. 22 %. Dies ist darauf zurückzuführen, dass der Großteil der verhältnismäßig geringen Plasmakonzentration im Bauteil nach Öffnung des Inversionskanals sofort über den Emitter abgeführt werden kann. Beim Vorliegen von verhältnismäßig großen Plasmamengen scheint dieser Abführungsprozess limitiert zu sein.

Tabelle 3.6: Effektivität des Diodenentsättigungspulses in Abhängigkeit der Stromstärke bei einer Sperrschichttemperatur von $T_J = 125^\circ\text{C}$

Laststrom in A	E_{ON} in J ($t_{DESAT} = 0 \mu\text{s}$)	E_{ON} in J ($t_{DESAT} = 20 \mu\text{s}$)	Effektivität Entsättigungspuls in %
100	1,7	1,3	26,8
250	2,9	2,1	27,1
500	5,0	3,7	26,8
750	7,2	5,3	26,3
1000	9,3	6,9	25,9
1500	14,6	11,0	24,8
2000	22,2	16,8	24,7
2500	34,3	26,2	23,6
3000	55,8	43,6	21,9
Mittelwert			25,3

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Innerhalb dieses Kapitels wird darauf eingegangen, welche Schritte unternommen werden müssen, um einen RC-DC-IGBT erfolgreich in eine ganzheitliche Systemanwendung zu integrieren. Zunächst erfolgt dabei die Auslegung eines funktionalen soft- sowie hardwareseitigen Ansteuerungskonzeptes (Kapitel 4.1 und Kapitel 4.2), welches die unter Kapitel 3 vorgestellten RC-DC-IGBT spezifischen Anforderungen, statische sowie dynamische MOS-Kontrolle, umsetzen muss. Im Anschluss daran werden innerhalb der Kapitel 4.3 bis 4.5 spezielle Problemstellungen zum Thema „RC-DC-IGBT in einer generellen Umrichteranwendung“ aufgeworfen und erläutert.

Die Zusammenfassung sowie die abschließende Funktionsüberprüfung, die einen Beleg über die erfolgreiche Integrierung eines RC-DC-IGBTs in einen funktionalen Frequenzumrichter aufzeigt, erfolgen in Kapitel 4.6.

Abschließend findet sich in Kapitel 4.7 ein Resümee über die potentielle Einsatzfähigkeit des RC-DC-IGBTs in der systemischen Umrichterapplikation. Dabei werden Vor- und Nachteile dieser Anwendung noch einmal aufgegriffen, gegenübergestellt und final ausgewertet.

4.1. Konzipierung und Einbindung eines Ansteuerungsverfahrens

4.1.1. Ansteuertiming konventioneller IGBT

Zur Erzeugung von definierten Spannungs-Zeit-Flächen am Ausgang einer Halbbrücke mit induktiver Last ist es erforderlich, dass die von der Umrichtersteuerung vorgegebenen Schaltsignale der betreffenden IGBTs akkurat ausgeführt werden. Wie bereits in Kapitel 2.3.2 ausgeführt, ist die Einführung einer Verriegelungszeit ein obligatorischer Prozess zur Vermeidung von Halbbrückenkurzsschlüssen. Dazu muss das Halbbrückensignal zunächst in spezifische High-Side (HS) und Low-Side (LS) Schaltsignale umgesetzt sowie mit einer adäquaten Verriegelungszeit beaufschlagt werden. Dieser Prozess kann sowohl innerhalb der Umrichtersteuerung oder aber direkt auf dem Gate-Treiber erfolgen.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

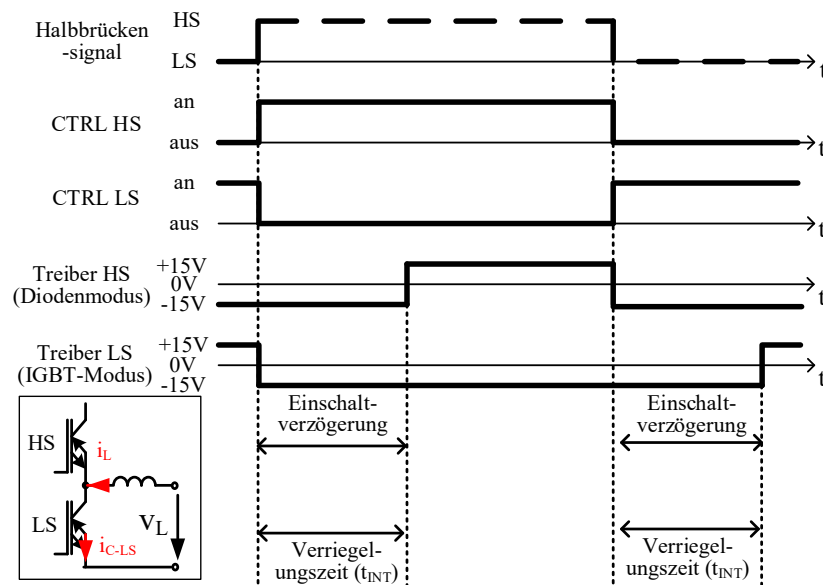


Abbildung 4.1: Ansteuerschema eines konventionellen IGBTs

Ansteuertimings, wie sie bei Umrichtern mit konventionellen IGBTs zur Anwendung kommen (vgl. Abbildung 4.1), sind für den Einsatz mit RC-DC-IGBTs ungeeignet. Dies ergibt sich zunächst aus dem Nichtvorhandensein einer stromrichtungsabhängigen Ansteuerung. Auch wenn die statische MOS-Kontrolle mithilfe einer geeigneten Methode zur Stromrichtungserkennung integriert werden kann, besteht noch ein weiteres komplexes Anwendungsproblem – die Implementierung des sogenannten „Entsättigungspulses“ zur Schaltverlustreduzierung. Dieser sollte angewendet werden, um die Dioden-Reverse-Recovery- sowie die IGBT-Einschaltverluste im Zusammenhang mit dem Diodenabkommutieren zu reduzieren (vgl. auch Kapitel 3.2) [21], [31], [34].

4.1.2. Integration des Entsättigungspulses in das Ansteuertiming

Grundsätzlich existieren bei der Integration des Entsättigungspulses in das Ansteuertiming zwei verschiedene Möglichkeiten:

- 1) Der Eingriff in das Timing innerhalb der übergeordneten Umrichtersteuerung, sofern dort auch die Verriegelungszeit integriert wird
- 2) Der Eingriff in das Timing auf einem intelligenten Gatetreiber

Beide Varianten lassen sich je nach Anwendungsfall und der Art der Stromrichtungserkennung gegeneinander abwägen. Im Fall einer Stromrichtungserkennung, die direkt in die übergeordnete Steuerung eingebunden werden kann (stromsensorgestützte Strommessung), ist es notwendig, die Modifizierung des Ansteuersignals ebenfalls auf der übergeordneten Steuerungsebene vorzunehmen.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Der Vorteil hierbei ist eindeutig die weniger komplexe Ausgestaltung des Gatetreibers. Jener muss zwar zur verlustoptimalen Ausführung des Diodenentsättigungspulses mit 4 Gateendstufen ($R_{gon_nominell}$, R_{gon_klein} , $R_{goff_nominell}$ und R_{goff_klein}) bestückt sein und entweder mittels serieller Schnittstelle oder via 2 separater Ansteuerungskanäle die auszuführenden Schalthandlungen (vier verschiedene Zustände) übermittelt bekommen, jedoch muss er keine Intelligenz (z.B. FPGA) besitzen. Er kann einfach aufgebaut sein und muss lediglich „blind“ den vorgegebenen Ansteuersignalen Folge leisten. Der Nachteil ist der direkte Eingriff in die Umrichtersteuerung. Die Umsetzung erfordert dabei nicht nur die Modifizierung des Ansteuerschemas auf Ebene der übergeordneten Ansteuerung, sondern ebenso eine weitreichende, wenn auch keine auf Intelligenz basierende Gatetreiberanpassung.

Folgerichtig lässt sich daraus bereits der große Vorteil der zweiten Anpassungsvariante, bei der die Integration des Diodenentsättigungspulses in das Ansteuertiming erst auf dem intelligenten Gatetreiber erfolgt, ableiten. Zwar ist der Ausgestaltungsaufwand des Gatetreibers hierbei höher, da dieser mit einer intelligenten Schaltstelle (FPGA) ausgestattet wird, sowie die Stromrichtungsinformationen (z.B. Abkoppeldiodenstrecke) einbinden können muss, aber die übergeordnete Steuerung bleibt vollständig unverändert. Dies ist ein immenser Vorteil für den Anwender, da die bereits bestehende und funktionierende konventionelle IGBT-Umrichteransteuerung mitsamt Timing und Verriegelungszeiten bei der Umstellung auf die RC-DC-IGBT-Technologie identisch bleiben kann⁵. Es muss ausschließlich der Gatetreiber verändert werden, der bei der ersten Anpassungsvariante ohnehin überarbeitet werden müsste. Es ist jedoch ebenso möglich, die Verriegelungszeit vollständig in den Gate-treiber auszulagern. Für den weiteren Verlauf dieser Arbeit wird dieser Ansatz verfolgt, um dadurch unnötige Missverständnisse beim Betrachten von Schaubildern oder Flussdiagrammen zu vermeiden.

Während nun geklärt ist, „wo“ die Anpassung des Ansteuertimings vorgenommen werden kann, soll im Folgendem erörtert werden, „wie“ diese Anpassung erfolgen muss, um eine optimale Einbindung in das Ansteuerverhalten des RC-DC-IGBTs zu gewährleisten. Insgesamt bestehen bei der Integration des Entsättigungspulses mehrere Problemstellungen, die sich anhand von Abbildung 4.2 ableiten lassen:

- 1) Erstens ist es erforderlich, einen Entsättigungspuls nur dann auszuführen, wenn auch ein Diodenleitfall vorliegt. Dies wird durch das Vorhandensein einer adäquaten Stromrichtungserkennung gewährleistet.

⁵ Sofern davon ausgegangen werden kann, dass die Anforderungen des RC-DC-IGBTs an die Verriegelungszeit identisch zu denen des konventionellen IGBTs sind. Falls eine längere Verriegelungszeit notwendig sein sollte, ist diese adaptierbar.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

- 2) Zweitens, es ist nur zulässig, einen Entsättigungspuls zu initiieren, sobald das Ausschaltsignal von der übergeordneten Steuerung gegeben wird.
- 3) Drittens, es ist zwingend erforderlich, dass der RC-DC-IGBT am Ende der Verriegelungszeit sicher ausgeschaltet ist, um einen Brückenkurzschluss zu vermeiden.

In diesem Zusammenhang limitiert die Einhaltung der bestehenden spannungsklassen- sowie anwendungsspezifischen Umrichterverriegelungszeit das Verlusteinsparungspotential des Entsättigungspulses erheblich.

Nichtsdestoweniger ist die Umsetzung des Entsättigungspulses mit einer maximal möglichen Entsättigungspulslänge ($t_{DESATmax}$) von:

$$4) \quad t_{DESATmax} = t_{INT} - t_{LOCK} \quad [4-1]$$

durchaus legitim. Dadurch, dass der Entsättigungspuls vollumfänglich innerhalb der Verriegelungszeit stattfindet, ergibt sich ein klar erkennbarer Vorteil. Die Rahmenbedingungen der Ansteuerung müssen nicht verändert werden und demnach haben auch errechnete Ausgangsspannungen – Spannungszeitflächen in Abhängigkeit der IGBT-Schaltzustände – unverändert Bestand. Aus der Verlustperspektive heraus betrachtet ist es allerdings sinnvoll, längere Entsättigungspulsdauern wirksam werden zu lassen. Zu diesem Zwecke ist es unumgänglich, dass das Ansteuertiming und damit der Umgang mit der Umrichterverriegelungszeit modifiziert wird. Dazu bestehen zwei Möglichkeiten, denen im Nachgang jeweils ein eigenes Unterkapitel gewidmet ist.

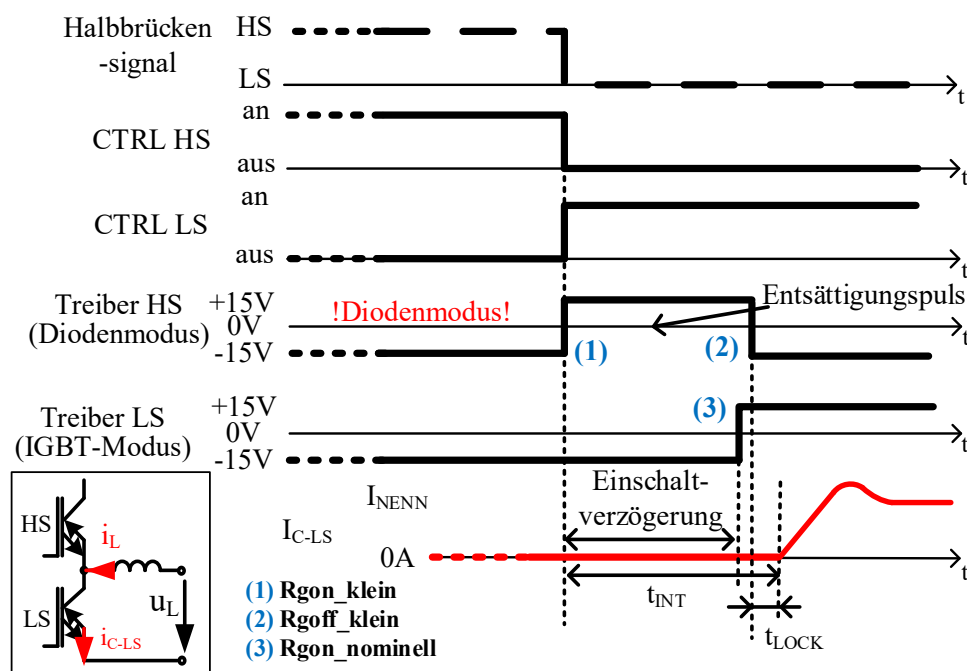


Abbildung 4.2: Integration des Entsättigungspulses in das Ansteuertiming

4.1.3. Timing RC-DC-IGBT ohne Totzeitkompensation [Domes]

Im Jahre 2015 stellten Domes et al. [31], [62] ein Ansteuerungsschema vor, das initial für den 6,5 kV RCDC von Infineon entwickelt wurde, aber allgemeingültig für alle RC-IGBT aus der ersten Generation (RC-DC) anwendbar ist. Das Ansteuerungsschema adressiert drei wichtige Fragestellungen:

- 1) Wie lässt sich eine stromrichtungsabhängige Ansteuerung adäquat ins Ansteuerungsregime integrieren?
- 2) Wie gelingt die Einbindung des Diodenentsättigungspulses?
- 3) Wie muss das Ansteuerungsschema modifiziert werden, um Diodenentsättigungspulse zu integrieren, die länger andauern als die konventionelle applikative Verriegelungszeit, die basierend auf dem Ausschaltvorgang im IGBT-Modus dimensioniert ist?

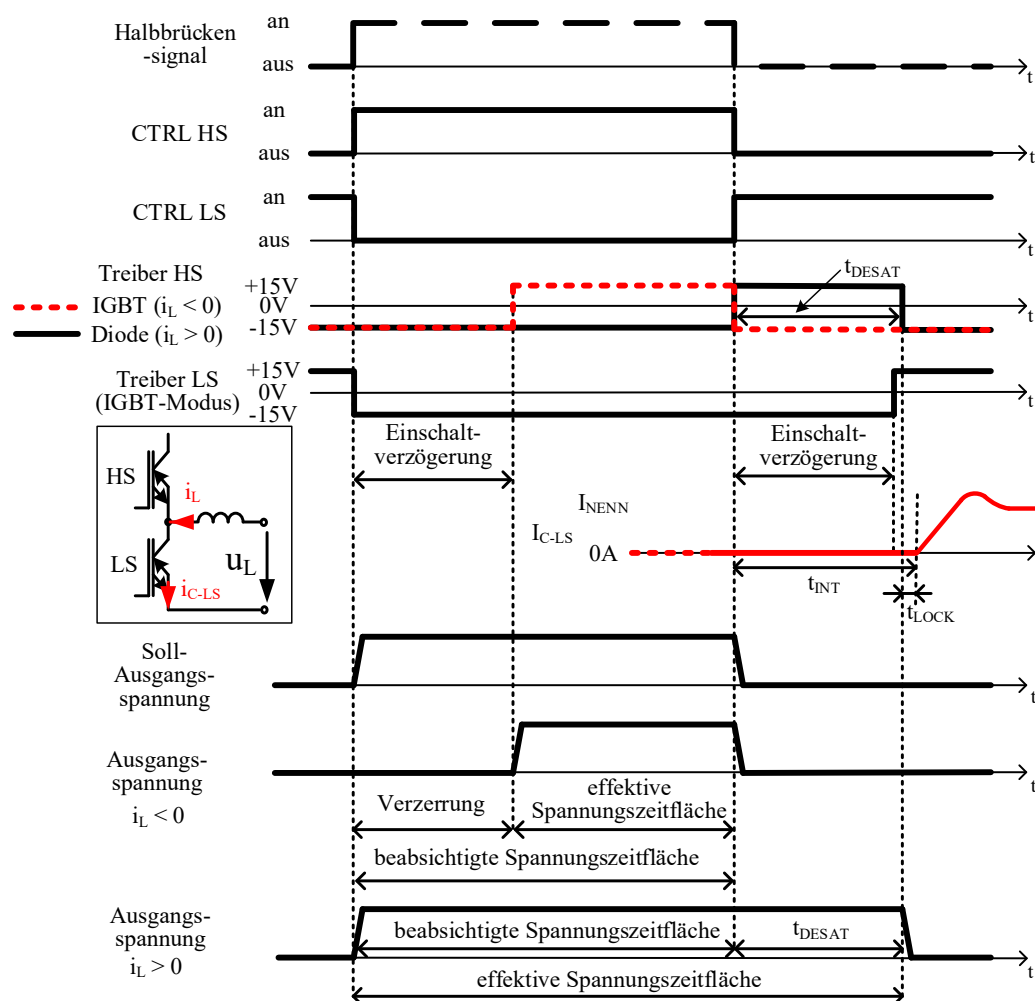


Abbildung 4.3: Ausgestaltung des RC-DC-Timingansatzes nach Domes [31] und dessen Auswirkungen auf die Verriegelungszeit sowie die resultierenden Spannungszeitflächen

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Der Abbildung 4.3 lässt sich die Anpassung des konventionellen IGBT-Ansteuerungstimings zur Einbindung des Diodenentsättigungspulses, für den vorliegenden Fall: $t_{DE-SAT} = 20 \mu s$, entnehmen. Exemplarisch soll an dieser Stelle auf das Schaltverhalten des HS-Schalters eingegangen werden, das mithilfe des HS-Gate-Treibers abhängig von der vorliegenden Stromrichtung angepasst wird. Die wirksame Einschaltverzögerungszeit (z.B. $20 \mu s$ [31]), die sich auf Grundlage der Entsättigungspulsdauer definiert, muss dem CTRL „ein“-Signal zunächst hinzugefügt werden⁶.

Fall 1: Negativer Laststrom ($i_L < 0 A$):

Nach dem Ablauf der Einschaltverzögerungszeit wird unter Einbeziehung der Stromrichtungserkennung der HS-IGBT eingeschaltet und ein positiver Kollektorstrom fließt in IGBT-Richtung durch den HS RC-DC-IGBT (rot gestrichelter Verlauf in Abbildung 4.3). Kommt es im weiteren Verlauf zu keinem Stromrichtungswechsel, initiiert der Gate-Treiber beim Eingang des Ausschaltsignals (CTRL HS „aus“) den sofortigen Ausschaltvorgang. Für den IGBT-Modus kommt demnach ein verzögerter Einschaltvorgang zur Anwendung, dem ein sofortiger Ausschaltvorgang gegenübersteht.

Fall 2: Positiver Laststrom ($i_L > 0 A$):

Bei einem positiven Laststrom ($i_L > 0 A$) fließt dieser in Diodenrichtung durch den HS-RC-DC (durchgezogener Verlauf). Der Gatetreiber erkennt dies beim Eingang des Einschaltsignals (CTRL HS „an“) und lässt U_{GE} so lange ausgeschaltet, bis entweder ein Stromrichtungswechsel eintritt oder aber das CTRL-Signal den Ausschaltvorgang vorgibt. Die Diode befindet sich ordnungsgemäß auf der guten Diodendurchlasskennlinie. Ohne Stromrichtungswechsel, wird mit dem Eingehen des Ausschaltsignals (CTRL HS „aus“) der Entsättigungspuls ausgeführt. Dieser bleibt so lange aktiv, bis die Entsättigungspulsdauer von $20 \mu s$ abgelaufen ist und wird im Anschluss ausgeschaltet.

Zusammenfassend bleibt festzustellen, dass beim Domes-Ansatz im IGBT-Modus fallende CTRL-Flanken (z.B. CTRL HS „aus“) vom Gate-Treiber direkt ausgeführt werden. Hingegen werden steigende CTRL-Flanken (z.B. CTRL HS „an“) in Abhängigkeit von der festgelegten Entsättigungspulsdauer für eine bestimmte Zeitspanne (z.B. Einschaltverzögerung $t_{D_on} = 20 \mu s$) verzögert. Daraus ergibt sich folgende Problematik:

Eine Verlängerung der Entsättigungspulszeiten führt, wie in Kapitel 3.2.3 bereits dargelegt, zu einer Verringerung der Reverse-Recovery- und damit auch der Einschaltverluste jeglicher entsprechend angesteuerter RC-DC IGBTs im Umrichter.

⁶ Wie genau die Modifikation der Einschaltverzögerungszeit bei der Einbindung des Diodenentsättigungspulses in das Ansteuerungsschema erfolgt, wird in Kapitel 4.2 mit der Betrachtung des Gatetreibers dargelegt.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Dementsprechend ist es generell sinnvoll, Entsättigungszeiten so lang wie sinnvoll möglich [34] zu wählen, um minimale Verluste zu generieren [34]. Dieser Ansatz stellt sich im vorliegenden Gesamtzusammenhang als nur bedingt wirksam heraus.

Ursächlich dafür ist der resultierende Spannungs-Zeitflächenfehler, der im beschriebenen Ansteuerungsschema direkt proportional zur Entsättigungspulslänge und damit zur applizierten Einschaltverzögerungszeit ist. Abbildung 4.3 verdeutlicht die zu erwartenden Ausgangsspannungen und zeigt diesen Zusammenhang klar auf: Im IGBT-Modus wird die angestrebte Spannungs-Zeitfläche durch die Einschaltverzögerungszeit reduziert. Längere Einschaltverzögerungszeiten bewirken dabei größere Verzerrungen und verringern die wirksame Spannungs-Zeitflächen. Für den Diodenmodus verhält es sich invers.

Lange Entsättigungspulszeiten ermöglichen zwar eine optimale Verringerung der Schaltverluste, stören gleichzeitig jedoch die für den Umrichter definierten Spannungs-Zeitflächenvorgaben. Der dabei entstehende Spannungs-Zeitflächenfehler kann zwar kompensiert werden, die maximal mögliche Aussteuerung wird allerdings reduziert. Dadurch kommt es zu einer Verringerung der maximal möglichen Ausgangsspannung, die bei gleichbleibendem Ausgangsstrom die maximal übertragbare Leistung reduziert. Dies ist der zentrale Nachteil des im Ansteuerungstiming nach Domes beschriebenen Ansatzes [49].

Um an diese Problematik anzuknüpfen, stellt das nächste Unterkapitel einen Timingansatz vor, der es erlaubt, lange Entsättigungspulszeiten und damit geringe dynamische Verluste mit kleinen Spannungszeit-Flächenfehlern zu kombinieren.

Zur Vollständigkeit sei an dieser Stelle erwähnt, dass der vorgestellte Timingansatz von Domes [31] in seiner Ursprungsvariante die Gate-Emitterumschaltung auf $U_{GE} = 0 \text{ V}$ im Diodenmodus inkludiert. Dies ist, wie in Kapitel 3.2.4 dargelegt, ein probates Mittel, die Diodendurchlassverluste mit den Schaltverlusten (E_{RR} und E_{EIN}) gegeneinander abzuwägen. Zur Vorstellung des Ansteuertimings wurde der Einfachheit halber auf diese besondere Ansteuerart verzichtet und der Diodenmodus, wie in Abbildung 4.3 gezeigt, bei $U_{GE} = -15 \text{ V}$ dargestellt. Dies erleichtert auch die Vergleichbarkeit mit der Ansteuerungsvariante im nächsten Unterkapitel. Wie in [31] erläutert, sollte der Gatetreiber die Verriegelungszeit sicherstellen. So kann die Umschaltung der Gate-Emitter-Spannungsumschaltung auf $U_{GE} = 0 \text{ V}$ bereits innerhalb der Verriegelungszeit initiiert werden.

4.1.4. Timing RC-DC-IGBT mit Totzeitkompensation [Lexow]

Das in diesem Abschnitt vorgestellte Ansteuerungstiming für RC-DC-IGBTs findet sich in Abbildung 4.4. Es orientiert sich am von Domes et al. proklamierten Verfahren, weist jedoch einen wesentlichen Unterschied auf.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

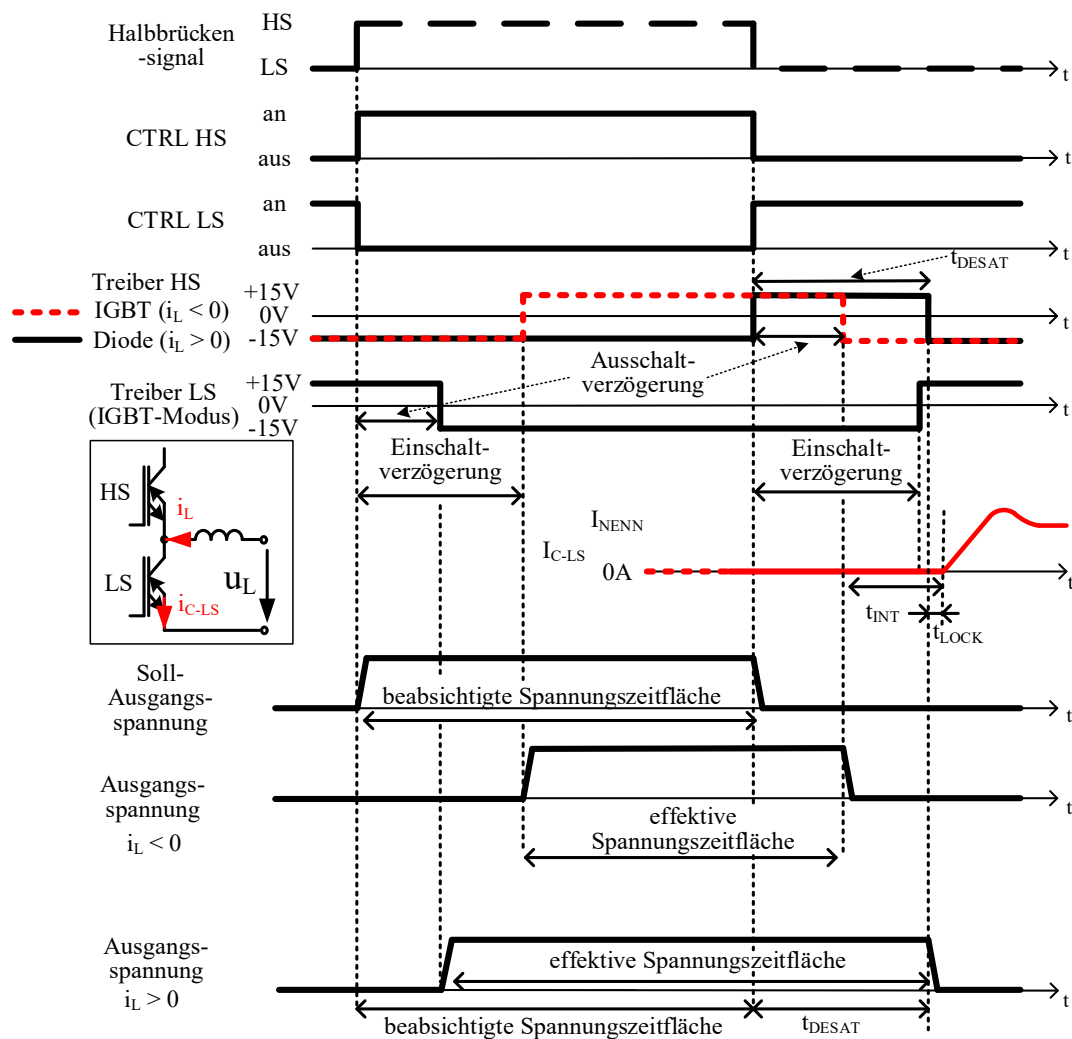


Abbildung 4.4: Implementierung des RC-DC-Timingansatzes nach Lexow [49] und dessen Auswirkungen auf die Verriegelungszeit sowie die resultierenden Spannungszeitflächen

Als Schwachstelle des Domes-Verfahrens ist die direkte Abhängigkeit der Verriegelungszeitlänge von der Entsättigungspulslänge auszumachen, wodurch für lange Entsättigungspulszeiten auch lange Verriegelungszeiten benötigt werden. Um diesen Umstand zu umgehen, wird im folgenden Verfahren eine Ausschaltverzögerung für das Ausschalten des RC-DC-IGBTs im IGBT-Modus eingeführt.

Die Idee hinter diesem Ansatz wird deutlich, wenn man sich die resultierende Verriegelungszeit betrachtet. Diese wird derartig ausgelegt, dass sie der konventionellen IGBT Verriegelungszeit entspricht, die sich aus der maximalen benötigten IGBT-Ausschaltdauer ergibt. Soll im Diodenmodus ein Entsättigungspuls mit einer zeitlichen Dauer von z.B. $20\text{ }\mu\text{s}$ ausgeführt werden, so erfolgt die Auslegung der Einschaltverzögerung (t_{D_on}) des gegenüberliegenden Schalters auf eben diese $20\text{ }\mu\text{s}$.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Um die dabei resultierende Verriegelungszeit (ebenfalls $20\text{ }\mu\text{s}$) an eine konventionelle IGBT-Umrichterverriegelungszeit von z.B. $10\text{ }\mu\text{s}$ (@Spannungsklasse = $6,5\text{ kV}$) anzugleichen, erfolgt die Einführung der Ausschaltverzögerungszeit (t_{D_off}). Diese wird aktiv, sobald der RC-DC-IGBT, währenddessen er einen positiven Kollektorstrom führt, das „CTRL aus“-Signal erhält. Für einen Diodenentsättigungspuls von $t_{DESAT} = 20\text{ }\mu\text{s}$ muss die IGBT-Ausschaltverzögerungsdauer auf $10\text{ }\mu\text{s}$ festgesetzt werden, eine wirksame Verriegelungszeit von $t_{INT} = 10\text{ }\mu\text{s}$ zu erreichen. Die benannten Verzögerungszeiten lassen sich in Abbildung 4.4 nachvollziehen.

Fall 1: Positiver Laststrom ($i_L > 0\text{ A}$):

Im Diodenmodus des HS RC-DC-IGBT ($i_L > 0\text{ A}$, durchgezogener Verlauf) zeigt sich, dass der Gatetreiber mit dem Eingang des „CTRL ein“-Signal U_{GE} so lange ausgeschaltet lässt, bis entweder ein Stromrichtungswechsel eintritt oder dass „CTRL aus“-Signal den Ausschaltvorgang initiiert. In diesem Betriebszustand befindet sich die Diode ordnungsgemäß auf der guten Diodendurchlasskennlinie. Erfolgt kein Stromrichtungswechsel, wird mit dem Eingehen des Ausschaltsignals (CTRL HS „aus“) der Entsättigungspuls ausgeführt. Dieser bleibt so lange aktiv, bis die Entsättigungspulsdauer von $20\text{ }\mu\text{s}$ abgelaufen ist und wird dann ausgeschaltet.

Fall 2: Negativer Laststrom ($i_L < 0\text{ A}$):

Befindet sich der RC-DC-IGBT beim Eingang des Einschaltsignals (CTRL HS „an“) nicht im Diodenmodus, fügt der Gate-Treiber dem RC-DC-IGBT die Einschaltverzögerung entsprechend der Länge des Entsättigungspulses z.B. $20\text{ }\mu\text{s}$ [31] hinzu. Nach dem Ablauf der Einschaltverzögerungszeit wird der IGBT unter Berücksichtigung der Stromrichtungserkennung eingeschaltet. Ein positiver Kollektorstrom (vorliegender Fall: $i_L < 0\text{ A}$) fließt in IGBT-Richtung durch den HS RC-DC-IGBT (rot gestrichelter Verlauf). Beim Empfang des Ausschaltsignals (CTRL HS „aus“) erfolgt die Umsetzung des verzögerten Ausschaltvorgangs. Der Gate-Treiber lässt den RC-DC-IGBT für weitere $10\text{ }\mu\text{s}$ eingeschaltet, bis die letztendliche Ausschalthandlung erfolgt und die resultierende Verriegelungszeit reduziert wird.

Hinsichtlich des Spannungszeitflächenfehlers führt Ausschaltverzögerung zu einer Angleichung an das Ansteuertiming für konventionelle IGBTs, da sich der resultierende Spannungszeitflächenfehler direkt aus der resultierenden Verriegelungszeit ableitet. Infolgedessen entspricht die Umrichterausgangsspannung weitestgehend derjenigen, die bei Anwendung eines konventionellen Ansteuertimings zu erwarten ist. Der einzige Unterschied besteht in einem festen zeitlichen Versatz der wirksamen Spannungs-Zeitflächen, der sich je nach Länge der Entsättigungspulsdauer vergrößert.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Dieser statistische Fehler kann durch die Umrichtersteuerung effektiv kompensiert werden, was in der Endkonsequenz zu Umrichter Ausgangsspannungen führt, die analog zu denen konventioneller IGBTs ist. Im Gegensatz zum Ansatz von Domes ermöglicht der vorgestellte Timingansatz, lange Entsättigungspulszeiten zu nutzen, ohne signifikante Einbußen in der Ausgangsleistung des Umrichters hinzunehmen. Insbesondere bei steigenden Schaltfrequenzen bleibt es somit möglich, Einbußen der Umrichter Ausgangsleistung zu vermeiden.

Die Verzögerung bei der Ausführung der fallenden „CTRL“-Flanken bringt jedoch einen entscheidenden Aspekt mit sich, der besondere Beachtung erfordert: das Ausschaltverhalten im Fehlerfall.

In diesem Zusammenhang müssen das Kurzschluss- sowie Überstromereignisse betrachtet werden:

Für das Kurzschlussverhalten ergeben sich keine negativen Auswirkungen, da dieses direkt auf dem Gatetreiber ausgewertet sowie umgesetzt wird. Es muss lediglich darauf geachtet werden, dass sofern das Kurzschlusssignal im FPGA eingebunden ist, zwingend eine Priorisierung zu erfolgen hat.

Komplizierter verhält es sich in Bezug auf den Umgang mit einem Überstromevent. Hierbei erfolgen die Auswertung und die Reaktion des Überstroms auf Ebene der übergeordneten Steuerung. Erfolgt die Initiierung einer Pulssperre, so wird das fallende CTRL-Signal auf dem Gatetreiber um die Ausschaltverzögerungszeit (t_{D_off}) verzögert. Abhängig vom Fehler- di/dt muss wegen des t_{D_offs} ein größerer Maximalstrom abgeschaltet werden können. Ist dies in der Auslegung berücksichtigt und bedingungslos möglich, muss nichts weiter unternommen werden. Ist dies in der Auslegung nicht berücksichtigt oder nicht möglich, so muss für diesen Fall ein codiertes Signal von der übergeordneten Steuerung gesendet werden. Der FPGA muss dieses codierte Fehlersignal dann gesondert auswerten, die Ausschaltverzögerungszeit umgehen und sofort abschalten.

Zusammenfassend kann festgestellt werden, dass es mit beiden Ansteuerungsvarianten (Domes und Lexow) gelingt, beliebig lange Entsättigungspulse in das Umrichteransteuerungskonzept zu integrieren. Nichtsdestotrotz führt die Domes-Variante dazu, dass sich mit steigenden Entsättigungspulslängen gleichermaßen die resultierenden Verriegelungszeiten erhöhen. Die Lexow-Variante liefert hierbei einen Ansatz, um dies zu kompensieren. Dementsprechend ist es mit Hilfe der Ausschaltverzögerungszeit möglich, die wirksamen Verriegelungszeiten an die Verriegelungszeiten für Umrichterkonfigurationen, die auf konventioneller IGBT-Technologie beruhen, anzupassen [49].

4.2. Realer Gatetreiberaufbau mit implementiertem RC-DC-IGBT-Timing

Die Umsetzung der dynamischen MOS-Kontrolle muss, wie bereits in Kapitel 3.1.2 dargestellt, durch die Integration des Stromrichtungssignals in die IGBT-Ansteuerung realisiert werden. Zu Beginn von Kapitel 3 wurde darauf hingewiesen, dass jegliche im Rahmen dieser Arbeit unternommenen Messuntersuchungen mithilfe einer Stromrichtungserkennung, welche auf der Funktionalität von Abkoppeldioden beruht, durchgeführt wurden. Dementsprechend beruhen auch die nachfolgenden Ausführungen auf dieser Technologievariante.

4.2.1. Standardausführung Timing Lexow

Abbildung 4.5 stellt die individuellen Prozessschritte vor, die zur erfolgreichen Einbindung eines Diodenentsättigungspulses in das Ansteuerungstiming erforderlich sind. Hierbei werden sowohl die Gatetreiberkonfiguration als auch der gatetreiberinterne Zustandsautomat dargestellt. Die linksseitig gezeigten aktorischen Gate-Endstufen resultieren aus der Beschriftung für die Ansteuerung eines konventionellen IGBTs.

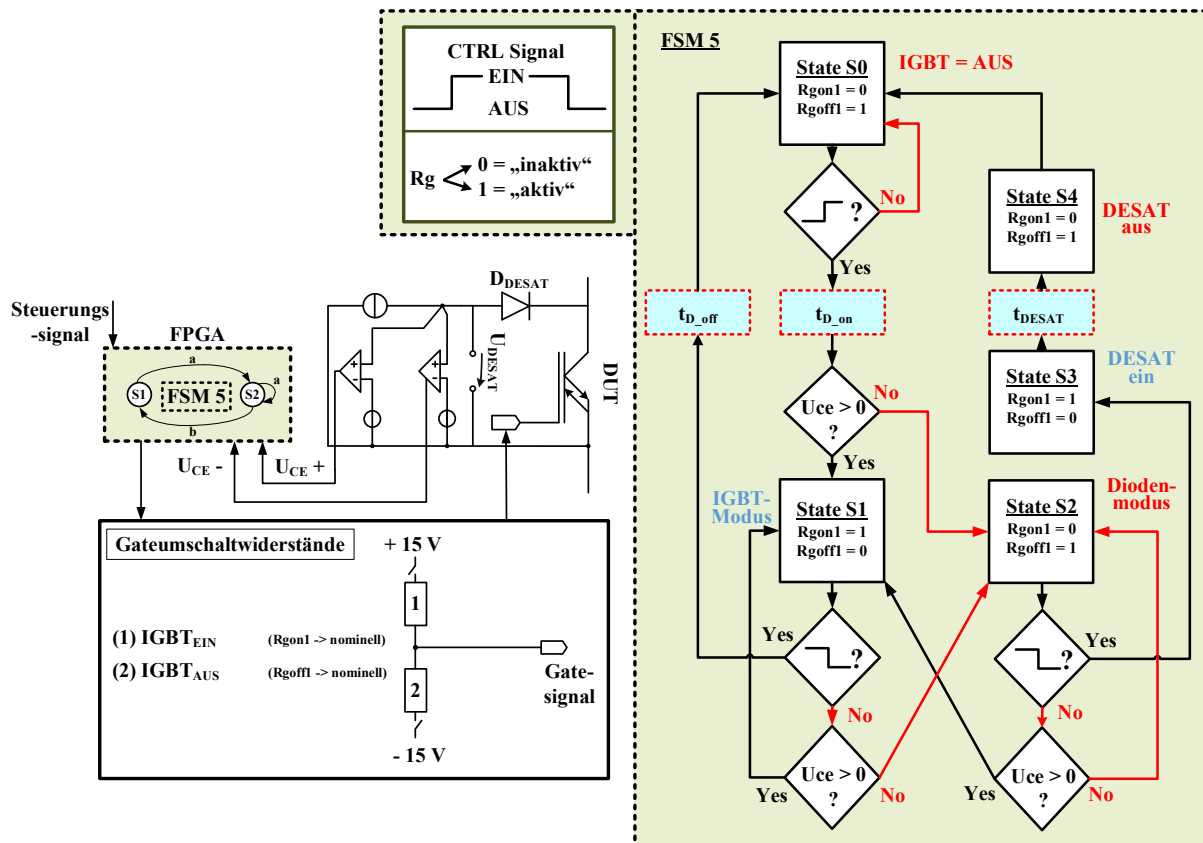


Abbildung 4.5: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration (Diodenentsättigungspuls bei konventionellen Gateein- und -ausschaltwiderständen)

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Es findet sich jeweils ein nomineller Ein- sowie Ausschaltwiderstand. Die Beschaltung des IGBTs ist wiederum um die Diodenabkoppelstrecke, welche mittels einstellbarer Komparatorschwellen [„ U_{CE+} “ und „ U_{CE-} “] zur Erkennung der Stromrichtung führt, erweitert.

Rechtsseitig ist der Zustandsautomat abgebildet, der die sensorischen Informationen der Stromrichtungserkennung aufnimmt, auswertet und schließlich für die Integration des Diodenentsättigungspulses in das Ansteuerungsschema des RC-DC-IGBTs sorgt. Die Funktionalität des dargestellten Zustandsautomaten ist der Grundlage nach dem bereits in Abbildung 3.7 (Kapitel 3.1.2) aufgeführten Zustandsautomaten orientiert. Im Mittelpunkt steht die stromrichtungsabhängige Ansteuerung, die um die Zusatzfunktionalität des Diodenentsättigungspulses der Länge t_{DESAT} im Zuge des Ausschaltvorganges erweitert ist. Der ausgeschaltete RC-DC-IGBT (*State S0*) wird beim Eintreffen eines positiven Ansteuerungssignals (CTRL) nicht unmittelbar eingeschaltet. Es ist erforderlich, die applizierte Einschaltverzögerungszeit (t_{D_on}) abzuwarten, da ja nach Betriebsfall, der Diodenentsättigungspuls am gegenüberliegenden Schalter mit einer Gesamtzeitdauer von t_{DESAT} ausgeführt werden muss.

Ist t_{D_on} vorüber, wird die Entscheidung über die vorliegende Stromrichtung getroffen. Bei positiver Durchlassspannung ($U_{CE} > 0 \text{ V}$) über dem Bauelement erfolgt die Ausführung des IGBT-Modus (*State S1*). Beim Vorliegen einer negativen Durchlassspannung ($U_{CE} < 0 \text{ V}$) über dem Bauelement verbleibt die Steuerspannung ausgeschaltet und die FSM geht intern in den Zustand S2 über. Unabhängig davon, ob sich die FSM im Zustand S1 oder S2 befindet, erfolgt von nun an die kontinuierliche Verarbeitung des Ansteuersignals sowie der Stromrichtungsinformationen:

- Wird ein Wechsel der Stromrichtung registriert, erfolgt der Übergang in den jeweilig anderen Betriebszustand. Dieser bleibt so lange aktiv, bis entweder ein erneuter Stromrichtungswechsel erfolgt oder das Ausschaltsignal von der übergeordneten Ansteuerung eingeht.
- Erlischt das positive Einschaltsignal, so wird aus dem Zustand S1 (*IGBT-Modus*) heraus ein regulärer Ausschaltvorgang durch den Wechsel in den Zustand S0 vorgenommen. Dabei wird die in Kapitel 4.1.4 erörterte Ausschaltverzögerungszeit (t_{D_off}) wirksam. Befindet sich der RC-DC-IGBT jedoch beim Eintreffen des Ausschaltsignals im Zustand S1 (*Diodenmodus*), so erfolgt die Initiierung des Diodenentsättigungspulses. Die erforderliche Diodenentsättigungspulslänge (t_{DESAT}) wird durch das Zeitglied „ t_{DESAT} “ umgesetzt. Nach Ablauf dieser Zeit wechselt der RC-DC-IGBT ebenfalls in den Zustand S0 und ist final ausgeschaltet.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Die Änderung der RC-DC-IGBT spezifischen Verzögerungszeiten – t_{D_off} , t_{D_on} und t_{DE_SAT} – ist innerhalb des vorgestellten Zustandsautomaten sehr einfach durchführbar. Ausreichend dafür ist lediglich die Anpassung der angewendeten Verzögerungsglieder, welche durch die Abänderung auf die spezifisch ausgewählten Verzugszeiten zur Umsetzung des Ansteuerungsverfahrens führen. Das erläuterte Ansteuerungsdesign in Abbildung 4.5 beinhaltet folgende Vereinfachungen:

- 1) Ein gesonderter Zweig zur sofortigen Durchführung eines Kurzschlussausschaltvorgangs ist nicht integriert
- 2) Die Vorgabe für das Treiberverhalten beim Vorliegen eines Stromrichtungswechsels innerhalb des Diodenentsättigungspulses ist nicht integriert
- 3) Eine Haltezeit (wenige μs) zum Abwarten der Treiberumladung innerhalb des Übergangs von S4 auf S0 ist nicht integriert

Das Aufführen dieser drei Aspekte im Überblicksbild der FSM aus Abbildung 4.5 hätte die Komplexität zu stark erhöht und damit der Verständlichkeit entgegengewirkt.

4.2.2. Erweiterte Variante Timing Lexow

Die Einbringung der reduzierten Ein- und Ausschaltwiderstände zur verlusteffizienteren Ausführung des Diodenentsättigungspulses wird in Abbildung 4.6 veranschaulicht. Als Grundlage dient die Treiberkonfiguration, die in Abbildung 4.5 dargestellt ist und im Nachgang erweitert wird.

Für die Hardware-seitige Umsetzung sind die bereits bekannten „Dioden-Ein- und Ausschaltwiderstände“ einzubinden, während auf Softwareseite ein zusätzlicher Pfad in der FSM etabliert werden muss. Dieser zusätzliche Pfad erhöht die Komplexität der gesamten Zustandsmaschine. Grund dafür ist der nominelle Einschaltwiderstand (*State S1*), der nur für das initiale Einschalten des RC-DC-IGBTs benötigt wird. Nach dessen Nutzung oder falls die Stromrichtung im Einschaltmoment negativ ist, begibt sich die FSM in den parallel angeordneten Diodenpfad (*State S2*). Von hier aus wird im Falle eines Stromrichtungswechsels der kleine IGBT-Einschaltwiderstand (*State S3*) für die Umschaltung verwendet.

Beim Eintreffen des Ausschaltsignals (*CTRL aus*) erfolgt die gleiche Modusentscheidung, die bereits im vorangegangenen Kapitel dargelegt wurde. Hinzu kommt an dieser Stelle nur, dass die Integration der Ausschaltverzögerungszeit sowohl für das Ausschalten aus dem *State S1* als auch für das Ausschalten aus dem *State S3* heraus appliziert wird.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

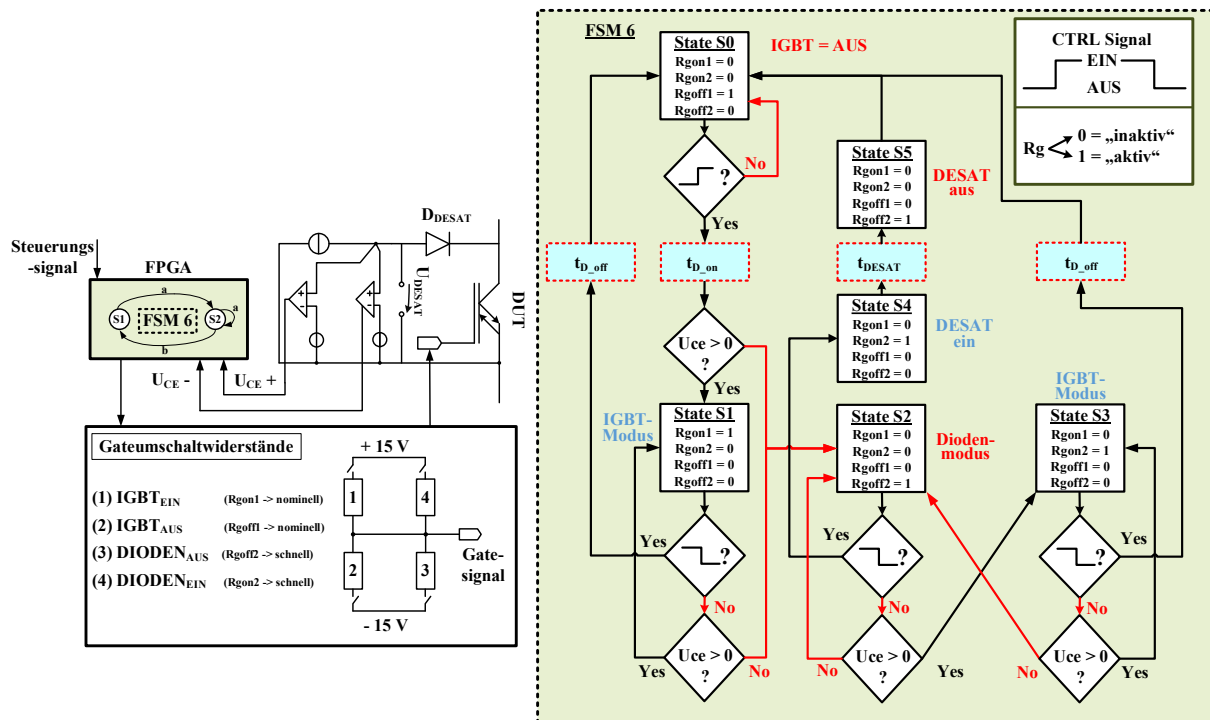


Abbildung 4.6: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [Diodenentsättigungspuls bei zusätzlich eingeführten schnellen Gateumschaltwiderständen.]

Umsetzung:

In Abhängigkeit eines oszillierenden Laststroms (Versuchsaufbau nach Abbildung 3.4) erfolgt in den anschließenden Abbildungen die experimentelle Überprüfung der Anwendbarkeit des vorgestellten Ansteuerungsprinzips für RC-DC-IGBTs. Begonnen wird zunächst mit dem in Abbildung 4.7 dargestellten Ausschaltvorgang bei positivem Kollektorstrom.

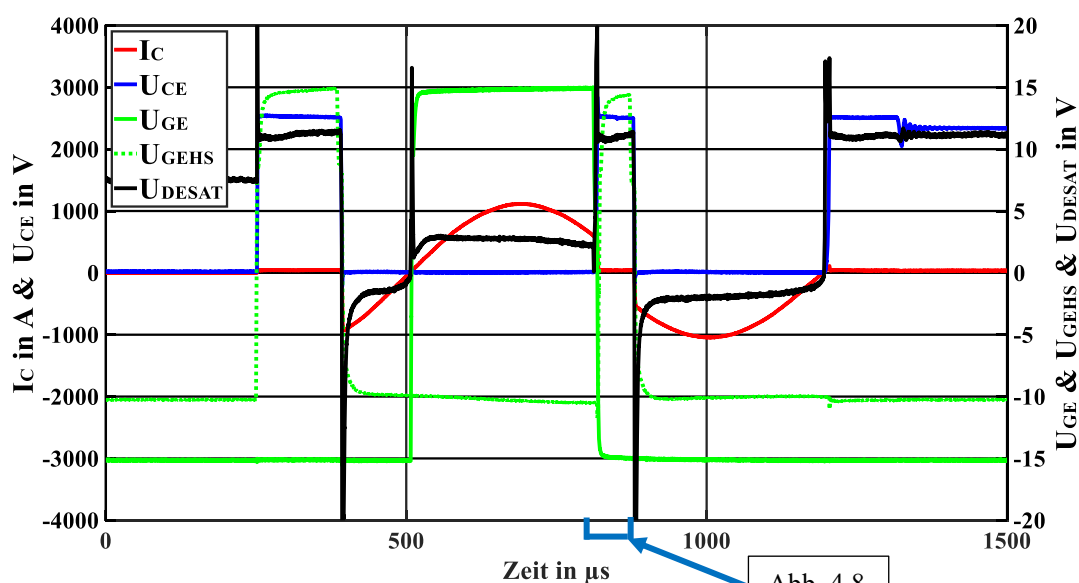


Abbildung 4.7: Ausschaltvorgang RC-DC-IGBT bei positivem Kollektorstrom und Integration der Ausschaltverzögerungszeit

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

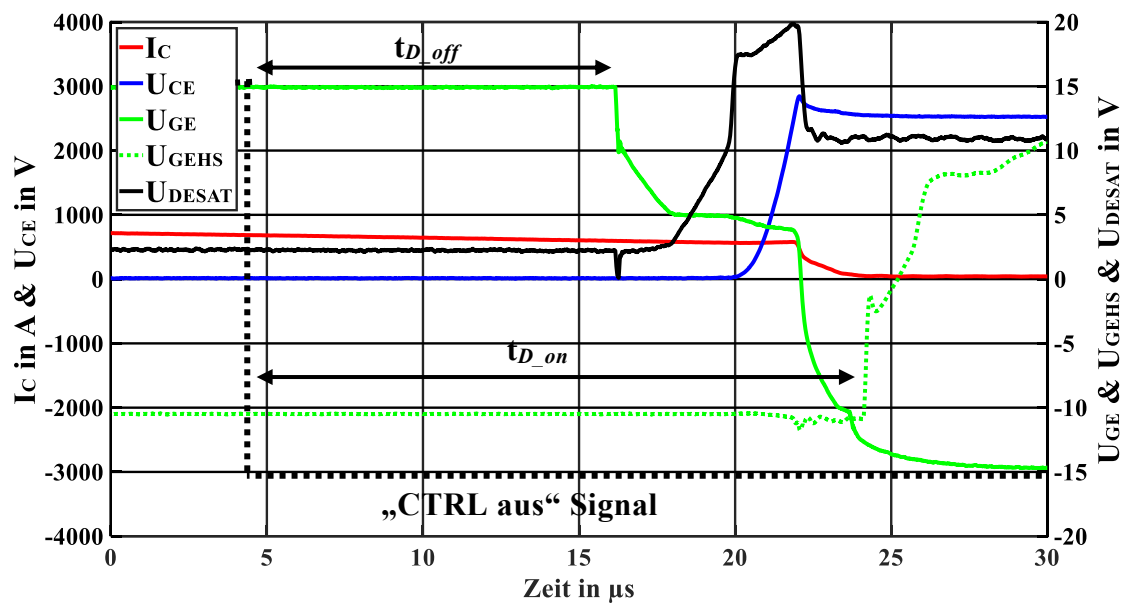


Abbildung 4.8: Betrachtung der wirksamen Verzugszeiten während des IGBT-Ausschaltens bei positivem Kollektorstrom in Abhängigkeit des eingehenden „CTRL-Signals“

Abbildung 4.8 löst den dargestellten Umschaltmoment zeitlich präzise auf. Es ist zu erkennen, dass die berechneten Verzögerungszeiten vom Gate-Treiber korrekt ausgeführt werden. Die eingebrachte Ausschaltverzögerungszeit (t_{D_off}) kommt zum Tragen, wodurch das Ausschalten des RC-DC-IGBTs bei nominellem R_{g_off} derartig lang verzögert wird, um die anwendungsspezifische Verriegelungszeit beibehalten zu können⁷.

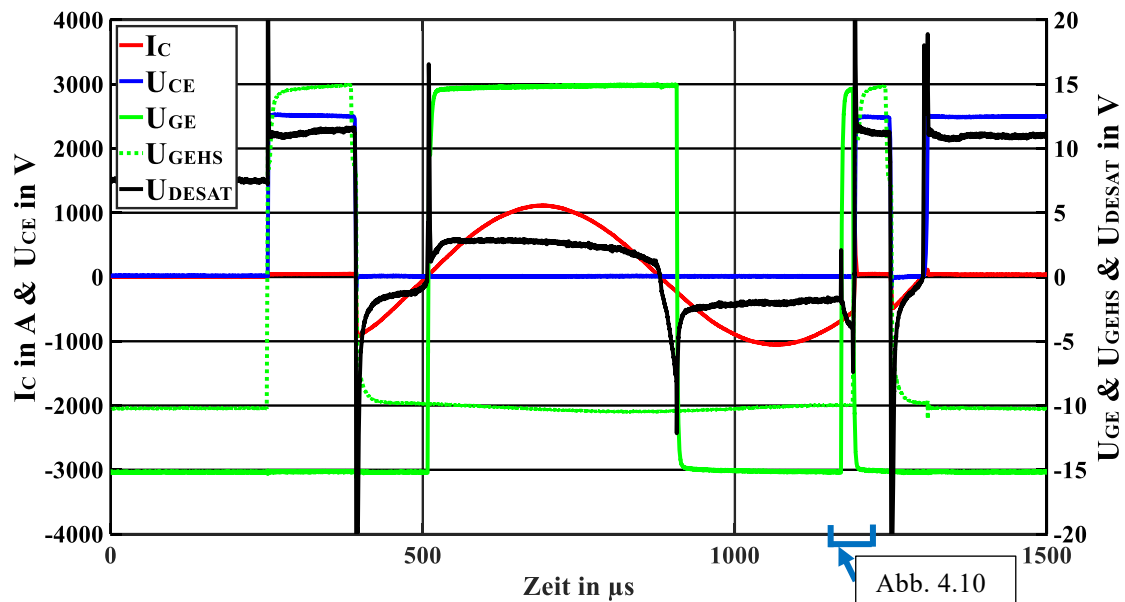


Abbildung 4.9: Ausschaltvorgang RC-DC-IGBT bei negativem Kollektorstrom und Integration des Diodenentsättigungspulses

⁷ Die Ausschaltspannung des HS-Gatetreibers beträgt $U_{GE} = -10V$, die des LS Gatetreibers $U_{GE} = -15 V$.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Demgegenüber steht der in Abbildung 4.9 aufgezeigte Ausschaltvorgang aus dem Dioden-Modus, wobei die Ausführung des Entsättigungspulses unter Berücksichtigung von t_{DESAT} vom Gatetreiber vorgenommen wird. Die verwendeten Verzögerungszeiten sind so gewählt, dass sie, wie in [31] erwähnt, zu einem Diodenentsättigungspuls von $19,5 \mu s$ passen. Abbildung 4.10 zeigt die nähere zeitliche Auflösung dieses Arbeitspunktes, bei dem die schnellen Umschaltwiderstände ($R_{gon_schnell}$ und $R_{goff_schnell}$) zur Anwendung kommen.

Insbesondere die resultierende wirksame Lockzeit (t_{LOCK}) zwischen dem Ausschalten des im Diodenbetrieb arbeitenden RC-DC-IGBTs und dem gegenüberliegenden, im IGBT-Betrieb einschaltenden, RC-DC-IGBT stellt einen entscheidenden Aspekt dar. Die Lockzeit muss, wie in [34] berichtet, kurz genug sein, um die Plasmakonzentration vor dem Reverse-Recovery auf einem Minimalniveau zu halten. Gleichzeitig muss sie lang genug sein, um ein parasitäres Einschalten, verursacht durch das dU_{CE}/dt , zu verhindern.

Es ist ersichtlich, dass Halbbrückenkurzschlüsse verhindert werden und dadurch ein sicheres Betriebsverhalten gewährleistet ist. Weiterhin wird deutlich, dass U_{DESAT} aufgrund der verringerten Plasmakonzentration im Bauelement durch das kurzzeitige Einschalten der Gate-Emitter-Spannung erhöht wird. Dieses Entsättigen der Diode führt zur anvisierten Verringerung der Schaltverluste. Im Nachgang zu diesem Kapitel wird das Verhalten der RC-DC-IGBT Ansteuerung beim Vorliegen von speziellen anwendungsbedingten Vorkommnissen dargestellt.

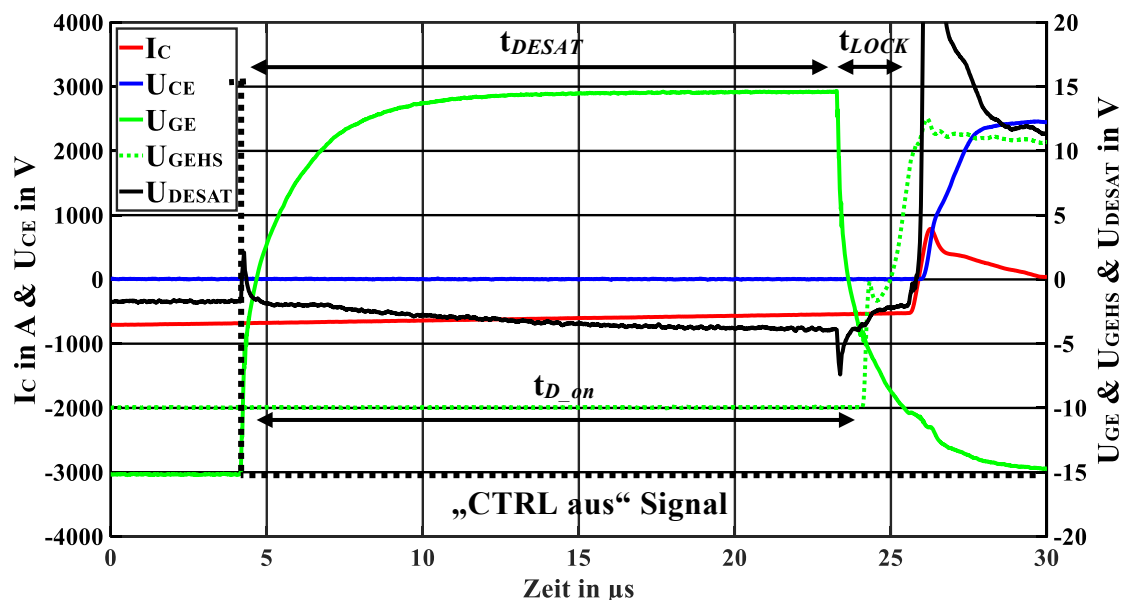


Abbildung 4.10: Betrachtung der etablierten Verzugszeiten während des IGBT-Ausschaltens bei positivem Kollektorstrom in Abhängigkeit des eingehenden „CTRL-Signals“

4.3. Laststromnulldurchgang innerhalb eines Entsättigungspulses

Das Vorliegen eines Laststrom-Nulldurchgangs während des Entsättigungspulses ist ein systematisches Ereignis, das unter bestimmten Voraussetzungen zu einer Störung der Lockzeit und damit zu einer negativen Beeinflussung des Systemverhaltes (Halbbrückenkurzschluss) führen kann. Der RC-DC-IGBT wird während des Diodenentsättigungspulses bereits bei eingeschalteter Gate-Emitter-Spannung ($U_{GE} = +15\text{ V}$) betrieben, weshalb sich im Falle eines Stromrichtungswechsels keine negativen Auswirkungen bezogen auf die ungewollte Aufnahme von Blockierspannungen und die Verzerrung der durch die Umrichtersteuerung berechneten Spannungs-Zeitflächen ergeben. Allerdings wird, wie in der FSM 6 in Abbildung 4.6 dargestellt, im Diodenentsättigungspuls das Gate für den Zeitraum von t_{DESAT} ausschließlich ein- und wieder ausgeschaltet. Diese beiden Schaltvorgänge erfolgen über schnelle Ein- und Ausschaltwiderstände, die niederohmig dimensioniert sind und dadurch eine maximale Verlustreduzierung gewährleisten. Problematisch wird dies jedoch, da abhängig von der Dauer des Diodenentsättigungspulses sowie dem vorliegendem Last- di/dt unter Umständen ein positiver IGBT-Strom mit einem zu kleinem Ausschaltwiderstand abgeschaltet wird. Die Integration einer kontinuierlichen Stromrichtungserkennung während der Durchführung des Diodenentsättigungspulses (t_{DESAT}) im RC-DC-Ansteuerungstiming ist erforderlich, um das Ausschalten des IGBT-Modus mit dem korrekten Ausschaltwiderstand zu gewährleisten. Weiterhin muss darauf geachtet werden, dass der IGBT-Modus so lange eingeschaltet bleibt, bis das verzögerte Ausschaltsignal (t_{D_off}) abgelaufen ist, um die Generierung von Spannungs-Zeit-Flächenfehlern zu vermeiden. Abbildung 4.11 zeigt das angestrebte Verfahren mit einem Stromrichtungswechsel zu unterschiedlichen Zeitpunkten innerhalb des Diodenentsättigungspulses auf.

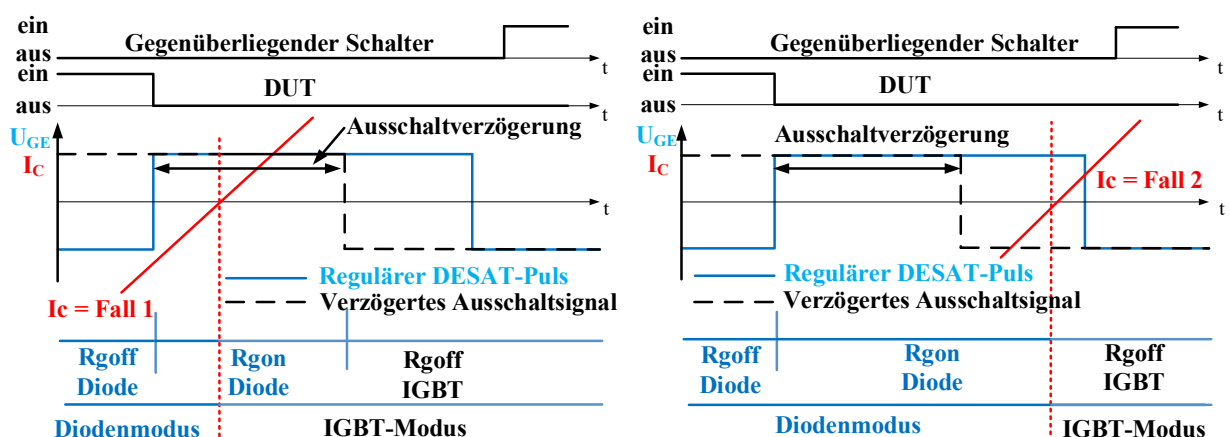


Abbildung 4.11: Stromrichtungswechsel während des Diodenentsättigungspulses. Links: Stromnulldurchgang vor dem Ende der IGBT-Ausschaltzeitverzögerung. Rechts: Stromnulldurchgang nach dem Ende der IGBT-Ausschaltzeitverzögerung

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

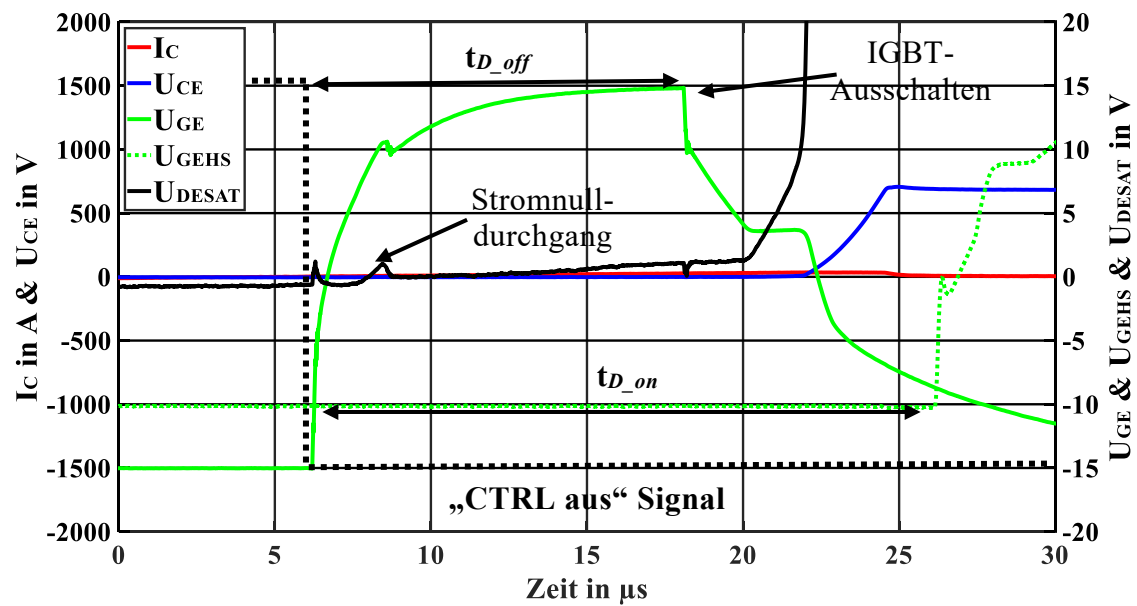


Abbildung 4.12: Stromrichtungswechsel während des Diodenentsättigungspulses – Fall 1 – unkritischer Fall

Fall 1) Der Stromnulldurchgang ($I_c = 0$) tritt auf, bevor die fallende Flanke des verzögerten Ausschaltsignals (schwarze gestrichelte Linie, Abbildung 4.11) das Ausschalten beim Vorliegen eines IGBT-Modus initiiert. Die FSM lässt den IGBT so lange eingeschaltet, bis t_{D_off} abgelaufen ist. Auf diese Weise wird die berechnete Umrichterverriegelungszeit eingehalten und der Ausschalvorgang erfolgt mit nominellem Ausschalwiderstand. Die erfolgreiche Umsetzung dieses Ansteuerungsverfahrens lässt sich in Abbildung 4.12 erkennen.

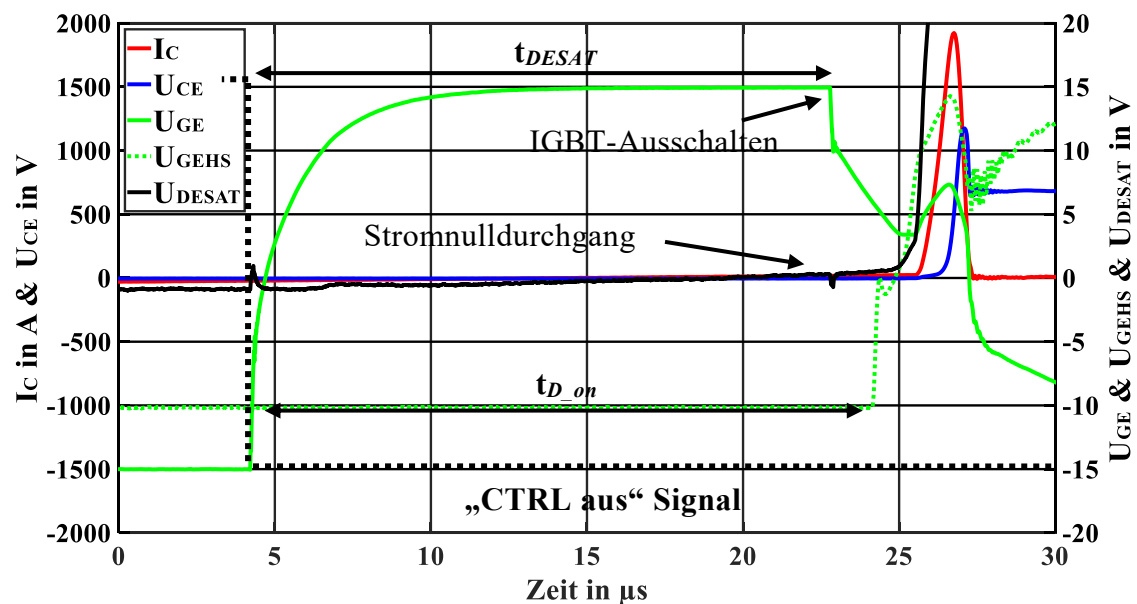


Abbildung 4.13: Stromrichtungswechsel während des Diodenentsättigungspulses – Fall 2 – kritischer Fall

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Fall 2) Der Stromnulldurchgang ($I_C = 0$) tritt auf, nachdem die fallende Flanke des verzögerten Ausschaltsignals (schwarze gestrichelte Linie, Abbildung 4.11) das Ausschalten beim Vorliegen eines IGBT-Modus initiiert. Von nun an wird der IGBT, veranlasst durch die FSM, sofort ausgeschaltet. Problematisch ist dieses Vorgehen, weil damit die Verriegelungszeit unterlaufen wird. Die IGBT-Ausschaltzeit übersteigt die noch vorhandene Totzeit, da die Gate-Ansteuerungseinheit den höheren Ausschaltwiderstands wählt, um ein reguläres IGBT-Ausschalten durchzuführen. Da der gegenüberliegende IGBT sein berechnetes Einschalten bedingungslos ausführt, resultiert ein Halbbrückenkurzschluss. Dieser wird umso gravierender, je später der Stromrichtungswechsel innerhalb des Diodenentsättigungspulses auftritt. Exemplarisch ist dieses Verhalten in Abbildung 4.13 dargestellt.

Ein solches Systemverhalten ist inakzeptabel und muss kompensiert werden. Dazu werden in Abbildung 4.14 drei verschiedene Handlungsalternativen gegenübergestellt.

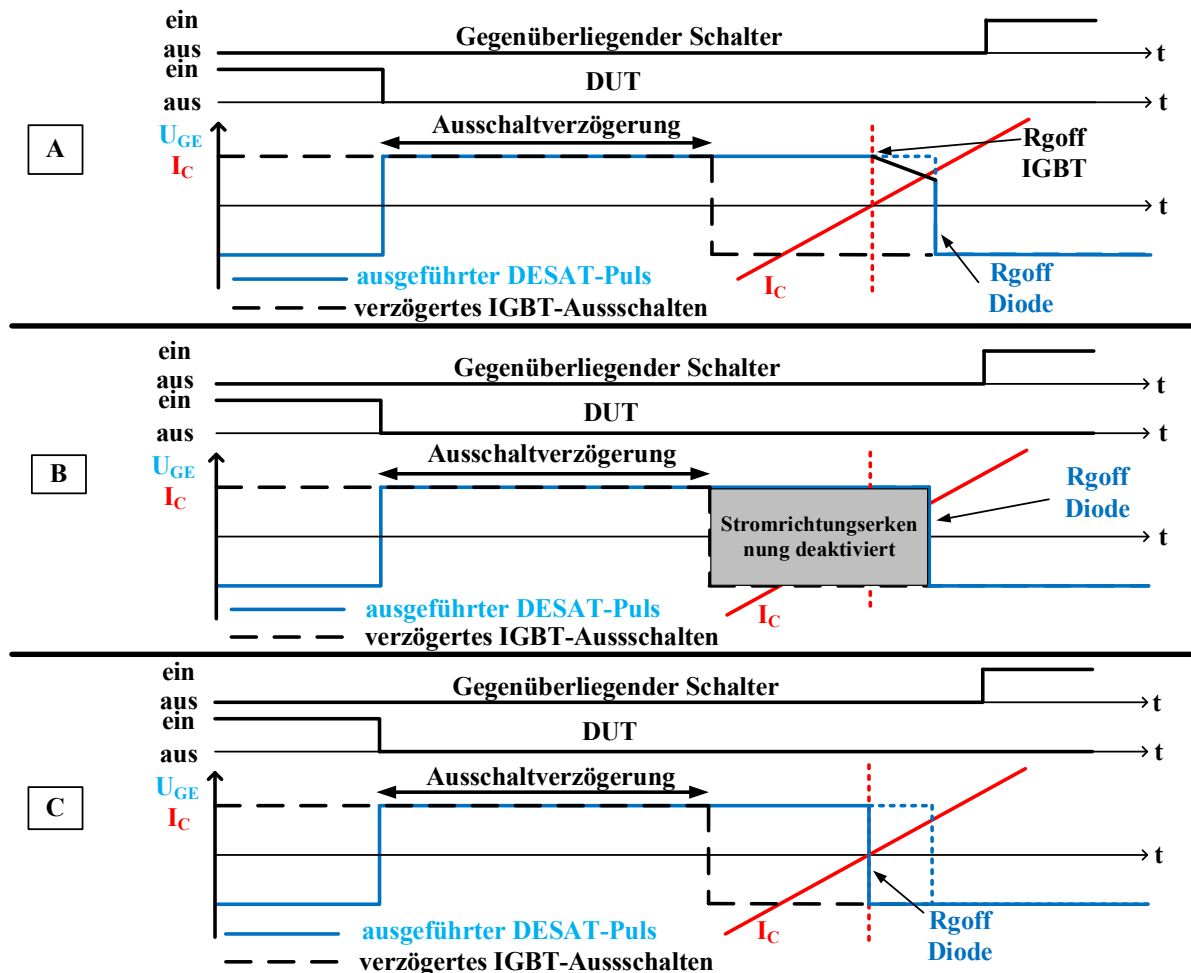


Abbildung 4.14: Handlungsalternativen beim Vorliegen eines Stromrichtungswechsels innerhalb des Diodenentsättigungspulses

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

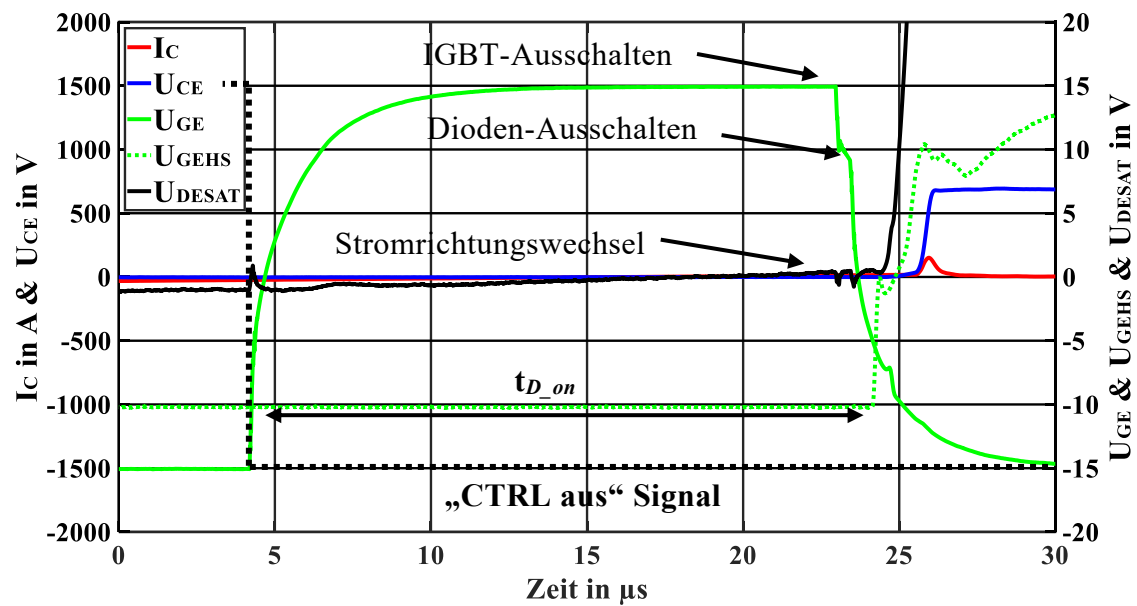


Abbildung 4.15: Halbbrückenkurzschlussprävention durch spezielles Ansteuerungsschema

Alle Handlungsvarianten beziehen sich ausschließlich auf den zweiten Fall, bei dem der Stromrichtungswechsels nach dem Ende der IGBT-Ausschaltverzögerungszeit und vor dem Ende des Diodenentsättigungspulses erfolgt.

- A) Variante A stellte die komplexeste Kompensationsvariante dar. Nach Erkennung des Stromrichtungswechsels wird der sofortige Wechsel in den IGBT-Modus durchgeführt. Da zu diesem Zeitpunkt die Ausschaltverzögerungszeit bereits abgelaufen ist, wird der IGBT-Ausschaltvorgang mit dem nominellen IGBT-Ausschaltwiderstand initiiert. Beim Erreichen der Ausschaltflanke für den ursprünglich begangenen Diodenentsättigungspulses erfolgt die Umschaltung auf den niederohmigen Diodenausschaltwiderstand. Abbildung 4.15 offenbart, dass der Gate-Treiber die Änderung der Laststromrichtung erkennt, eine interne State-Umschaltung vollzieht und sofort mit dem IGBT-Ausschaltwiderstand ausschaltet. Ferner ist ersichtlich, dass am Ende des Diodenentsättigungspulses der Ausschaltwiderstand vom langsamen IGBT- auf den schnellen Diodenausschaltwiderstand umgeschaltet wird. Der Gate-Treiber ist somit in der Lage, den IGBT schnell genug abzuschalten, um einen ungewollten Halbbrückenkurzschluss (vgl. Abbildung 4.13 bei denselben externen Bedingungen) zu verhindern.
- B) Für Variante B erfolgt die Ausblendung der Stromrichtungserkennung im betrachteten Zeitraum. Der positive Strom im IGBT wird bei dieser Variante am Ende der Diodenentsättigungspulsdauer mit dem niederohmigen Diodenausschaltwiderstand ausgeschaltet. Dadurch muss kein Stromrichtungswechsel registriert und keine interne Stateumschaltung erfolgen.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Die Umsetzung dieser Variante ist sehr einfach, sie birgt allerdings die Gefahr, dass das niederohmige Ausschalten des Stroms in gewissen Konfigurationen nicht gestattet sein könnte. Hierbei muss der Applikationsrahmen klar definiert und gegengeprüft werden, um zu verhindern, dass es zu ungewollten Ausfällen kommt.

- C) Abschließend existiert die Möglichkeit, bei der Detektion eines Stromnulldurchgangs innerhalb des Diodenentsättigungspulses den Gatestatus sofort mit dem niederohmigen Diodenausschaltwiderstand in ausgeschalteten Zustand (*State S5*) zu überführen. Dies kann ebenfalls durch eine FSM-interne Stateumschaltung realisiert werden. Das Risiko von ungewollten Halbbrückenkurzschlusseffekten wird sofort umgangen. Wegen der einfachen Realisierbarkeit sowie der wirksamen Kompensationsmöglichkeit ist die Anwendung dieser Variante empfehlenswert.

4.4. Einfluss parasitärer Laststromoszillationen im Umrichter

Ein weitverbreitetes allerdings weitgehend unerforschtes Umrichterspezifikum ist das Auftreten hochfrequenter parasitärer Oszillationen auf dem Laststrom. Jene sind beispielweise dadurch bedingt, dass innerhalb des Umrichters mehrere Phasen schalten.

Diese Schaltvorgänge koppeln über parasitäre Kapazitäten, wie etwa Leitungs- oder Motorkapazitäten auf den Laststrom zurück. Dabei ist die Ausprägung der Oszillation applikationsabhängig, da die verantwortlichen Kopplungsimpedanzen je nach Anwendung variieren. Das heißt, dass sowohl die Amplitude ($i_{\text{SPITZE-SPITZE}}$ = wenige Ampere bis wenige 100 Ampere) als auch die Frequenz (100 kHz bis wenige MHz) dieser parasitären Oszillationen variabel sind [73]. Gewöhnliche Leistungshalbleiter ohne stromrichtungsabhängige Ansteuerung bleiben von diesem Phänomen weitgehend unbeeinflusst. Bei Verwendung einer Ansteuerung, die auf einer Stromrichtungserkennung beruht, können die einkoppelnden Oszillationen allerdings zu schwerwiegenden Fehlfunktionen führen, die innerhalb dieses Abschnittes näherer Betrachtung bedürfen [45].

4.4.1. Erzeugung parasitärer Oszillationen im Stromnulldurchgang

Der in Abbildung 4.16 dargestellte Versuchsaufbau besteht aus einer Vollbrücke mit zwei getrennten LC-Schwingkreisen. Der durch Halbbrücke 1 (T1, DUT) ansteuerbare LC-Schwingkreis arbeitet genauso, wie bereits in Kapitel 3.1 dargelegt und ist für die Erzeugung des niederfrequent oszillierenden Laststroms zuständig. Diesem niederfrequent oszillierenden Laststrom kann durch Ansteuerung des LC-Schwingkreises der Halbbrücke 2 (T2, B2) eine hochfrequente Schwingung überlagert werden. Dazu wird T2 kurzzeitig eingeschaltet, was zu einem Aufladen von C_{SK_2} führt (Abbildung 4.17, erste hochfrequente Überlagerung @0,75 ms).

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

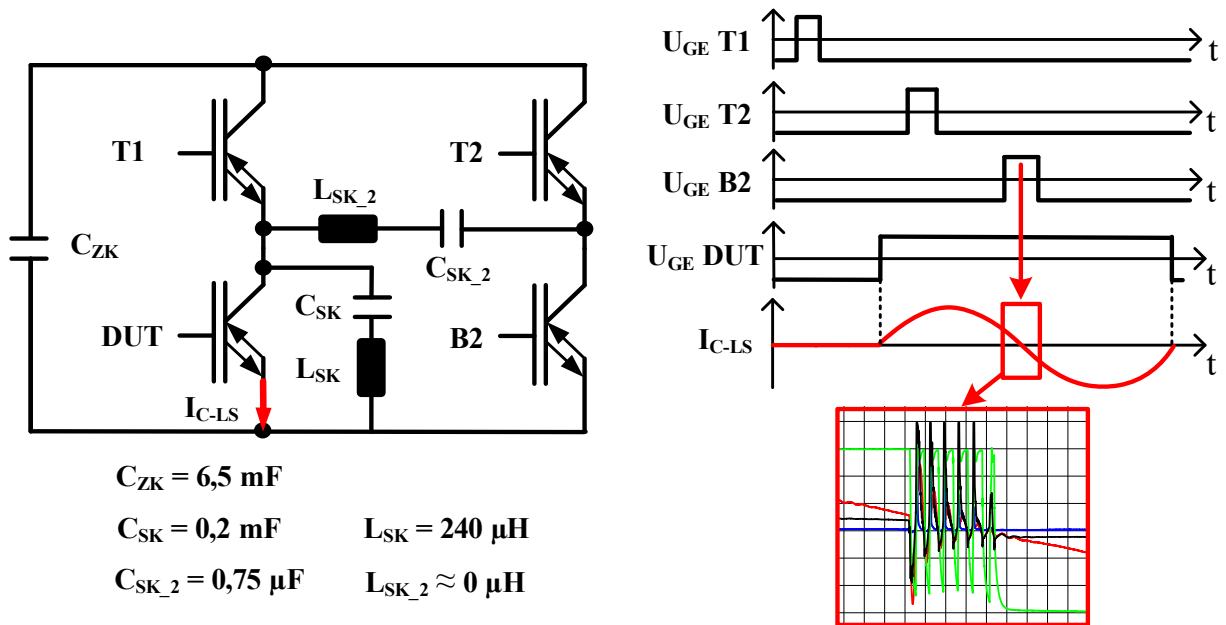


Abbildung 4.16: Versuchsaufbau zur Erzeugung hochfrequenter Oszillationen im Stromnulldurchgang eines niederfrequent oszillierenden Laststroms

Anschließend wird beim Einschalten des Schalters B2 der Entladevorgang des Kondensators C_{SK_2} initiiert. Auf diese Weise lässt sich die hochfrequente Stromoszillation punktgenau in die zu untersuchenden Stromnulldurchgänge legen und der Einfluss der Überlagerung sowohl beim Übergang vom IGBT- in den Diodenmodus als auch vom Dioden- in den IGBT-Modus können ausgewertet werden.

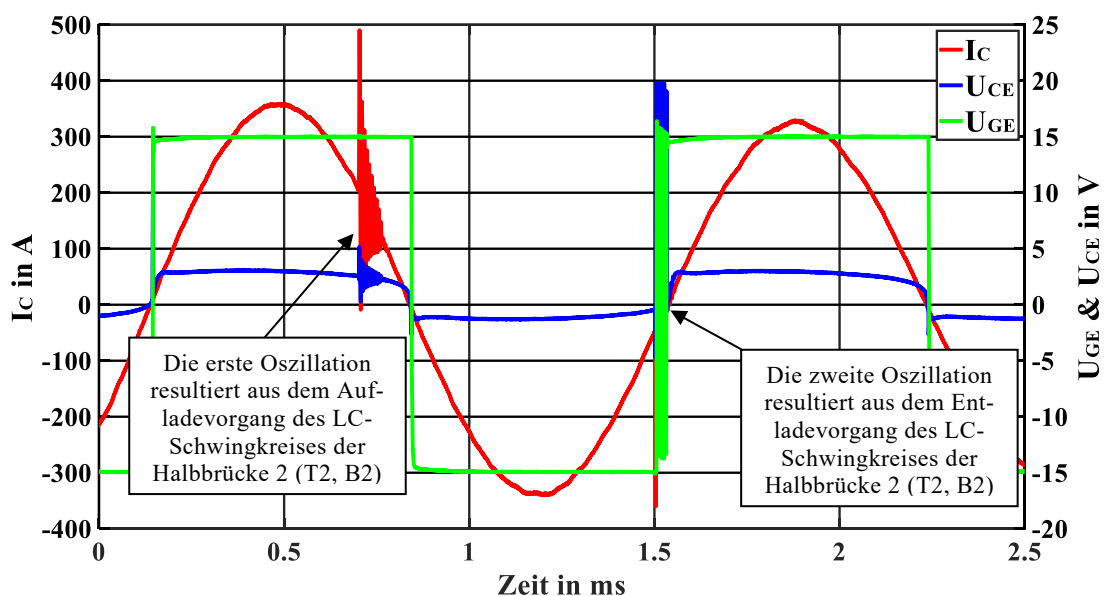


Abbildung 4.17: Überlagerung eines niederfrequent oszillierenden Laststroms durch hochfrequente parasitäre Oszillationen im Übergang vom Dioden- in den IGBT-Modus

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

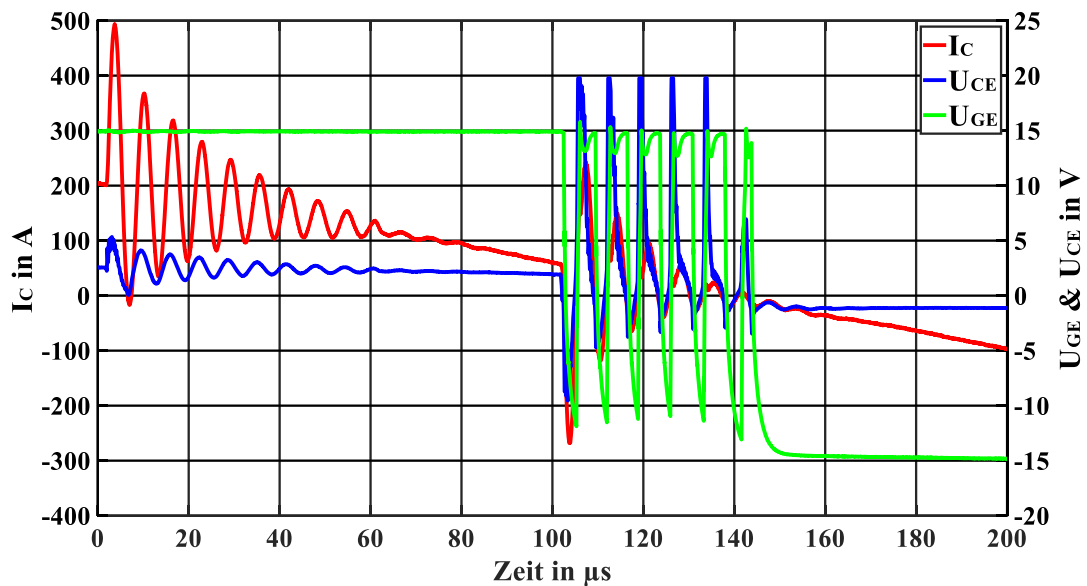


Abbildung 4.18: Auswirkung hochfrequenter Laststromoszillationen auf den Übergang vom IGBT- in den Diodenmodus (konventionelle statische MOS-Kontrolle)

In Abbildung 4.18 und Abbildung 4.19 sind diese beiden Stromnulldurchgänge vergrößert dargestellt, um einen detaillierteren Einblick in das Treiberverhalten unter Anwendung einer konventionellen statischen MOS-Kontrolle gewinnen zu können. Es ist ersichtlich, dass der Laststrom beim Annähern an seinen Nulldurchgang, von der eingepprägten Hochfrequenzoszillation (Frequenz ca. 150 kHz und Spitze-zu-Spitze-Amplitude von 300 A) überlagert wird.

Unter Verwendung einer Stromrichtungserkennung schaltet daraufhin der Gatetreiber jedes Mal, sobald eine Änderung der Stromrichtung aufgrund des Störstroms registriert wird.

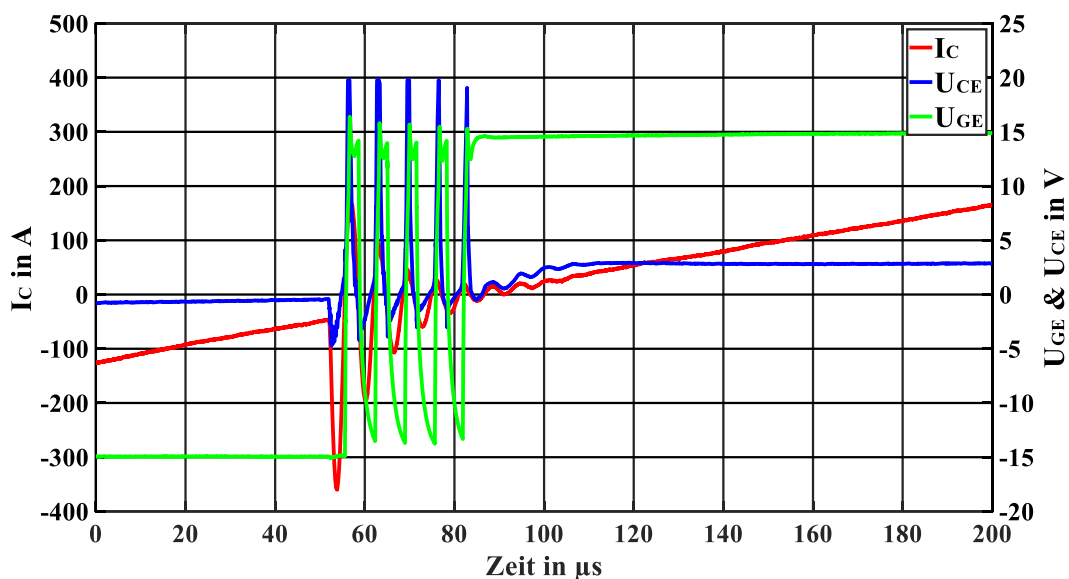


Abbildung 4.19: Auswirkung hochfrequenter Laststromoszillationen auf den Übergang vom Dioden- in den IGBT-Modus (konventionelle statische MOS-Kontrolle)

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Greift man das Prinzipschaltbild der in Kapitel 3.1.2 eingeführten FSM (Abbildung 3.7) zur Modusentscheidung in Abhängigkeit der Stromrichtung wieder auf, so lässt sich die Ursache des aufgezeigten Fehlverhaltens nachvollziehen.

Ausgehend von den sensorischen Eingangswerten, veranlasst die FSM den RC-DC-IGBT periodisch zwischen dem IGBT-Modus (*Zustand S1*) und dem Dioden-Modus (*Zustand S2*) hin und her zu schalten. Es resultiert eine oszillierende Gate-Emitter-Spannung, die dem oszillierenden Laststrom direkt folgt. Für den RC-IGBT als Leistungsschalter hat dieser Vorgang keine relevanten Auswirkungen, da unregelmäßige Spannungsüberhöhungen zum Zeitpunkt des Stromnulldurchgangs, des kleinen Stroms wegen, nur vernachlässigbar kleine Verluste generieren. Anders verhält es sich in Bezug auf den Gatetreiber. Die ungewollte permanente Umladung des Gates führt zu einer drastischen Erhöhung der Leistungsaufnahme, die im periodischen Dauerbetrieb beim Treiber zu einer nicht zulässigen elektrischen Überlastung führt [45].

Um das sichere Betriebsverhalten des Gatetreibers zu gewährleisten, muss die Modusentscheidung der FSM derartig modifiziert werden, dass Störeinkopplungen in einem weiten Frequenzbereich kompensiert werden. Im nachfolgenden Kapitel findet sich eine nähere Beschreibung des Lösungsansatzes, bei dem das Verhalten der in Abbildung 3.9 dargestellten Finite State Machine modifiziert wird.

4.4.2. Lösungsansatz

Zur Überwindung des Fehlverhaltens (Abbildung 4.18 und Abbildung 4.19) kann ein Kompensationsmechanismus zum Einsatz kommen, der im weiteren Verlauf als „Ausblendzeit“ (*blanking time* – t_{BLANK}) bezeichnet wird. Dieser muss, um keine negativen Auswirkungen auf das Systemverhalten zu generieren, spezifischen Kriterien genügen:

- 1) Die Ausblendzeit muss variabel sein. Dies erfordert, dass sie in Abhängigkeit von der minimal zu erwartenden Störschwingfrequenz, individuell für die vorliegenden Systemeigenschaften, eingestellt werden kann.
- 2) Die Ausblendzeit darf ausschließlich den Übergang vom IGBT- in den Diodenmodus beeinflussen, indem das "Einschalten" der Diode verzögert wird. Der Übergang vom Dioden- in den IGBT-Modus darf nicht beeinträchtigt werden, da das IGBT-Einschaltsignal sofort umgesetzt werden muss, um unbeabsichtigte Blockierspannungen zu vermeiden.

Um diese Aspekte einzuhalten, wird eine variable Ausblendzeit von einigen μs in die FSM des Gate-Drive-Schemas eingebracht (Abbildung 4.20). Das grüne Quadrat, das die Anforderung " $U_{CE} < 0$?" umgibt, weist auf die Implementierung von t_{BLANK} hin, um den Übergang vom IGBT- in den Diodenmodus zu verzögern.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

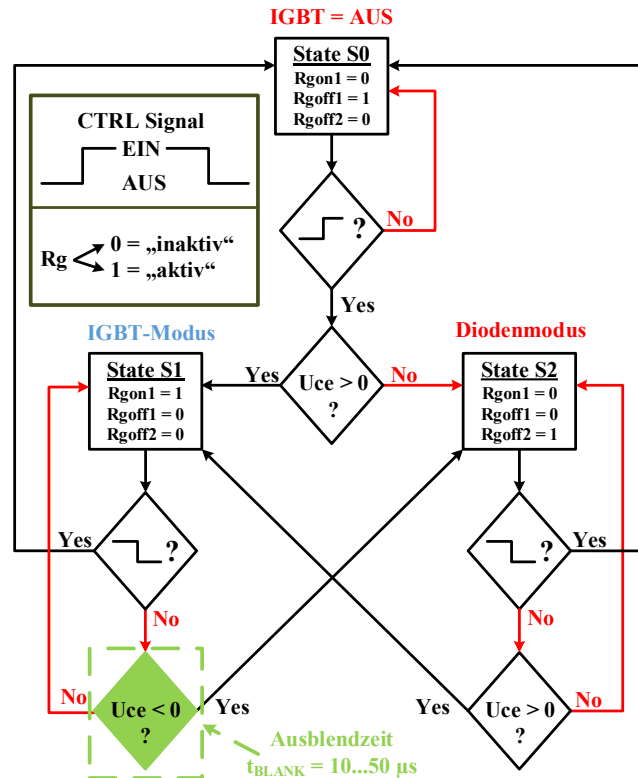


Abbildung 4.20: Erweiterte FSM zur Stromrichtungserkennung mit eingebrachter Ausblendzeit (t_{BLANK}) zur Verhinderung von unerlaubten periodischen Schalthandlungen hervorgerufen durch parasitäre Oszillationen auf dem Laststrom

Die t_{BLANK} wird unter Verwendung eines Timers als ein "Hold Back"-Befehl eingerichtet. Jener lässt das Umschalten des aktuellen FSM-Zustands nur dann zu, wenn U_{CE} während der festgelegten Mindestzeitspanne (t_{BLANK}) kontinuierlich unter der voreingestellten Schwelle liegt, die den Diodenmodus erkennt. Ändert sich die Stromrichtung innerhalb dieser Ausblendzeit, beispielsweise durch das Auftreten parasitärer Oszillationen im Stromnulldurchgang, wird der Timer für die Ausblendzeit zurückgesetzt. Nur wenn U_{CE} erneut als „ $U_{CE} < 0$ “ registriert wird, beginnt der Ausblendzeitimer von Neuem zu zählen. Der Zustandswechsel erfolgt schließlich nur dann, wenn U_{CE} über den gesamten Zeitraum der Ausblendzeit einen negativen Stromfluss ausweist. Sobald dies eintritt, wechselt die FSM in den Zustand S2 – Diodenbetrieb – und die Gate-Umschaltung in den Diodenmodus wird initiiert [45].

Zur Überprüfung der Wirksamkeit dieser Methode wurden die Messungen aus Abschnitt 4.4.1 wiederholt, wobei die FSM durch die Einführung der Ausblendzeit ($t_{BLANK} = 15 \mu s$) angepasst wurde. In Abbildung 4.21 ist deutlich zu erkennen, dass der Gatetreiber nun in der Lage ist, die eingehenden Störszillationen wirksam zu kompensieren. Es ist ersichtlich, dass eine Umschaltung nur vollzogen wird, wenn die überwachte Stromrichtung für die gesamte Dauer der Ausblendzeit ($153-168 \mu s$ in Abbildung 4.21) den Diodenmodus nachweist.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

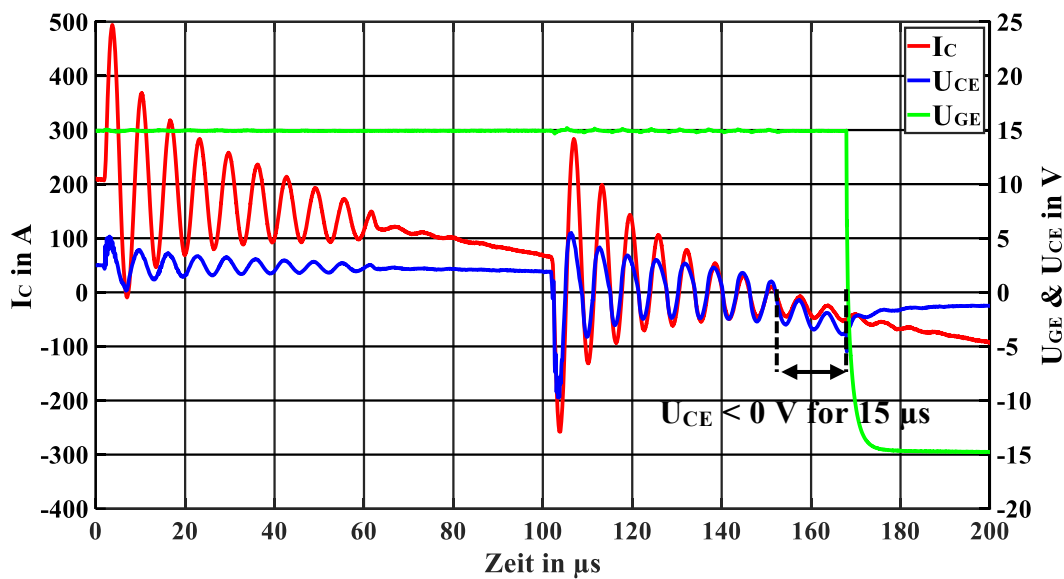


Abbildung 4.21: Auswirkung hochfrequenter Laststromoszillationen auf den Übergang vom IGBT- in den Diodenmodus (modifizierte statische MOS-Kontrolle mit $t_{\text{BLANK}} = 15 \mu\text{s}$)

Die unerwünschte Mehrfachumschaltung des Treibers wird dadurch unterbunden, was zu einem stabilen und sichern Betriebsverhalten führt.

Gleiches Verhalten zeigt sich beim entgegengesetzten Stromübergang (vgl. Abbildung 4.22). Hierbei ist entscheidend, dass der Wechsel in den IGBT-Modus so schnell wie möglich erfolgt, um unerwünschte Spannungsaufnahmen zu minimieren. Abbildung 4.22 verdeutlicht, dass der Gatetreiber im Falle eines erkannten positiven Stromflusses in IGBT-Richtung sofort reagiert und das geforderte Einschalten des Gates korrekt durchführt.

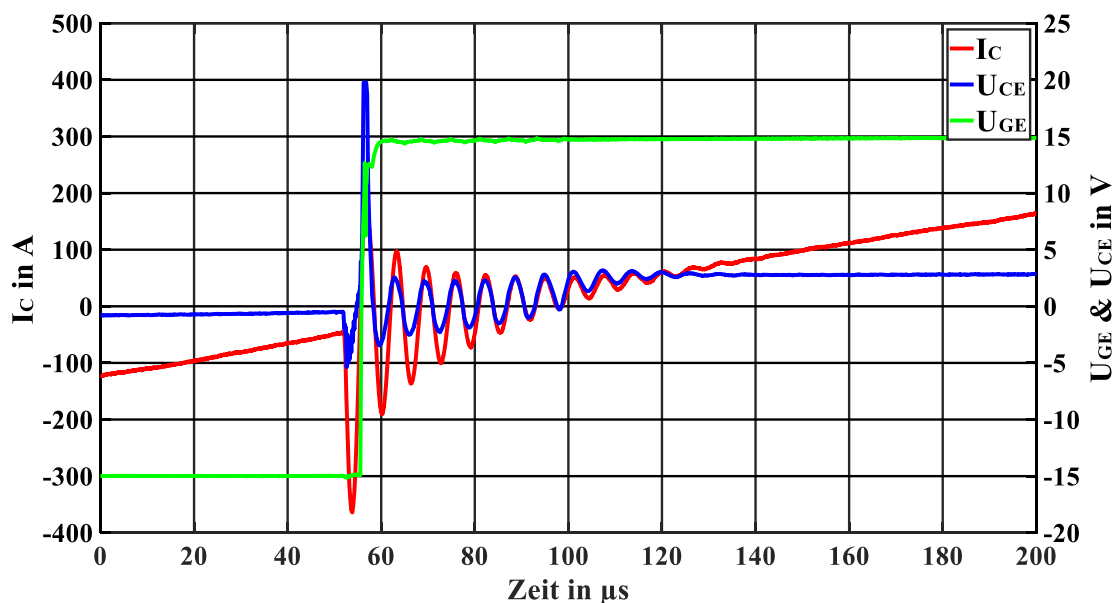


Abbildung 4.22: Auswirkung hochfrequenter Laststromoszillationen auf den Übergang vom Dioden- in den IGBT-Modus (modifizierte statische MOS-Kontrolle mit $t_{\text{BLANK}} = 15 \mu\text{s}$)

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Zwar zwingt die hochfrequente Oszillation den Laststrom im Anschluss noch mehrere Male in den Diodenmodus, die etablierte Ausblendzeit verhindert jedoch eine erneute Gateumschaltung.

Es wird deutlich, dass die Ausblendzeit in der Lage ist, einem Fehlverhalten der Gate-Spannung, hervorgerufen durch parasitäre hochfrequente Oszillationen, entgegenzuwirken. Dadurch wird ein sicheres Betriebsverhalten der GDU erreicht, was sich in der signifikanten Reduktion seiner Leistungsaufnahme widerspiegelt. Im weiteren Verlauf müssen jedoch die Auswirkungen dieses modifizierten Ansteuerungsschemas auf das allgemeine Verhalten des Bauelements umfassend überprüft werden, um die Stabilität und Effizienz des Systems sicherzustellen [45].

4.4.3. Wirkung der resultierenden Ausblendzeiten

Da die zu erwartenden parasitären Oszillationen in Abhängigkeit von den Umrichterspezifikationen je nach Anwendung variieren, ist es besonders relevant, die Auswirkungen längerer Ausblendzeiten auf das Bauelementverhalten zu untersuchen. Um diese Fragestellung zu adressieren und mögliche Effekte zu bewerten, wurde die Ausblendzeit bei einem gezielten Stromrichtungswechsel vom IGBT- in den Diodenmodus schrittweise erhöht.

Da bei einem Stromrichtungswechsel vom Dioden- in den IGBT-Modus zwingend sofort umgeschaltet werden muss und die Ausblendzeit hierbei keine Verzögerung herbeiführt, wird dieser Fall nicht weiter betrachtet.

Abbildung 4.23 zeigt die Durchlassspannung des DUT in Abhängigkeit der Ausblendzeit bei festem di/dt . t_{BLANK} wird hierbei sukzessive von 0 μs auf 50 μs erhöht, wobei U_{GE} (0 μs) den Referenz-Gate-Emitter-Spannungsverlauf für eine sofortige Umschaltung ($t_{BLANK} = 0 \mu s$) angibt. Ferner entspricht U_{CE} (50 μs) einer Ausblendzeit von $t_{BLANK} = 50 \mu s$. Es ist ersichtlich, dass die Durchlassspannungen mit zunehmender Ausschaltverzögerung ebenfalls zunehmen.

Dies resultiert aus dem weiterhin geöffneten Inversionskanal und der damit verbundenen Reduzierung des Emitterwirkungsgrades im Falle eines Stromflusses in Diodenrichtung. Das Plasma im Bauelement wird durch den unipolaren Stromfluss abgebaut. Der RC-DC-IGBT befindet sich auf der schlechten Diodenkennlinie. Dieser Zustand hält an, bis das Ende der Ausblendzeit erreicht und die Gate-Emitter-Spannung schließlich ausgeschaltet wird. Der Inversionskanal wird geschlossen, die Ladungsträgerbewegung erfolgt wieder bipolar und die Durchlassspannung springt von der schlechten auf die gute Diodendurchlasskennlinie.

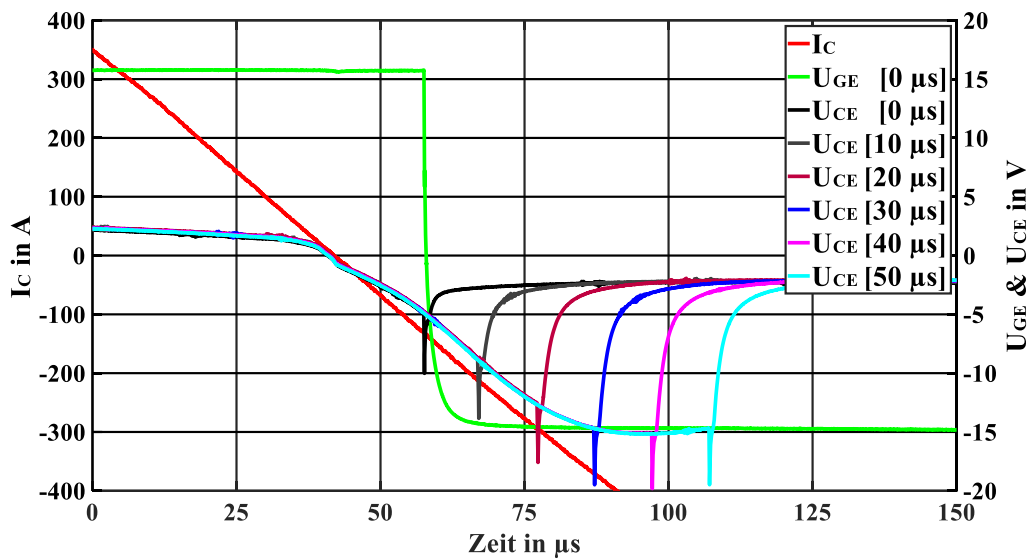


Abbildung 4.23: Stromrichtungswechselspezifischer Durchlassspannungsverlauf in Abhängigkeit von der angewendeten Ausblendzeit

Insgesamt ist je nach Länge der Ausblendzeit eine fortlaufende Zunahme der Durchlassverluste zu beobachten. Diese ist primär von der Kombination aus vorliegendem dI_L/dt im Stromnulldurchgang und der Dauer der eingestellten Ausblendzeit abhängig. Dies macht es erforderlich, jeden Anwendungsfall, separat anhand von Umrichterstruktur, Spannungs-klasse und Taktfrequenz zu bewerten.

Generell ist der zu erwartende negative Einfluss auf die Verlustbilanz jedoch aufgrund des geringen Stroms zum Zeitpunkt des Stromnulldurchgangs sehr gering. Anders kann es bei auftretenden Stoßstromereignissen in Diodenrichtung aussehen, weshalb sich innerhalb des nächsten Kapitels genauer mit diesen auseinandergesetzt wird.

4.5. Diodenstoßstromereignisse bei implementierter Ausblendzeit

Das Auftreten von Diodenstoßstromereignissen ist mit einem Fehlerfall assoziiert, bei dem die Dioden eines IGBT-Moduls durch ungewöhnlich hohe Ströme belastet werden. Resultieren kann dieser Fehlerfall beispielsweise durch einen zwischenkreisnahen Kurzschluss, der zu einer Entladung der im Zwischenkreiskondensator gespeicherten Energie über die Dioden führt [74], [75].

Diodengrenzstromkennwerte orientieren sich an einer Netzfrequenz von 50 Hz, also einer Periodendauer von 20 ms für einen kompletten Schwingungsdurchlauf. Da für die Auslegung der Diodenstoßstromfähigkeit ausschließlich die negative Schwingungshalbwellen ausschlaggebend ist, wird die Diodenrobustheit auf eine 10 ms Halbwellenschwingungsdauer ausgelegt bzw. abgeprüft. Als Hauptausfallmechanismus lässt sich in diesem Themenkomplex die thermische Überlastung ausmachen [76].

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Das in Datenblättern angegebene Grenzlasterintegral [„ I^2t -Wert“] weist in diesem Zusammenhang die Maximalbelastbarkeit für die Diode aus. Es setzt sich zusammen aus dem höchstzulässigen Strom I_{TSM} sowie dessen zeitlichen Verlauf innerhalb der vorgegebenen 10 ms-Sinus-Halbwellen [77].

Ausgehend von der RC-DC-IGBT-Technologie sind Diodenstoßstromereignisse im Vergleich zum konventionellen „IGBT+Dioden“-Pendel im Wesentlichen als „unkritischer“ anzusehen, sofern man davon ausgeht, dass das I^2t /Fläche konstant bleibt. Dies erschließt sich aus der prinzipbedingt resultierenden größeren aktiven Diodenfläche im Vollmodul. Ein herkömmliches 6,5 kV IHV IGBT Modul besteht aus 24 IGBT- und 12 Diodenchips und besitzt im Vergleich zu seinem RC-IGBT-Gegenstück, das auf Grund der Technologieänderung aus 36 IGBT und 36 Diodenchips besteht, nur ein Drittel der Diodenfläche [7]. Die Diodenstoßstromfähigkeit des RC-IGBTs ist also um den Faktor drei erhöht. Somit können bei gleichbleibender Stromdichte dreifach höhere maximale Stoßstromwerte kompensiert werden. Der Strom verteilt sich bei gleichen Stoßstrombedingungen auf dreimal so viele Diodenchips, wodurch sich die spezifische Belastung pro Diodenchip sogar auf ein Neuntel gegenüber dem konventionellen Aufbau reduziert. Aus diesem Grunde gibt es keinen Zweifel daran, dass der RC-IGBT unter Anwendung einer korrekten Austeuerung ($U_{GE} = -15$ V im Diodenmodus) wesentlich bessere Grenzlasteigenschaften aufweist als ein konventioneller IGBT [78].

Für den vorliegenden Fall der Verwendung einer stromrichtungsabhängigen Ansteuerung, die über die eben diskutierte Ausblendzeit (t_{BLANK}) zur Kompensation von parasitären Laststromoszillation im Stromnulldurchgang verfügt, kann sich dies anders verhalten. Der RC-DC-IGBT befindet sich beim Einsetzen des Diodenstoßstromereignisses zunächst für die gesamte Länge der Ausblendzeit in einem nicht spezifizierten Bereich ($U_{GE} = +15$ V). Diese Umstände erfordern eine genauere Analyse der Auswirkungen auf das Verhalten des Bauelements. Die folgenden Kapitel untersuchen daher gezielt ausgewählte Diodenstoßstromereignisse, die darauf abzielen, den Einfluss des verzögerten Übergangs in den Diodenmodus zu bewerten.

Sämtliche innerhalb dieses Kapitels aufgeführten Messergebnisse finden sich in [79].

4.5.1. Erzeugung von Diodenstoßströmen

Die Erzeugung der Diodenstoßströme wurde unter Verwendung der Versuchsaufbauten aus Abbildung 4.24 vorgenommen. Zunächst wurde mittels der linksseitigen Topologie ein Stoßstrom in Diodenrichtung erzeugt, währenddessen das DUT einen positiven Laststrom führte. Dazu wird das DUT eingeschaltet. Der Laststrom I_L steigt mit einem über die Lastdrossel L_L einstellbaren dI_L/dt solange an, bis der Nennstrom $I_C = 1000$ A erreicht wird.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

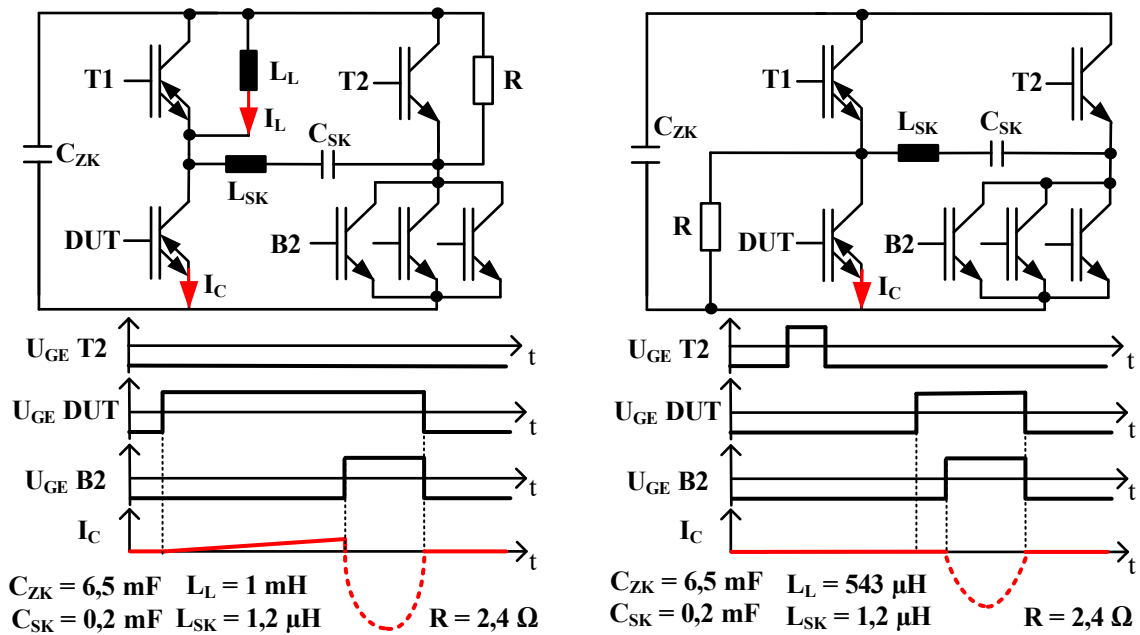


Abbildung 4.24: Messaufbau – Erzeugung von Diodenstoßstromereignissen (links): mit Vorstrom (rechts): ohne Vorstrom

Zeitgleich wird der Stoßstromkondensator C_{SK} aufgeladen. Anschließend wird IGBT B2 eingeschaltet, was die Einprägung des Stoßstroms in Diodenrichtung des DUTs zur Folge hat. IGBT B2 ist als Parallelschaltung aus drei konventionellen IGBTs ausgeführt, um kritischen Belastungen durch den Stoßstrom, den B2 in IGBT-Richtung sieht, entgegenzuwirken. Die Schwingungscharakteristiken – maximale Stoßstromamplitude und Periodendauer – ergeben sich aus der L-C-Kombination. Nach einer halben Stoßstromperiode werden das DUT sowie B2 ausgeschaltet und der Messversuch ist beendet.

Anschließend wurde mittels der rechtsseitigen Topologie (Abbildung 4.24) ein Stoßstrom in Diodenrichtung erzeugt, währenddessen das DUT keinen Laststrom führte. Dazu muss der Stoßstromkondensator C_{SK} durch kurzzeitiges Einschalten von T2 vorgeladen werden. Daraufhin wird das DUT eingeschaltet. Die Einprägung des Stoßstroms erfolgt wiederum durch das Einschalten der parallelen IGBT an Einbauplatz B2. Auch in diesem Versuch ergibt sich die Schwingungscharakteristik durch die L-C-Kombination. Nach einer halben Stoßstromperiode werden das DUT sowie B2 ausgeschaltet und der Messversuch ist beendet. Die verwendete L-C-Kombination wurde so gewählt, dass möglichst kurze Schwingungsdauern ($T_P/2 = 50 \text{ µs}$) mit gleichzeitig hohen di/dt -Werten sowie maximalen Diodenstoßströmen erzeugt werden können. Dies schafft besonders anspruchsvolle Diodenstoßstrombedingungen für die Auswertung des Einflusses der ansteuerungsspezifischen Ausblendzeiten beim Übergang vom IGBT- in den Diodenbetrieb.

4.5.2. Diodenstoßstromereignis mit Vorstrom

Der RC-DC-IGBT führt einen positiven Nennstrom (1000 A), bevor er einem maximalen Diodenstoßstrom von ca. 8500 A mit einer halben Periodendauer von 50 μs ausgesetzt wird. Die treiberinterne Ausblendzeit (t_{BLANK}) wurde in 10 μs -Schritten sukzessive von 0 μs auf ca. 50 μs erhöht. Dies ermöglicht eine exakte Bewertung des Bauelementverhaltens unter hochgradig belastenden Betriebsbedingungen (verglichen mit 10 ms Halbwelle).

In Abbildung 4.25 findet sich die Darstellung des Stoßstromereignisses ohne zusätzliche Ausblendzeit ($t_{\text{BLANK}} = 0 \mu\text{s}$, durchgezogen) und mit einer maximalen Ausblendzeit ($t_{\text{BLANK}} = 47 \mu\text{s}$, gestrichelt).

In beiden Fällen ist erkennbar, dass die Durchlassspannungen in Abhängigkeit des Stroms stark ansteigen. Weiterhin ist der Unterschied zwischen dem Durchlassverhalten der guten Diodenkennlinie ($t_{\text{BLANK}} = 0 \mu\text{s}$) und der schlechten Diodenkennlinie ($t_{\text{BLANK}} = 47 \mu\text{s}$) offenkundig. Die Beobachtungen sowie Erklärungen, die bereits für Abbildung 4.23 getroffen werden konnten, kehren hier – unter gesteigerten Anforderungen – zurück.

Dadurch, dass der RC-DC vor der Einleitung des Diodenstoßstroms schon einen positiven Laststrom ($I_C = I_{\text{NOM}}$) führt, ist bereits ein Elektronen-Loch-Plasma im Bauelement etabliert. Ein etwaiges Dioden-Forward-Recovery-Verhalten lässt sich nicht beobachten. Dies ist ein RC-IGBT-typisches Verhalten, das sich daraus ergibt, dass sich Diode und IGBT auf demselben Chip befinden.

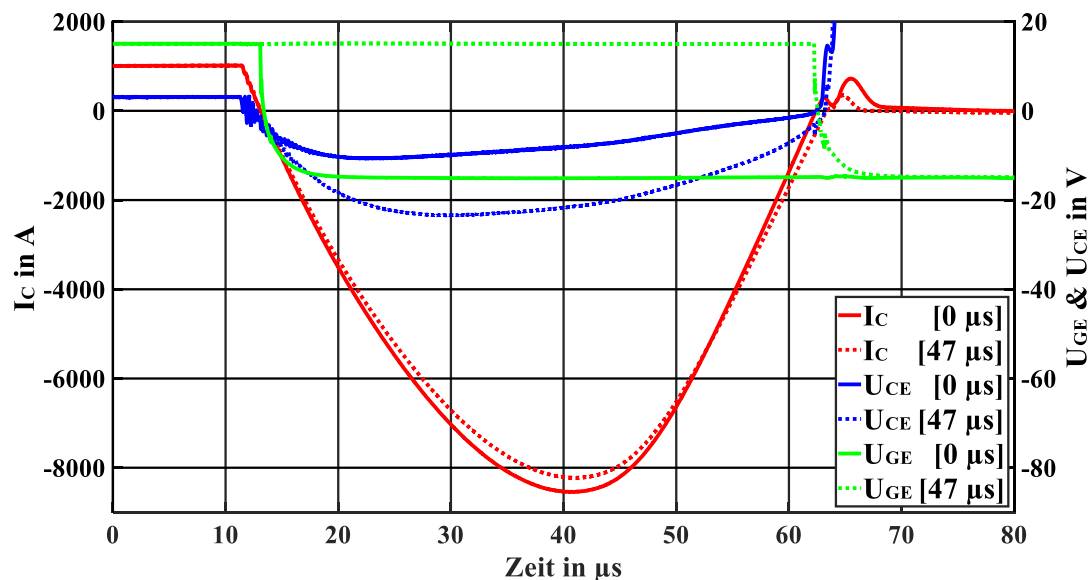


Abbildung 4.25: Übergang vom IGBT- in den Diodenmodus ausgelöst durch ein externes Diodenstoßstromevent mit Vorstrom im IGBT. Die durchgezogenen Verläufe zeigen das Verhalten bei einer Ausblendzeit von $t_{\text{BLANK}} = 0 \mu\text{s}$, die gepunkteten Verläufe zeigen das Verhalten bei einer Ausblendzeit von $t_{\text{BLANK}} = 47 \mu\text{s}$

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

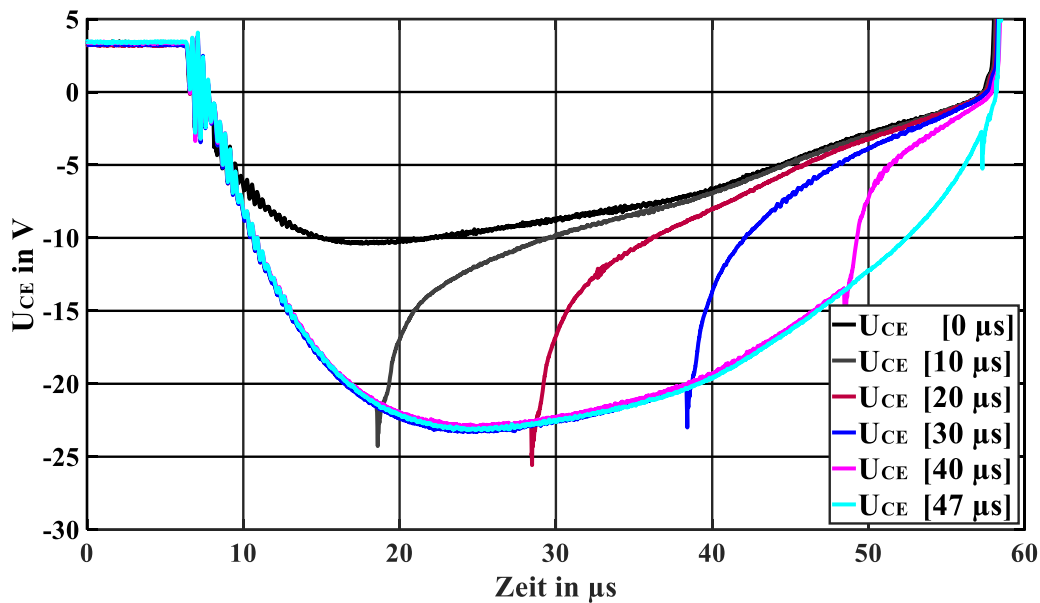


Abbildung 4.26: Diodendurchlassspannung in Abhängigkeit von der Ausblendzeit ($t_{\text{BLANK}} = 0 \dots 47 \mu\text{s}$)

Weiterhin ist im direkten Vergleich der beiden Verläufe zu erkennen, dass aufgrund der höheren Durchlassverluste im Diodenbetrieb des RC-DC-IGBTs bei $U_{\text{GE}} = +15 \text{ V}$ (gestrichelter Verlauf) der maximale Strom etwas geringer ausfällt als bei $U_{\text{GE}} = -15 \text{ V}$ (durchgezogener Verlauf).

In Abbildung 4.26 sind alle Durchlassspannungen in Abhängigkeit der abgeprüften Ausblendzeiten zu erkennen. Es ist ersichtlich, dass die Kennlinien zum Zeitpunkt des Umschaltzeitpunktes, also bei der Öffnung des Inversionskanals unter dem Gate, von der schlechten auf die gute wechseln. Dieser Sprung auf die gute Durchlassspannungskennlinie am Ende der Ausblendzeit resultiert aus der abrupten Steigerung des Emittierwirkungsgrades nach dem Umschalten der Gate-Emitter-Spannung. Die einsetzende Erhöhung der Plasmakonzentration führt zu einer Reduzierung der Durchlassspannung.

Tabelle 4.1: Durchlassverluste in Abhängigkeit von der Ausblendzeit bei einem Diodenstoßstromereignis mit Vorstrom

	$t_{\text{BLANK}} = 0 \mu\text{s}$	$t_{\text{BLANK}} = 10 \mu\text{s}$	$t_{\text{BLANK}} = 20 \mu\text{s}$	$t_{\text{BLANK}} = 30 \mu\text{s}$	$t_{\text{BLANK}} = 40 \mu\text{s}$	$t_{\text{BLANK}} = 47 \mu\text{s}$
Durchlassverluste in [J]	2,01	2,45	3,43	4,44	4,92	5,07
Zusatzverluste bezogen auf $t_{\text{BLANK}} = 0 \mu\text{s}$	0%	21,9%	70,7%	120,9%	144,8%	152,2%

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Mit zunehmender Ausblendzeit nehmen auch die Gesamtverluste während des Diodenstoßstromereignisses zu (Tabelle 4.1). Betrachtet man die Differenz zwischen der direkten Umschaltung ($t_{\text{BLANK}} = 0 \mu\text{s}$) und den Verlustwerten für die verzögerten Umschaltungen, so lassen sich folgende Verlustzunahmen erkennen:

Insgesamt konnte gezeigt werden, dass der RC-DC-IGBT trotz Stromrichtungserkennung sowie realisierter Ausblendzeit zur Unterdrückung von hochfrequenten parasitären Oszillationen, ohne funktionale Beeinträchtigungen betrieben werden kann.

4.5.3. Diodenstoßstromereignis ohne Vorstrom

Während der nachfolgenden Untersuchungen führt der RC-DC-IGBT keinen Nennstrom, bevor er einem maximalen Diodenstoßstrom von ca. 3000 A mit einer halben Periodendauer von 50 μs ausgesetzt wird. Die treiberinterne Ausblendzeit (t_{BLANK}) wurde in 10 μs -Schritten sukzessive von 0 μs auf ca. 50 μs erhöht. Dies ermöglicht eine exakte Bewertung des Bauelementverhaltens.

In Abbildung 4.27 findet sich die Darstellung des Stoßstromereignisses ohne zusätzliche Ausblendzeit ($t_{\text{BLANK}} = 0 \mu\text{s}$, durchgezogen) und mit einer maximalen Ausblendzeit ($t_{\text{BLANK}} = 47 \mu\text{s}$, gestrichelt). In beiden Fällen ist erkennbar, dass sich der Verlauf der Durchlassspannungen in Abhängigkeit des Stroms wesentlich von dem Verlauf mit Vorstrom (Abbildung 4.25) unterscheidet. Die Diode zeigt ein ausgeprägtes Forward-Recovery-Verhalten. Der Grund dafür ist der stromlose Zustand beim Einsetzen des Stoßstromereignisses. Im Gegensatz zum vorbestromten Fall, befindet sich hier kein Elektronen-Loch-Plasma im Bauelement. Der Strom muss allerdings durch die Diode verlaufen und das Plasma sich dementsprechend aufbauen. Das Dioden-Forward-Recovery wirkt sich primär auf das Verhalten des Bauelements innerhalb der ersten 20 μs nach Eintritt des Stoßstroms aus. Hierbei ist die maximale Durchlassspannung nach ca. 4 μs erreicht. Sobald es zu einem Aufbau des Plasmas im Bauelement kommt, fällt die Durchlassspannung auf einen moderaten jedoch stromabhängigen Wert. Auch im nicht vorbestromten Fall ist im direkten Vergleich der beiden Verläufe (Abbildung 4.27) zu erkennen, dass aufgrund der höheren Durchlassverluste im Diodenbetrieb des RC-DC-IGBTs bei $U_{\text{GE}} = +15 \text{ V}$ (gestrichelt) der maximale Strom etwas geringer ausfällt als bei $U_{\text{GE}} = -15 \text{ V}$ (durchgezogen).

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

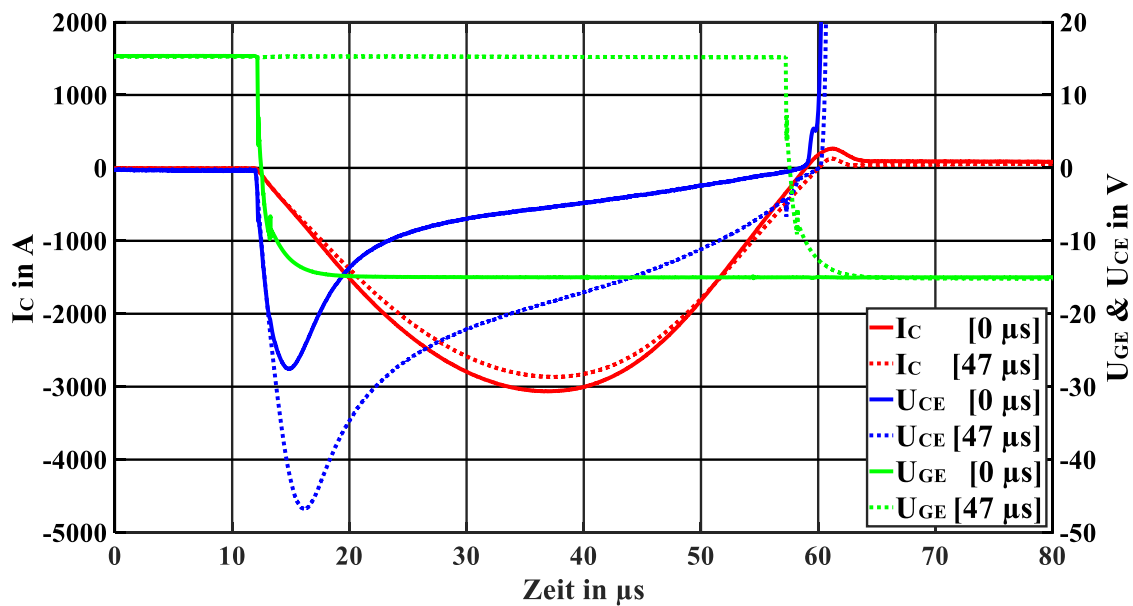


Abbildung 4.27: Übergang vom IGBT- in den Diodenmodus ausgelöst durch ein externes Diodenstoßstromevent ohne Vorstrom im IGBT. Die durchgezogenen Verläufe zeigen das Verhalten bei einer Ausblendzeit von $t_{BLANK} = 0 \mu s$, die gepunkteten Verläufe zeigen das Verhalten bei einer Ausblendzeit von $t_{BLANK} = 47 \mu s$

Abbildung 4.28 vereint alle Durchlassspannungen in Abhängigkeit der abgeprüften Ausblendzeiten. Es ist ersichtlich, dass die Kennlinien zum Zeitpunkt des Umschaltzeitpunktes, also bei der Öffnung des Inversionskanals unter dem Gate, von der schlechten auf die gute springen.

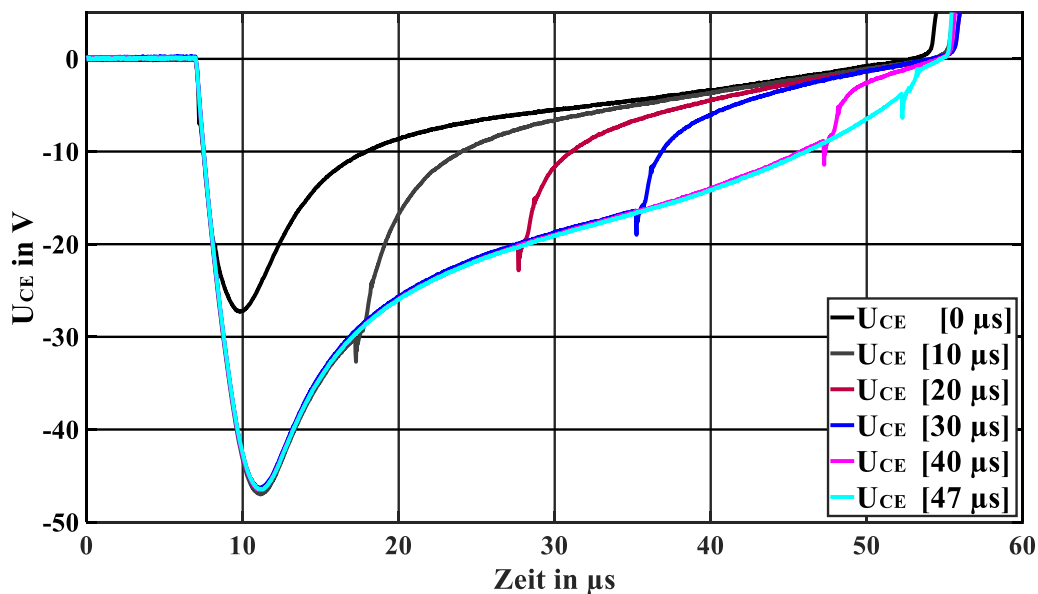


Abbildung 4.28: Diodendurchlassspannung in Abhängigkeit von der Ausblendzeit ($t_{BLANK} = 0 \dots 47 \mu s$)

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Tabelle 4.2: Durchlassverluste in Abhängigkeit von der Ausblendzeit bei einem Diodenstoßstromereignis mit Vorstrom

	$t_{\text{BLANK}} = 0 \mu\text{s}$	$t_{\text{BLANK}} = 10 \mu\text{s}$	$t_{\text{BLANK}} = 20 \mu\text{s}$	$t_{\text{BLANK}} = 30 \mu\text{s}$	$t_{\text{BLANK}} = 40 \mu\text{s}$	$t_{\text{BLANK}} = 47 \mu\text{s}$
Durchlassverluste in [J]	0,57	0,96	1,35	1,57	1,80	1,81
Zusatzverluste bezogen auf $t_{\text{BLANK}} = 0 \mu\text{s}$	0%	68,4%	136,8%	175,4%	215,8%	217,5%

Der Sprung auf die gute Durchlassspannungskennlinie am Ende der Ausblendzeit resultiert aus der abrupten Steigerung des Emitterwirkungsgrades nach dem Umschalten der Gate-Emitter-Spannung. Die einsetzende Erhöhung der Plasmakonzentration führt zu einer Reduzierung der Durchlassspannung.

Mit zunehmender Ausblendzeit nehmen auch die Gesamtverluste während des Diodenstoßstromereignisses zu. Betrachtet man die Differenz zwischen der direkten Umschaltung ($t_{\text{BLANK}} = 0 \mu\text{s}$) und den Verlustwerten für die verzögerten Umschaltungen, so lassen sich die Verlustzunahmen aus Tabelle 4.2 konstatieren.

Insgesamt konnte gezeigt werden, dass der RC-DC-IGBT trotz Stromrichtungserkennung sowie realisierter Ausblendzeit zur Unterdrückung von hochfrequenten parasitären Oszillationen, ohne funktionale Beeinträchtigungen und sicher betrieben werden kann. Dieser Umstand gilt auch dann, wenn der RC-DC-IGBT beim Einsetzen des Diodenstoßstroms nicht vorbestromt ist. Zwar ergeben sich aus dem Forward-Recovery-Verhalten vergleichsweise hohe Durchlassspannungen innerhalb der ersten 10-20 μs , diese treten aber dafür bei noch vergleichsweise niedrigen Stromwerten auf. Für eine Halbschwingungsdauer von 50 μs sind die Auswirkungen auf die Verlustbilanz deshalb nicht vernachlässigbar. Für Halbschwingungsdauern von 10 ms hingegen fällt dieser Umstand – verlusttechnisch – kaum noch ins Gewicht. Nichtsdestoweniger ist es auch an dieser Stelle möglich, durch eine ansteuerseitige Modifikation eine weiterführende Verbesserung zu erwirken.

4.5.4. Zusatzschwelle zur Kompensation von Diodenstoßströmen

Die Höhe des maximalen Durchlassspannungswertes im Forward-Recovery-Fall hängt entscheidend von der angelegten Gate-Emitter-Spannung ab. Bei angewendeter Ausblendzeit und eingeschaltetem Gate (schlechte Diodenkennlinie) liegt das Spannungsmaximum, wie in Abbildung 4.27 zu erkennen, bei $U_{\text{CE}} = -45 \text{ V}$. Bei einem sofortigen Umschalten auf die gute Diodenkennlinie reduziert sich dieses Durchlassspannungsmaximum auf einen Wert von $U_{\text{CE}} = -27 \text{ V}$. Per se ist die sofortige Umschaltung allerdings wegen der obligatorischen Ausblendzeit nicht statthaft. Um an dieser Stelle trotzdem eine Verbesserung des Verhaltens herbeizuführen, ist die Einbringung der im Nachgang beschriebenen Kompensationstechnik möglich.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Die FSM zur Stromrichtungserkennung (Abbildung 4.20) kann durch eine zusätzliche Umschaltsschwelle erweitert werden. Für den in dieser Arbeit verwendeten Gate-Treiber, der für sämtliche messtechnische Untersuchungen Verwendung fand, resultiert dies in der Einbringung einer zusätzlichen negativen Spannungsschwelle. Diese wird im Folgenden als „ U_{CE-LOW} “ bezeichnet. Während die Spannungsschwelle zur Erkennung des Diodenmodus („ $U_{CE} < 0$ V“) möglichst nah am Nullpunkt liegt, um im Falle eines Stromrichtungswechsels schnell reagieren zu können, liegt U_{CE-LOW} auf einem wesentlich niedrigerem Spannungslevel. Die Sinnhaftigkeit dieser neuen Schwelle besteht darin, einen festen negativen U_{CE} -Wert zu überwachen. Jener muss niedrig genug sein, um nur im Falle eines Diodenstoßstromereignisses auszulösen. Abhängig vom Forward-Recovery-Verhalten beim Diodenstoßstromereignis sowie der Spannungsklasse muss der Pegel individuell festgesetzt werden.

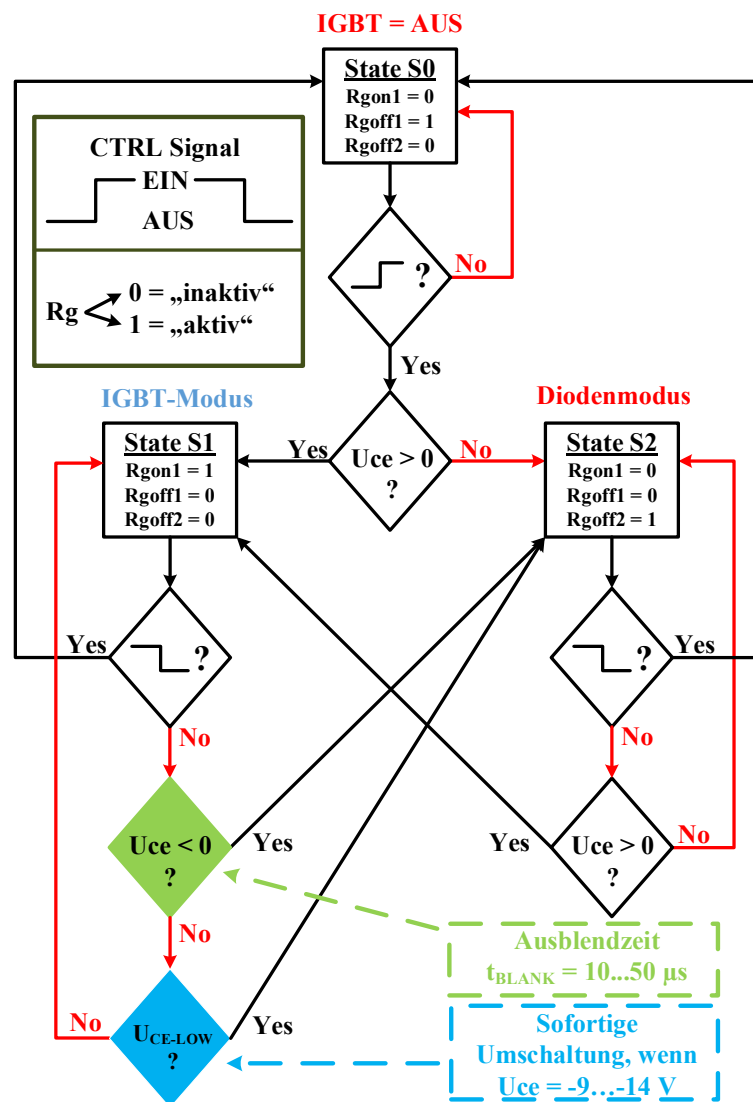


Abbildung 4.29: Erweiterte FSM zur Stromrichtungserkennung mit Ausblendzeit sowie separater Diodenstoßstromschwelle U_{CE-LOW}

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Für den vorliegenden Fall bietet es sich an, die Spannungsschwelle von U_{CE-LOW} auf einen Wert zwischen $U_{CE} = -10\text{ V}$ bis -12 V zu legen. In diesem Fall sind weder reguläre Laststromnulldurchgänge noch Störschwingungen im Laststromnulldurchgang in der Lage, diese Schwelle zu triggern. U_{CE-LOW} wirkt somit als eine Art „Rückfallebene“, die nur im Falle eines Stoßstromereignisses eingreift. Sofern es zum Auslösen der U_{CE-LOW} -Schwelle kommt, wird die Umschaltung in den Diodenmodus sofort initiiert. Für diesen Fall wird also die Ausblendzeit umgangen, der Kennlinienwechsel erfolgt sofort und die maximalen Durchlassspannungswerte werden reduziert.

Abbildung 4.29 zeigt das erweiterte Blockschaltbild der FSM. U_{CE-LOW} ist als zusätzliche serielle Abfrage eingebracht. Im Gegensatz zur Abfrage " $U_{CE} < 0\text{ V}$ ", die der Ausblendzeit wegen, das Umschalten vom IGBT- in den Diodenbetrieb für einige μs verzögert, erfolgt die Umschaltung bei U_{CE-LOW} direkt.

Die Messung in Abbildung 4.30 veranschaulicht das Verhalten der beschriebenen Stoßstromschwelle⁸. Zunächst wurde die Referenzmessung [durchgezogen] durchgeführt. Diese zeigt das Umschaltverhalten für den vorliegenden Diodenstrom unter Verwendung einer Ansteuerung mit einer Ausblendzeit von $20\text{ }\mu\text{s}$. Im Anschluss daran wurde die FSM, wie in Abbildung 4.29 zu erkennen, modifiziert. An den gestrichelten U_{CE} - und U_{GE} -Verläufen ist ersichtlich, dass die sofortige Umschaltung erfolgreich umgesetzt wurde.

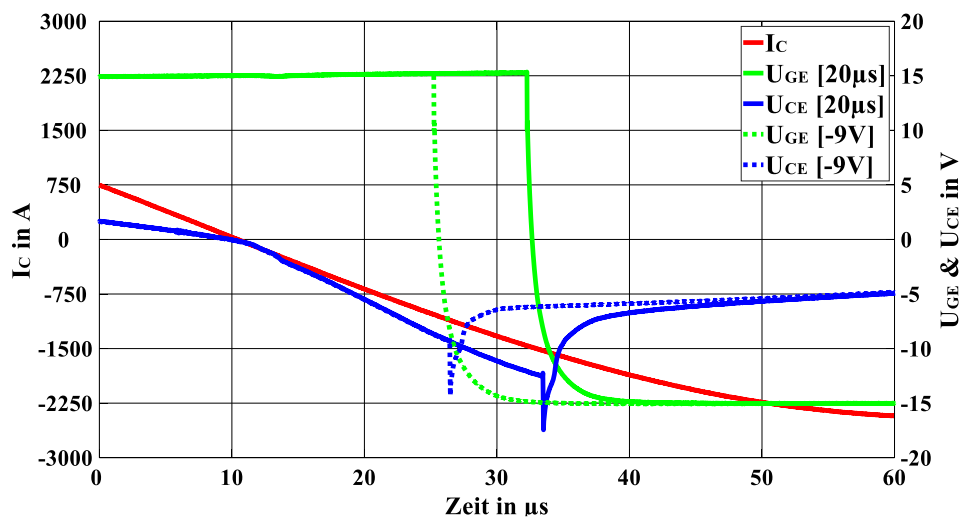


Abbildung 4.30: Verhalten der Gateansteuerung mit Zusatzschwelle [gestrichelt] gegenüber dem Verhalten der Gateansteuerung ohne Zusatzschwelle [durchgezogen]

⁸ Der maximale Diodenstoßstrom und di/dt sind während der Messung wesentlich abgeschwächt (vgl. Abbildung 4.27), da die Messungen zu diesem speziellen Thema zeitlich versetzt und in einer anderen Untersuchungskonfiguration (vgl. Abbildung 3.4) vollzogen wurden. Für den Funktionsbeleg sind diese Parameter jedoch auch irrelevant. Es soll lediglich gezeigt werden, dass das Auslösen der Gate-Emitter-Umschaltung beim Erreichen der Spannungsschwelle sofort initiiert wird.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Sobald $U_{CE} = -9 \text{ V}$ erreicht wird, erfolgt die Umschaltung auf die gute Diodenkennlinie. Die in der Referenzmessung erreichte maximale Kollektor-Emitter-Spannung von $U_{CE} = -13 \text{ V}$ wird durch die modifizierte Ansteuerung unterschritten. Das Ausschalten des Gates führt zu einem schnellen Plasmaaufbau und dadurch zu einer raschen Reduzierung der gesamten Durchlassverluste. Die negativen Spitzen in den Kollektor-Emitter-Spannungen sind Schaltartefakte, die aus dem gleichzeitig auftretenden Abschalten der Gate-Emitter-Spannung resultieren. Im Hinblick auf höhere di/dt s und damit forderndere Diodenstoßstromereignisse ist diese Methode in der Lage, die maximale Diodenbelastung deutlich zu reduzieren [79].

Alles in allem ist der verwendete Gatetreiber in Kombination mit dem im FPGA modifizierten Ansteuerungsschema in der Lage, einen sorgfältig durchdachten und intelligenten RC-DC-IGBT-Betrieb zu gewährleisten. In diesem Moment ist der RC-DC-IGBT sowohl gegen störende hochfrequente Schwingungen im Laststromnulldurchgang als auch gegen Diodenstoßströme mit und ohne vorherige Laststromführung geschützt.

4.6. RC-IGBT mit Diodenkontrolle in einen Dauerversuchsprüfplatz

Um die Funktionsfähigkeit der in dieser Arbeit beschriebenen Ansteuerungsmethodiken im Gesamtzusammenhang einer Umrichterapplikation unter Beweis zu stellen, erfolgte der Aufbau eines RC-DC-IGBT Dauerversuchsprüfstandes [80] (vgl. Anhang A8).

Die Einsatzfähigkeit von rückwärtsleitfähigen IGBT in verschiedenartigen Umrichtertopologien wurde in der Literatur bereits beschreiben. Die Arbeitsgruppen um Lale [81] sowie um Huang [30], [82], [83] zeigen in umfassenden Untersuchungen zu einem Vier-Quadrantensteller bestehend aus RC-DC-IGBTs sowohl simulative Ergebnisse unter Nominalbedingungen als auch experimentelle Ergebnisse. Während Lale RC-IGBTs der Spannungsklasse bis 600 V untersucht, widmet sich Huang der Spannungsklasse von 6500 V. Der Fokus innerhalb der Arbeiten liegt primär auf dem Verlustreduzierungspotential von verschiedenen dynamischen Ansteuerungsverfahren bei gleichzeitigem Nachweis eines erfolgreichen Frequenzbetriebs von RC-DC-IGBTs. Bei Huang erfolgt die experimentelle Untersuchung jedoch nur bei einem Zehntel der Nominalbedingungen. Die Darstellung eines Frequenzbetriebs bei Nominalbedingungen und unter Einfluss von externen Störeinflüssen blieb aus. Im Rahmen eines Förderprojekts erfolgte an der Universität Rostock der Aufbau eines RC-DC-Frequenzumrichters. Durch diesen gelang es, die vollständige Funktionalität, die Verlustoptimierungsmöglichkeit und die Robustheit der Kombination aus RC-DC-IGBT und eigens entwickeltem Gatetreiber unter Nominalbedingungen zu belegen. Als Halbleiterschalter kamen hierbei 6,5 kV RC-DC-IGBTs mit einem Nennstrom von 1000 A zum Einsatz.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Diese wurden mit eigens entwickelten Gate-Treibern, deren Stromrichtungserkennungsfunktionalität auf einer Diodenabkoppelstrecke beruht, ausgestattet. Der Aufbau des Frequenzumrichterprüfstandes erfolgte innerhalb des durch das Bundesministerium für Wirtschaft und Energie öffentlich geförderten Projektvorhabens „HGÜpro – Leistungselektronik mit höherer Energieeffizienz, Leistungsdichte und Zuverlässigkeit“ (2016-2019) [84]. Auf eine ausgedehnte Beschreibung der Prüfplatzerstellung (mechanisch und funktional) sowie auf die detaillierte Ausführung der verschiedenen Teststrukturen wird innerhalb dieser Arbeit verzichtet. Dies liegt vor allem daran, dass die erhaltenen Erkenntnisse aus dem Einsatz des RC-DC-IGBTs innerhalb dieses Dauerversuchsprüfplatz lediglich eine Zusammenfassung der bereits sehr detailreich in den vorangegangenen Abschnitten dieser Arbeit aufgeführten Erkenntnisse ist. Dennoch soll die aufgezeigte Funktionalität des Versuchstandes keinesfalls unbeachtet bleiben, weshalb auf die entsprechende Publikation [80] sowie auf den projektspezifischen Abschlussbericht [84] zu diesem Themenkomplex verwiesen wird. In diesen Dokumenten werden alle Fragestellungen rund um die Konzeption, Auslegung, den resultierenden physischen Aufbau sowie die messtechnischen Testspezifika beantwortet.

Zusammenfassend kann herausgestellt werden, dass im Rahmen des Fördervorhabens die erfolgreiche Inbetriebnahme des entwickelten 6500 V-Dauerversuchsprüfplatz erfolgte. In diesem Zuge lassen sich die folgenden angestellten sukzessiven Komplexitätserhöhungen in der Treiberausführung wiederfinden:

- I. Frequenzbetrieb bei konventioneller statischer MOS-Kontrolle
 - Periodischer Dauerbetrieb unter Anwendung der statischen MOS-Kontrolle (vgl. Kapitel 3.1)
- II. Frequenzbetrieb bei statischer MOS-Kontrolle mit zusätzlichen Ausblendzeiten
 - Zusätzlich zum periodischen Dauerbetrieb unter Anwendung der konventionellen statischen MOS-Kontrolle kam es hierbei zur Erweiterung um zusätzliche Ausblendzeiten (vgl. Kapitel 4.4.3), um die Funktionalität des geänderten Treiberhaltens separat sowie im Hinblick auf das Gesamtsystemverhalten zu bewerten.
- III. Frequenzbetrieb bei dynamischer MOS-Kontrolle inklusive verschiedener Lockzeiten
 - Als Timingverfahren zur Umrichtersteuerung kam das Lexow-Verfahren (mit Totzeitkompensation, vgl. Kapitel 4.1.4) zum Einsatz, dessen Funktionalität im periodischen Dauerversuch verifiziert werden konnte. Im Fortgang schlossen sich Messreihen mit unterschiedlich lang konfigurierten Lockzeiten (vgl. Kapitel 3.2.2) bei gleichbleibenden Entsättigungspulslängen an, wodurch die Unterbeweisstellung der Wirksamkeit einer gezielten Lockzeitminimierung bei gleichzeitigem stabilem Systemverhalten gezeigt wurde.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

IV. Störbetrieb durch externen Störschwingkreis statischer MOS-Kontrolle Stromrichtungserkennung ohne und mit zusätzlichen Ausblendzeiten

- Abgeschlossen wurden die Messkampagnen der Treiberfunktionalitäten innerhalb des erstellten Frequenzumrichters mit einer Untersuchung der Treiber- respektive Ansteuerungsrobustheit. Dazu wurde mithilfe einer externen Störquelle, bestehend aus einem R-L-C Reihenschwingkreis, der Laststrom mit einer hochfrequenten Oszillation überlagert (vgl. Kapitel 4.4). Die Einbringung dieser Störschwingung erfolgte zufällig, so dass der Gatetreiber eigenständig auf diese reagieren musste, sofern sie eine Veränderung des erwarteten konventionellen Stromnulldurchgangs erzeugte. Die Verhinderung ungewollter Schaltvorgänge ist ein Beleg über die autarke Arbeitsweise des Gatetreibers, die innerhalb dieser Testkonfiguration abschließend aufgezeigt werden konnte.

Alles in allem gelang es mit Hilfe der konzipierten Frequenzumrichtertopologie, die in dieser Arbeit herausgestellten Anforderungen an die Ansteuerungsmodalitäten eines rückwärts leitfähigen IGBTs mit einer ausgeprägten Abhängigkeit des Diodenverhaltens von der Gate-Emitter Spannung im periodischen Dauerversuch bei Nominalbedingungen zu belegen.

4.7. Resümee über die Einsatzfähigkeit des RC-DC-IGBTs

Zusammenfassend betrachtet zeigen die vorangegangenen Abschnitte, dass ein RC-DC-IGBT (RC-IGBT der ersten Generation) im Vergleich zu konventionellen IGBTs derselben Technologiegeneration eine signifikante Leistungssteigerung herbeiführen kann. Einerseits liegt das an der Erhöhung der maximalen Stromtragfähigkeit bezogen auf das Vollmodul sowie der größeren Robustheit gegenüber Diodenstoßstromereignissen. Andererseits offenbart sich die deutliche Stärke der RC-IGBTs durch die wesentlich geringeren thermomechanischen Belastungen. Diese führen, bezogen auf die Lebensdauer, zu vielfach besseren Prognosen als bei deren konventionellen IGBT-Pendants [3]. Aus technologischer Sicht ist die Integration von RC-DC-IGBTs unbedingt sinnvoll. Als Hemmnis stehen dem systematischen Einsatz von RC-DC-IGBTs in technischen Anwendungen allerdings zwei wesentliche Problemstellungen gegenüber:

Der erste Aspekt betrifft die erhöhte Komplexität der Ansteuerung, bedingt durch die notwendige Implementierung einer Instanz zur statischen MOS-Kontrolle. Diese Komplexität steigt erheblich, wenn zusätzlich eine dynamische MOS-Kontrolle eingeführt wird, die für eine wirksame Reduzierung der Schaltverluste (E_{EIN} , E_{RR}) unverzichtbar ist.

4. Einsatz des RC-IGBTs mit Diodenkontrolle in einer Umrichterapplikation

Um eine weitere Reduzierung der Schaltverluste herbeizuführen, sind längere Diodenentsättigungspulsdauern (t_{DESAT}) notwendig. Allerdings nehmen die Anforderungen an die Integration solcher ansteigenden Entsättigungspulszeiten in das Timing des Umrichters stark zu, sobald die Pulszeiten länger werden als die eigentlichen Verriegelungszeiten. Daher ist die Einbindung einer dynamischen MOS-Kontrolle, ohne das Timing entsprechend anzupassen (vgl. Kapitel 4.1), nicht möglich. Um eine optimale Energieeffizienz zu erreichen, ist eine erhöhte Komplexität in der Umrichteransteuerung und/oder im Design der Gatetreiberarchitektur unvermeidlich. Dennoch konnte gezeigt werden, dass alle zusätzlichen Steuerungsfunktionen zuverlässig und sicher integriert werden können. Somit liegt die eigentliche Herausforderung bei der Etablierung von RC-DC-IGBTs in realen Anwendungen vielmehr in der nun folgenden zweiten Problematik.

Ausgangspunkt für die zweite Problemstellung sind die parasitären Laststromoszillationen (vgl. Kapitel 4.4), die ohne Einleitung entsprechender Kompensationsmaßnahmen zu einer unzulässigen Überlastung des Treibers durch parasitäre Mehrfachumschaltungen führen können. In Kapitel 4.4.2 wurde eingehend dargelegt, wie treiberseitig mit parasitären Oszillationen auf dem Laststrom verfahren werden kann und eine Beherrschung dieses ungewollten Phänomens demnach völlig kontrollierbar ist. Dies ist jedoch nur gewährleistet, wenn Amplitude und Frequenz der in der finalen Anwendung auftretenden Oszillationen bereits bei der Entwicklung der Treiberansteuerung bekannt sind. Hier liegt die eigentliche Herausforderung: Die externen Rahmenbedingungen, die eng mit der spezifischen Umrichterkonfiguration zusammenhängen, lassen sich im Voraus kaum zuverlässig abschätzen. Bereits kleine Änderungen innerhalb der Zu- und Ableitungen der Lastkabel ändern deren Leitungsbelag, also deren Induktivitäts-, Kapazitäts- sowie Widerstandswerte [85]. Daraus folgt gleichermaßen die Änderung der Grundvoraussetzungen des hochfrequent interferierenden parasitären Störstroms und dementsprechend die Anforderungen an die Auslegung des Gatetreibers. An dieser Stelle stellt sich die Frage, wie es dennoch möglich sein kann, die positiven Eigenschaften der RC-Technologie in eine gewünschte technische Applikation zu integrieren.

Abhilfe kann hierbei ein RC-Bauelement schaffen, das unabhängig von stromrichtungswechselgesteuerten Umschaltvorgängen ist. Ein RC-Bauelement also, das einem konventionellen IGBT gleich, mit einer eingeschalteten Gate-Emitter-Spannung über seinen gesamten Betriebsbereich (IGBT- und Diodenmodus) betrieben werden darf. Mithilfe eines solchen Bauteils wäre es möglich, den Ansteuerungsaufwand hochgradig zu minimieren und auf diese Weise den RC-IGBT benutzerfreundlicher und damit anwenderzugänglicher zu machen. In dieser Absicht kam es zur Entwicklung des Pilot-Diode (PD-) RC-IGBTs, der den thematischen Mittelpunkt der nachfolgenden Kapitel bildet.

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

5.1. RC-PD-IGBT als sogenannte „Plug-IN“ Variante

Der RC-*Pilotdioden*-(PD-)IGBT markiert die "zweite Generation" der RC-IGBTs. Er zeichnet sich durch die zusätzlich eingebrachten Pilotdiodenbereiche aus, welche bereits in Kapitel 2.2 näher beschrieben wurden. Diese garantieren auch im Diodenbetrieb bei eingeschaltetem Gate ($U_{GE} = +15 \text{ V}$) ausreichend Plasma im Bauelement und dadurch eine niedrige Durchlassspannung. Dementsprechend ist es möglich, diese RC-IGBT als „PLUG-IN“-Bauteile, also mit einer konventionellen IGBT-Ansteuerung zu betreiben [42]. Dies vereinfacht die Anwendbarkeit und Anwendungsfreundlichkeit deutlich, wodurch auch der Zugang der Komponenten in den kommerziellen Markt deutlich erleichtert wird.

5.1.1. Verlustproblematik

Die strukturelle Anpassung der Chiparchitektur ermöglicht es, die RC-IGBT der 2. Generation als Plug-In Bauelemente zu verwenden und damit die Vorzüge der RC-Technologie in eine spezifische Anwendung zu integrieren. Dennoch weisen auch diese ein hemmendes Charakteristikum auf: die vergleichsweise hohen Einschalt- sowie RR-Verluste [41]. Im Jahr 2017 stellten Rahimo et al. einen neuartigen 6,5 kV/1000 A PD-RC-IGBT vor, der als "6500 V Plug-In BIGT" bezeichnet wird. Innerhalb ihrer zum Bauelement erschienenen Publikation [42] beschreiben sie nicht nur den spezifischen Aufbau des Bauteils, sondern gehen auch detailliert auf das Schaltverhalten sowie dessen Modifikationsmöglichkeiten ein. Um die Schaltverluste vergleichbar darzustellen, wählen sie für ihre Schaltverlustbetrachtungen (E_{EIN} , E_{RR}) eine Verriegelungszeit von $t_{INT} = 10 \mu\text{s}$. Jene ist typisch für die Spannungsklasse 6500 V. Zusätzlich und dies ist der Ansatzpunkt für den nun folgenden Teil dieser Dissertation, teilt die Arbeitsgruppe mit, dass sie eine wichtige Erkenntnis in Bezug auf die Schaltverlustreduzierung gewonnen hat. „*By reducing locking time moderately to 5 usec, a further 5 % reduction in turn-ON losses and a 10 % reduction in reverse recovery losses can be obtained*“. Es wurde also beobachtet, dass die Einschalt- und Reverse-Recovery-Verluste dieses neuen Bauteils durch die Verkürzung der wirksamen Verriegelungszeit im Diodenmodus reduziert werden können.

5.1.2. Erklärungsansatz

Ursächlich für die Verringerung der Schaltverluste (E_{EIN} , E_{ERR}) bei einer Verringerung der wirksamen Verriegelungszeit, sind die IGBT-Zellen des RC-PD-IGBTs. Diese verhalten sich äquivalent zu den IGBT Zellen des RC-DC-IGBTs aus der ersten Generation. Sie sind im Diodenmodus U_{GE} -abhängig, was den Erklärungsansatz für die vorliegende Problemstellung bietet. Abbildung 5.1 verdeutlicht linksseitig einen typischen Diodenausschaltvorgang für den HS-IGBT und benennt noch einmal die entstehenden Verzögerungszeiten bei Verwendung eines RC-PD-IGBTs mit konventionellem IGBT-Treiber.

Solange der Schalter im Diodenmodus verbleibt und die Gate-Emitter-Spannung auf $U_{\text{GE}} = +15 \text{ V}$ eingestellt ist, wird das Elektron-Loch-Plasma in allen IGBT-Zell-Bereichen reduziert, wodurch sich sukzessive einem minimalen Elektronen-Loch-Plasma im Bauelement angenähert wird. Die verlustarmen Eigenschaften der Diode im eingeschalteten Zustand (niedrige Durchlassspannung) werden in diesem Zusammenhang durch die Pilotdiodenbereiche gewährleistet.

Sobald das Ausschaltsignal von der übergeordneten Umrichtersteuerung empfangen wird, ist es wünschenswert, den Reverse-Recovery-Prozess möglichst sofort zu starten. Aufgrund der Verriegelungszeit des Umrichters ist dies nicht gestattet (Abbildung 5.1 (linksseitig), z.B. HS RC-IGBT im Diodenmodus). Zwar wird die Gate-Emitter-Spannung des RC-PD-IGBT ausgeschaltet, doch der RR-Prozess beginnt erst beim Einschalten des gegenüberliegenden RC-IGBTs und damit erst nach Ablauf der Verriegelungszeit. Während dieser Zeit führt der HS RC-PD-IGBT weiterhin Strom in Diodenrichtung. Die ausgeschaltete Gate-Emitter-Spannung ($U_{\text{GE}} = -15 \text{ V}$) führt nun allerdings zu einer Erhöhung des Emitterwirkungsgrades im Bereich sämtlicher IGBT-Zellen.

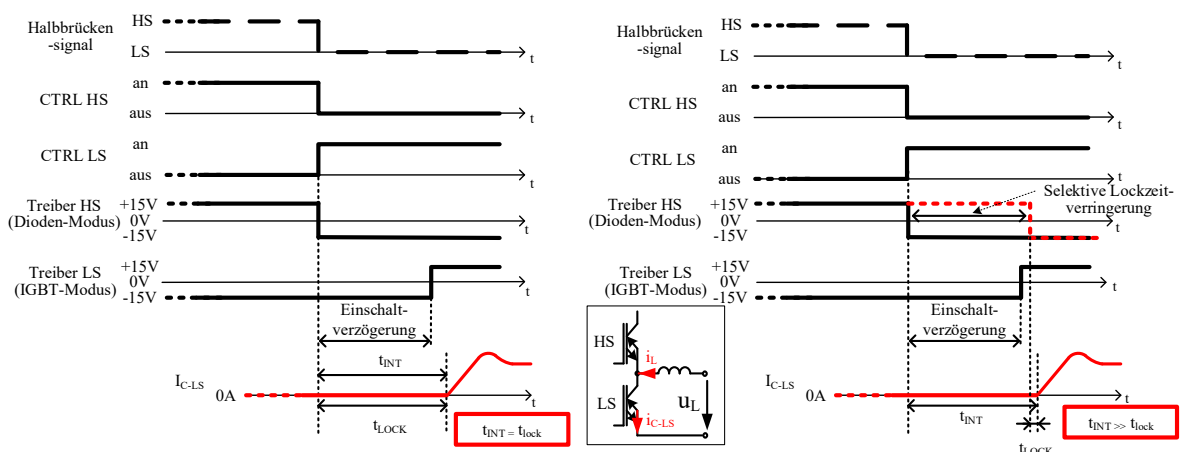


Abbildung 5.1: Links: Definition der Verriegelungszeit (t_{INT}) und der Lockzeit (t_{LOCK}) anhand von resultierenden Schaltsignalen für eine konventionelle IGBT-Ansteuerung. Rechts: Einbringung der selektiven Lockzeitverringering (rot) zur Schaltverlustreduzierung im Diodenmodus bei RC-PD-IGBTs

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

Dies resultiert aus der Abschnürung der Inversionskanäle in den p-Wannen unter dem Gate. Die Stromführung im Bauelement erfolgt dadurch wieder bipolar und das Elektronen-Loch-Plasma in den konventionellen RC-IGBT-Bereichen wird signifikant erhöht. In der Endkonsequenz führt dieses Betriebsverhalten zu einer immensen Erhöhung der Reverse-Recovery- und Einschaltverluste zum Zeitpunkt des eigentlichen Reverse-Recovery-Prozesses am Ende der Verriegelungszeit [41]. Ausgehend davon, dass sich der HS-Schalter aus Abbildung 5.1 im Diodenbetrieb befindet, ist die Verriegelungszeit (t_{INT}) des Umrichters beim herkömmlichen Dioden-Ausschaltverfahren gleich der Lockzeit (t_{LOCK}).

Demgegenüber steht Abbildung 5.1 (rechtsseitig), welche das Verhalten von t_{LOCK} bei Anwendung der selektiven Lockzeitverringerung aufzeigt. Dadurch wird die Lockzeit (t_{LOCK}) deutlich kleiner als die Verriegelungszeit (t_{INT}), da der Ausschaltprozess der Gate-Emitter-Spannung direkt an das Ende der Verriegelungszeit gelegt wird. Dies ist äußerst gewinnbringend für das Ausschaltverhalten im Diodenbetrieb, da der obere Schalter auf diese Weise nahezu keine Zunahme seines internen Elektronen-Loch-Plasmas durch die Verriegelungszeit erfährt. Die Einflussnahme auf die Verriegelungszeit ist für den konventionellen IGBT-Betrieb allerdings unzulässig, da t_{INT} im IGBT-Leitfall dafür Sorge trägt, einen Halbbrückenkurzschluss zu verhindern [46]. Aus diesem Grund ist ein Prozess erforderlich, der sicherstellt, dass eine Verringerung von t_{INT} nur dann vollzogen wird, wenn der Strom in Diodenrichtung fließt. Die Verriegelungszeitverkürzung darf also nur „selektiv“ und auf den Betriebsmodus angepasst erfolgen.

5.2. RC-IGBT mit Pilotdiode (RC-PD) und selektiver Lockzeitverringerung

Zur Implementierung einer selektiven Lockzeitverkürzung im Diodenbetrieb für RC-PD-IGBTs bedarf es erneut einer Methode zur Erkennung der Stromrichtung im Gatetreiber [50]. Diese muss allerdings nur zum Zeitpunkt des eingehenden Ausschaltsignals (CTRL_au) aktiv werden und dabei eine Entscheidung über das Vorliegen eines IGBT- oder Diodenmodus treffen. Die genauen Ansteuerungsmodalitäten lassen sich in Abbildung 5.2 unter Angabe des benötigten Treiber- sowie Ansteuerungskonzeptes nachverfolgen. Aus dem ausgeschalteten Zustand (*State S0*) heraus erfolgt unter Eingang des CTRL-Signales der Übergang in den IGBT-Modus. Eine Stromrichtungsunterscheidung ist wegen der RC-PD-IGBT-Spezifika nicht erforderlich. Sobald das „CTRL_au“-Signal von der übergeordneten Steuerung eingeht, erfolgt der Abschaltvorgang. Im IGBT-Leitfall erfolgt das reguläre IGBT-Abschalten (von *State 1* nach *State 0*). Im Diodenleitfall erfolgt ein modifizierter Diodenabschaltvorgang, der der Vorlage in Abbildung 5.1 (rechtsseitig) folgt und ein verzögertes Ausschalten herbeiführt (von *State 2* nach *State 0*).

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

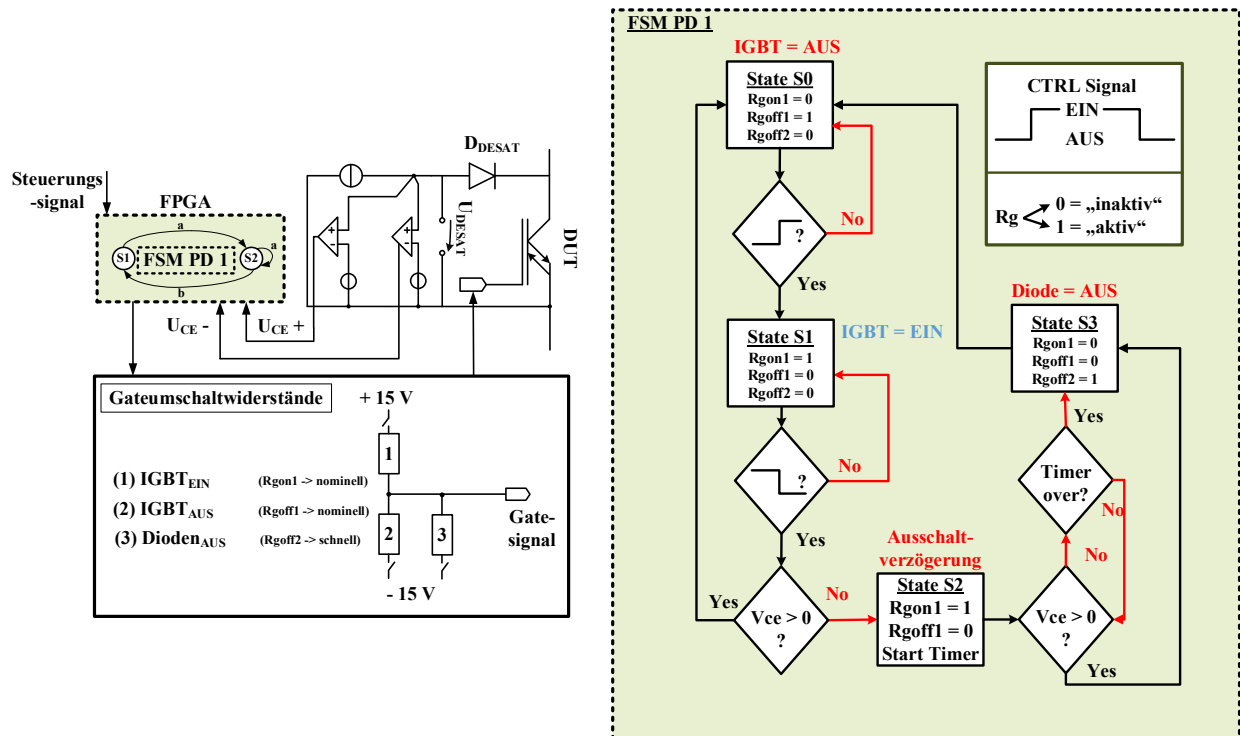


Abbildung 5.2: Links: schematische Übersicht über den verwendeten Gatetreiber. Rechts: Zustandsautomat für die zu untersuchende Ansteuerungskonfiguration [RC-PD-IGBT]

In Bezug auf den Stromrichtungswechsel während der Ausschaltverzögerung muss analog zu Kapitel 4.3 auch hier eine klare Definition für den Umgang mit dieser Anforderung geschaffen werden. Als Lösungsvariante kann dabei derartiges Verfahren werden, dass bei Erkennung des Stromnulldurchgangs (Wechsel in den IGBT Modus) eine sofortige Ausschaltung der Gate-Emitter-Spannung mit dem schnellen Diodenausschaltwiderstand ($R_{goff_schnell}$, State S3) erfolgt. Dadurch wird die Ausschaltverzögerungszeit mit sofortiger Wirkung unterbrochen und der PD-RC-IGBT in den sicher ausgeschalteten Zustand überführt. Die Umsetzung dieser Funktionalität ist durch die Stromrichtungsabfrage im Anschluss an State 2 gegeben (vgl. Abbildung 5.2). Sobald State 2 begangen wird, erfolgt die Freischaltung dieser weiterführenden Überwachungsebene. Jene beinhaltet die Überwachung des eingehenden Stromrichtungssignals und schaltet im Falle eines detektierten positiven Stroms sofort aus und bleibt ferner zwingend ausgeschaltet. Dieses Vorgehen macht es möglich, adäquat auf einen regulären Stromrichtungswechsel innerhalb der Ausschaltverzögerungszeit zu reagieren. Das dargestellte Ansteuerungsverfahren ermöglicht es, die Reverse-Recovery- sowie Einschaltverluste entscheidend zu minimieren.

Die stromrichtungsunabhängige Ansteuerung des RC-PD-IGBTs, bietet einen immensen Vorteil, da wie bei einem konventionellen IGBT, der Diodenmodus mit eingeschalteter Gate-Emitter-Spannung begangen werden kann. Dadurch wird die große Schwachstelle des RC-DC-IGBTs – die negative Beeinflussung der statischen MOS-Kontrolle durch parasitäre

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

Oszillationen auf dem Laststrom – vollständig kompensiert. Weiterhin ist der entstehende Ansteuerungsaufwand verglichen mit dem RC-DC-IGBT im Hinblick auf die gesondert eingefügte Ausschaltverzögerungszeit wesentlich reduziert, da auf die Einbindung des Diodenentsättigungspulses verzichtet wird und lediglich eine Ausschaltverzögerung eingeführt werden muss. Eine Entscheidung über die vorliegende Stromrichtung bei Eintreffen des „CTRL-aus“-Signals von der übergeordneten Steuerung muss allerdings weiterhin erfolgen. Die Stromrichtung kann hierbei wiederum auf unterschiedliche Arten ausgewertet werden:

- I. Die direkte Strommessung über einen Stromsensor (z.B. LEM-Wandler). Diese Methode besteht, wie bereits in Kapitel 2.4.1 erwähnt, durch ihre Genauigkeit und Präzision. Sie ist aber für die vorliegende Anwendung aufgrund der hohen Kosten nicht zu empfehlen. Insofern wird diese Variante nicht weiter betrachtet.
- II. Die indirekte Strommessung unter Zuhilfenahme einer HV-Abkoppeldiodenstrecke (vgl. Kapitel 2.4.2) Diese Methode besteht durch ihre Einfachheit und Kosteneffizienz. Die Abkoppeldiodenstrecke ist zwar für sämtliche Spannungsklassen geeignet, aber aufgrund des erhöhten Kriech- und Luftstreckenbedarfs bei höheren Spannungsklassen wegen des treiberseitig erhöhten Platzbedarfes, eher für niedrigere Spannungsklassen ($< 1,7$ kV) zu empfehlen.
- III. Da die Stromrichtung nur im Abschaltmoment ausgewertet werden muss, kann an dieser Stelle noch eine dritte Erkennungsvariante zum Einsatz kommen. Die eigens entwickelte „Miller-Methode“, die Rückschlüsse auf die Stromrichtung und damit den Betriebsmodus durch die Analyse des U_{GE} -Verlaufs erlaubt, ist ausführlich in [50], [86] beschrieben. Sie unterscheidet zwischen IGBT- und Diodenbetrieb, indem sie das Vorliegen eines Miller-Plateaus beim Ausschaltvorgang auswertet. Wird ein Miller-Plateau durch eine zeitabhängige Gatespannungsschwelle erkannt, führt der Gatetreiber ein konventionelles IGBT-Abschalten durch, da er sich im IGBT-Modus befindet. Wird durch die zeitabhängige Gatespannungsschwelle kein Miller-Plateau registriert, erfolgt ein spezielles Diodenausschaltregime, welches die sofortige Ausschaltung verhindert. Insgesamt ist diese Methode einfach im Gatetreiber umzusetzen (siehe GDU sowie Beschreibung der Methodik in [86]) und sehr kosteneffizient. Leider ist diese Methode nur für Bauteile geeignet, die im IGBT-Abschaltmoment ein ausgeprägtes Miller-Plateau aufweisen. Insbesondere beim Schalten niedriger Ströme in Verbindung mit Bauteilen kleiner Spannungsklassen ($< 1,7$ kV) ist der Nachweis des Millerplateaus schwierig. Belegen lässt sich dies beim Betrachten der Abbildung 5.5. Sofern ausgeprägte Millerplateaus existieren, vornehmlich innerhalb der Spannungsklassen oberhalb von 1,7 kV, konstituiert die „Miller Methode“ eine Alternative zur dezidiert eingebrachten Stromsensorik (vgl. Kapitel 2.4.1).

5.3. Vergleich Verlustreduzierung mittels selektiver Lockzeitverringern im Diodenmodus

5.3.1. Versuchsaufbauten und Messdurchführung

Alle folgenden Messergebnisse wurden mit 1200 V; 1000 A RC-PD-IGBTs bei nominalen Gate-Widerständen bei einer Temperatur von $T = 125^\circ\text{C}$ aufgenommen. Bei dem verwendeten RC-PD-IGBT-Modul handelt es sich um ein Halbbrückenmodul, bei dem jeder RC-IGBT (Low-Side- und High-Side-Schalter) einzeln von externen GDUs gesteuert werden kann [87].

Die Doppelpulstests (Kapitel 5.3.1 und Kapitel 5.3.3) wurden in einem Prüfstand (Abbildung 5.3, links) durchgeführt, der mit einem Zwischenkreiskondensator ($C_{ZK} = 2,8 \text{ mF}$) und einer Lastinduktivität ($L_L = 543 \mu\text{H}$) zur Einstellung des Stroms ausgestattet war (Prüfstand 3, Anhang A6).

Die Messungen des oszillierenden Laststroms (Kapitel 5.3.4) wurden in einer anderen Prüfstandskonfiguration (Abbildung 5.3, rechts) mit den folgenden Merkmalen durchgeführt: Zwischenkreiskondensator ($C_{ZK} = 2,8 \text{ mF}$), Lastinduktivität ($L_L = 130 \mu\text{H}$) und Lastkondensator ($C_L = 175 \mu\text{F}$).

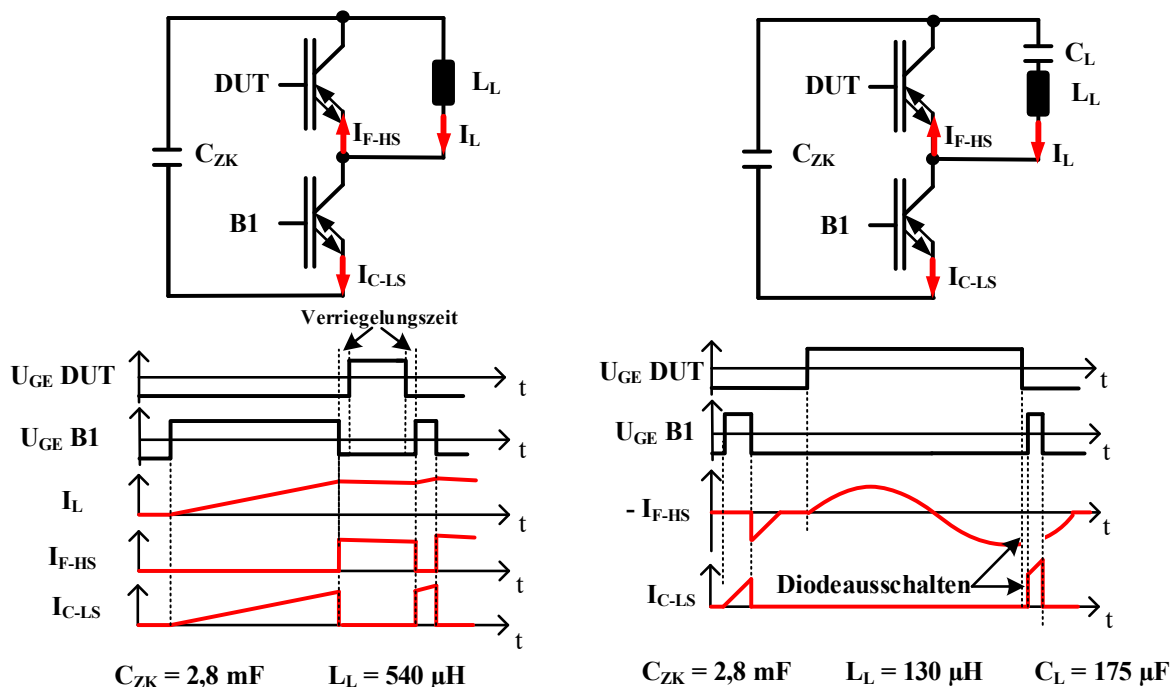


Abbildung 5.3: Versuchsaufbau „Doppelpuls“ mit zugehörigem Puls muster (links) und Versuchsaufbau „oszillierender Laststrom“ mit zugehörigem Puls muster (rechts)

5.3.2. Auswertung Verlustoptimierungspotential

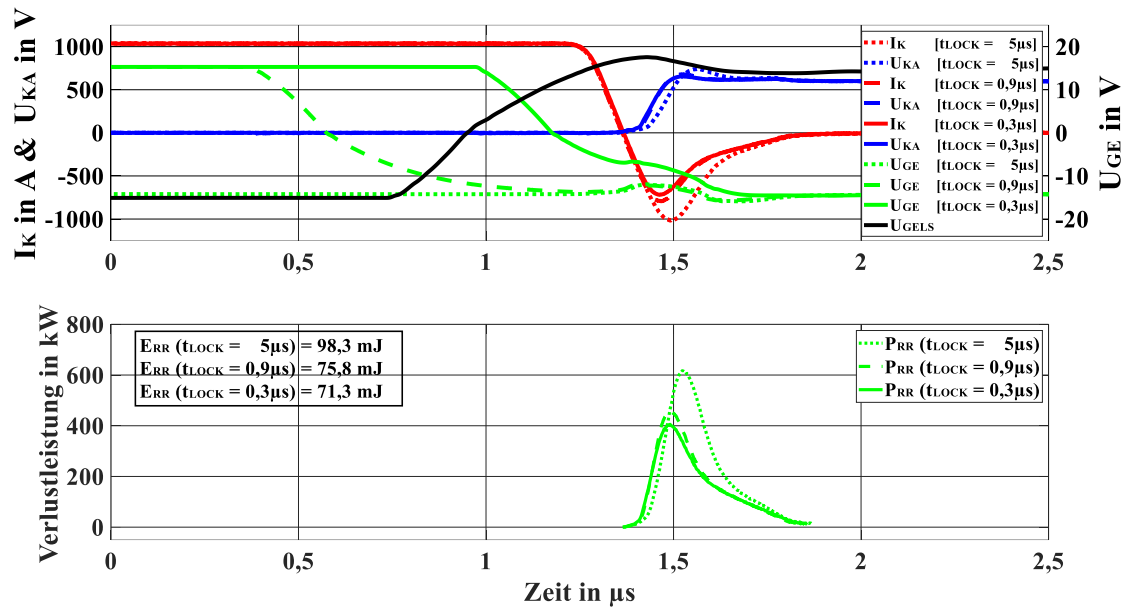


Abbildung 5.4: Reverse-Recovery-Verläufe und Reverse-Recovery-Verluste für verschiedene t_{LOCK}

Im Rahmen der durchgeführten Doppelpulsmessungen wurde die Lockzeit für den HS-RC-PD-IGBT in seiner Diodenleitphase sukzessive reduziert. Diese Lockzeitverringerung hat, wie in Abschnitt 5.1.2 proklamiert, eine deutliche Verringerung der Rückstromspitze und der Reverse-Recovery-Verluste (vgl. Abbildung 5.4) sowie der Kollektorspitzenströme und der Einschaltverluste des gegenüberliegenden Schalters zur Folge (vgl. Abbildung 5.5).

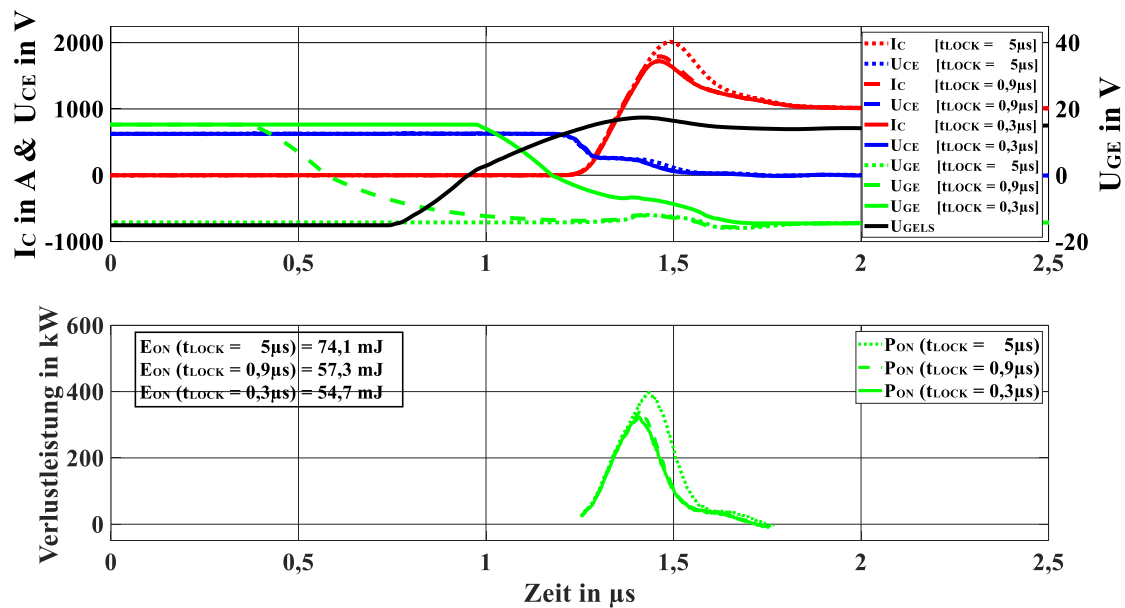


Abbildung 5.5: Einschaltverläufe und Einschaltverluste für verschiedene t_{LOCK}

Tabelle 5.1: Überblick zu Einschalt- und RR-Verlusten in Abhängigkeit von t_{LOCK}

t_{LOCK} (μs)	$I_{\text{C,max}}$ (A)	Bezug (%)	E_{ON} (mJ)	Bezug (%)	E_{RR} (mJ)	Bezug (%)	E_{TOTAL} (mJ)	Bezug (%)
10	2038	+1,6	74,7	+0,8	102,0	+3,8	176,7	+2,5
5	2005	0	74,1	0	98,3	0	172,4	0
2,5	1910	-4,7	65,5	-11,6	87,8	-10,7	153,3	-11,1
1,5	1839	-8,3	61,1	-17,5	80,3	-18,3	141,4	-18,0
0,9	1787	-10,9	57,3	-22,7	75,8	-22,9	133,1	-22,8
0,6	1750	-12,7	55,6	25,0	73,0	-25,7	128,6	-25,4
0,4	1720	-14,2	55,1	-25,6	71,5	-27,3	126,6	-26,6
0,3	1716	-14,4	54,7	-26,2	71,3	-27,5	126,0	-26,9
0,2	1797	-10,4	56,9	-23,2	75,4	-23,3	132,3	-23,4

Alle erhaltenen Messergebnisse sind in Tabelle 5.1 quantifiziert und belegen die signifikante Wirksamkeit der angewendeten selektiven Lockzeitverringerung innerhalb des Diodenmodus. Für den Wert der "Bezugs"-Spalten wird der Zeilenwert (z.B. $t_{\text{LOCK}} = 0,3 \mu\text{s}$) ins Verhältnis zum Referenzwert ($t_{\text{INT}} = t_{\text{LOCK}} = 5 \mu\text{s}$ [moderate Umrichterverriegelungszeit], fett) gesetzt. Der Ausgabewert (in %) gibt also an, um wie viel der Testwert unter dem Referenzwert liegt. Die wesentliche Erkenntnis aus den gewonnenen Messwerten ist, dass sich die betrachteten Verlustparameter direkt proportional zur Verkürzung der Lockzeit verhalten. Ebenfalls ist erkennbar, dass die maximale Verlustreduzierung auf ein Minimum ($t_{\text{LOCK}} = 0,3 \mu\text{s}$) konvergiert. Eine weitere Verringerung von t_{LOCK} führt zu Aufsteuerungsprozessen und damit einhergehenden Querschüdeffekten. Diese bringen ein Wiederaufsteigen der Verlustparameter mit sich (vgl. $t_{\text{LOCK}} = 0,2 \mu\text{s}$).

Weiterhin wurden Messungen mit einer größeren $t_{\text{LOCK}} = 10 \mu\text{s}$ durchgeführt (erste Zeile der Tabelle 5.1). Sie zeigen eine Erhöhung der betrachteten Parameter und offenbaren zeitgleich einen weiteren relevanten Aspekt. Das Plasma im Bauelement nähme bei längeren Verriegelungszeiten ($t_{\text{INT}} > 5 \mu\text{s}$) kaum noch zu. Dies bestätigen auch die in [50] erlangten simulativen Ergebnisse zu diesem Themenbereich.

5.3.3. Ermittlung des Verriegelungszeitbedarfs

Das Ziel dieser Versuchsreihe ist es, die maximalen Zeitdauern für das IGBT-Ausschalten zu ermitteln. Da der Ausschaltvorgang mit abnehmendem Kollektorstrom länger dauert, wurde versucht, die maximale Ausschaltzeit durch Abschalten eines möglichst minimalen Stroms zu ermitteln (siehe Abbildung 5.6). Der Abschaltvorgang gilt als abgeschlossen, wenn U_{CE} die Zwischenkreisspannung erreicht und kurz darauf der Kommutierungsvorgang des Kollektorstroms in die gegenüberliegende Diode einsetzen kann.

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

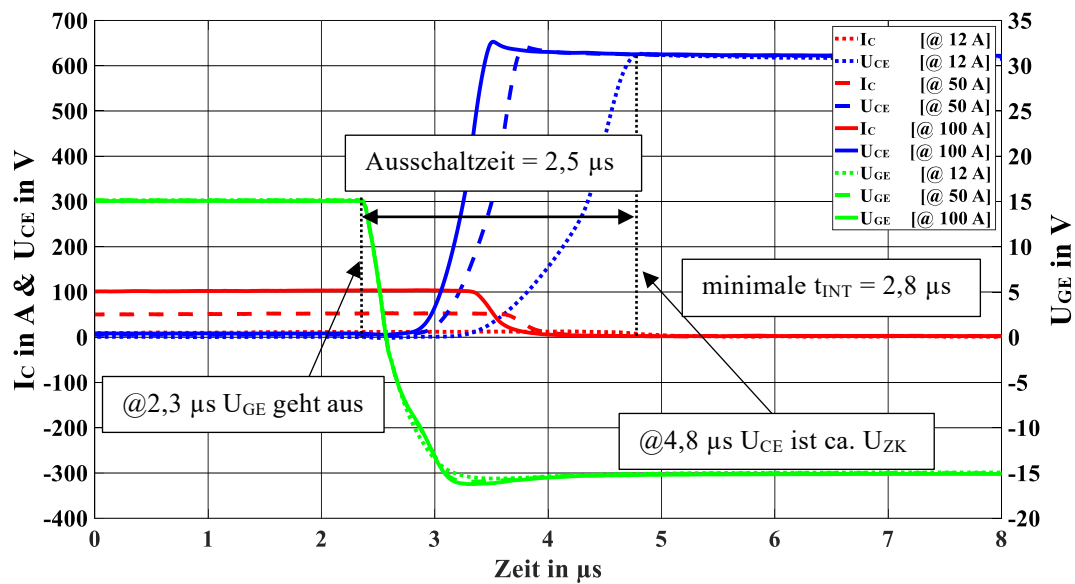


Abbildung 5.6: Ermittlung der minimalen IGBT-Ausschaltdauer

Mit dem Wissen um die maximale Abschaltzeit bei minimalem Strom wird es möglich, eine faire und vergleichbare Umrichterverriegelungszeit für das spezifische Bauteil zu definieren. Zu dieser festgelegten Verriegelungszeit können die erhaltenen Ergebnisse aus den vorangegangenen Messungen in Beziehung gesetzt werden, um die objektiv erreichbaren Verlusteinsparungen zu definieren⁹.

Die erzielten Ergebnisse erlauben unterschiedliche Vorgehensweisen: Erstens wird die Verriegelungszeit fast ohne zeitlichen Sicherheitspuffer übernommen. Das bedeutet, dass die ermittelte Ausschaltzeit von 2,5 μs (Abbildung 5.6) auf eine Verriegelungszeit von 3 μs aufgerundet wird. Dies wäre relativ "knapp" und würde keinen Raum für anfallende Eventualitäten (z.B. noch geringere Kollektorströme, oder Laufzeitjitter) lassen. Daher wird die Wahl der zweiten Herangehensweise empfohlen, die die Einführung eines zeitlichen Sicherheitspuffers beinhaltet, der möglichen Verzögerungen entgegenwirken kann. Hier könnte die Verriegelungszeit "moderat" auf 4 μs oder "konservativ" auf 5 μs erhöht werden. Die Ergebnisse für diese Fälle sind in Tabelle 5.2 dargestellt.

⁹ Es gilt zu beachten, dass während der Messversuche mit Nenngatewiderständen geschaltet wurde. Es kann davon ausgegangen werden, dass Treiber-intern ein dezidiert Kurzschlussausschaltwiderstand für Verfügung steht.

Tabelle 5.2: Übersicht über die Einschalt- und RR-Verluste für drei verschiedene Verriegelungszeiten [t_{INT}]

	Verriegelungszeit (μs)	Lockzeit (μs)	$E_{RR} + E_{ON}$ (mJ)	Bezug (%)
“ambitioniert”	3	3,0	159,6	/
	3	0,9	133,1	-16,6
	3	0,3	126,0	-21,1
“moderat”	4	4,0	167,3	/
	4	0,9	133,1	-20,4
	4	0,3	126,0	-24,7
“konservativ”	5	5,0	172,4	/
	5	0,9	133,1	-22,8
	5	0,3	126,0	-26,9

5.3.4. Anwendungsfall: niederfrequent oszillierender Laststrom

Die messtechnische Evaluierung der Schalteigenschaften kann mittels Doppelpulstest erfolgen. Bei der Umsetzung dessen benötigt man strenggenommen keinen intelligenten Treiber, da die entsprechend benötigten Pulsmuster auch manuell vorgegeben und mittels blindem (einfachem) Treiber umgesetzt werden können. Zur realitätsnahen Validierung der durch den intelligenten Treiber modellierten Ansteuerung lässt sich das Schaltverhalten zu verschiedenen Zeitpunkten innerhalb eines niederfrequent oszillierenden Laststroms darstellen. Dazu erfolgte die Erstellung eines Versuchsaufbaus (vgl. Abbildung 5.3, rechts), der mithilfe eines L-C-Schwingkreises für die Bereitstellung eines niederfrequent oszillierenden Laststromes sorgt. Innerhalb des Schaltversuches wird zunächst der Schwingkreis-kondensator durch das Einschalten des unteren RC-IGBTs geladen. Anschließend kann die Oszillation des Laststroms einsetzen, sobald das DUT sein Einschaltsignal von der übergeordneten Steuerung erhält. Es kam zur näheren Betrachtung zweier verschiedener Ausschaltzeitpunkte:

1. Das Ausschaltsignal für das DUT wird innerhalb der positiven Laststromhalbwelle gegeben.

Der Treiber muss erkennen, dass ein positiver Kollektorstrom geführt wird und dementsprechend ein IGBT-Ausschaltvorgang zu erfolgen hat. Dieser muss sofort initiiert werden, um das DUT zuverlässig ausgeschaltet zu haben, bevor der gegenüberliegende Schalter nach einer eingestellten Verriegelungszeit von $t_{INT} = 5 \mu s$ eingeschaltet wird. Dieses Verhalten lässt sich in Abbildung 5.7 nachverfolgen. Wichtig hierbei ist die Erkenntnis, dass der Treiber funktionsgemäß und korrekt abschaltet. Anhand des in grün (durchgezogene Linie) dargestellten HS-Gate-Emitter-Signals lässt sich nachvollziehen, dass dem eingehenden CTRL-Signal (schwarz) der übergeordneten Steuerung direkt gefolgt wird.

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

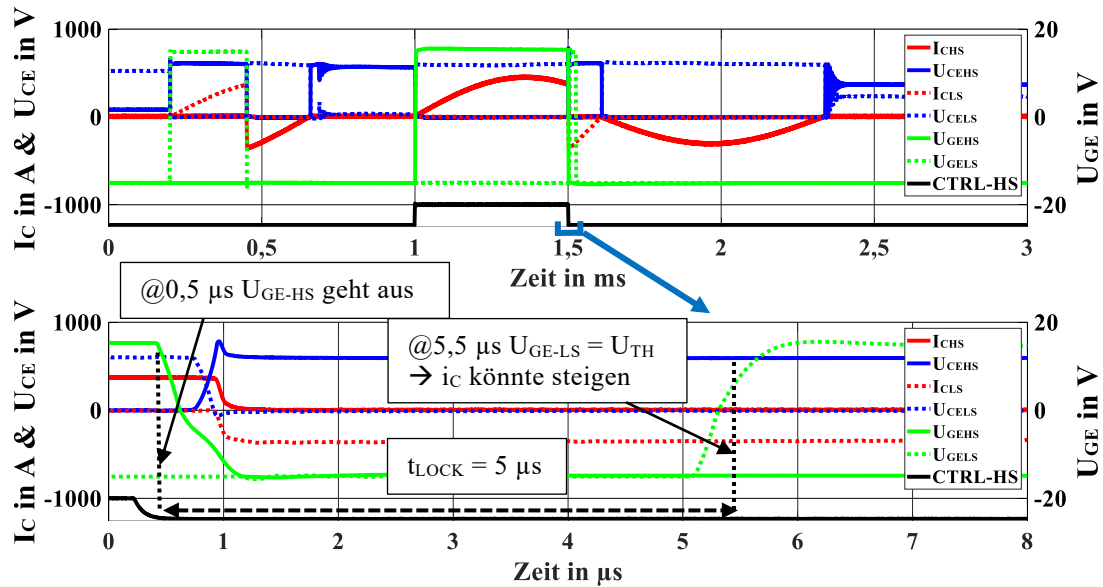


Abbildung 5.7: Oben (makroskopisch): IGBT-Ausschalten innerhalb der positiven Stromhalbperiode Unten: (mikroskopisch): Bestimmung der Lockzeit anhand von U_{GE-HS} und I_{C-LS}

Der zeitliche Versatz (~ 250 ns) zwischen beiden Signalen entsteht aufgrund der Durchlaufzeiten, die bei der Signalbearbeitung im FPGA auf bei der Weiterleitung auf dem Treiber entstehen. Diese können je nach Treiber (Bauelemente) und FPGA (Taktfrequenz) variieren, sind allerdings als konstante Größen anzusehen und damit bei der Auslegung für Timingereignisse wie Verriegelungs- und Lockzeiten unkritisch. Dies lässt sich in Anbetracht der Verriegelungszeit zwischen oberem (grün, durchgezogen) und unterem (grün, gestrichelt) RC-IGBT erkennen. Da bei dieser Messung der einsetzende Stromfluss des gegenüberliegenden Schalters nicht zur Bestimmung der Verriegelungszeit herangezogen werden kann, wird für die Approximation des Verriegelungszeitendes das Erreichen der Schwellspannung ($U_{GE-LS} = U_{TH}$) des unteren Gatetreibers gewählt.

2. Das Ausschaltsignal für das DUT wird innerhalb der negativen Laststromhalbperiode gegeben.

Der Treiber muss dabei erkennen, dass ein negativer Kollektorstrom geführt wird und dementsprechend ein modifizierter Dioden-Ausschaltvorgang vollzogen werden muss. Im Gegensatz zu einem konventionellen IGBT-Treiber darf dem übergeordneten Ausschaltsignal nicht direkt gefolgt werden. Vielmehr muss der Treiber das Ausschalten verzögern. Die Verzögerungszeit kann dabei individuell für jede Spannungsklasse und jeden Anwendungsfall festgelegt werden. Im vorliegenden Messbeispiel beträgt diese $4 \mu s$ und führt dadurch zu einer moderaten Lockzeit (t_{LOCK}) von $1 \mu s$.

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

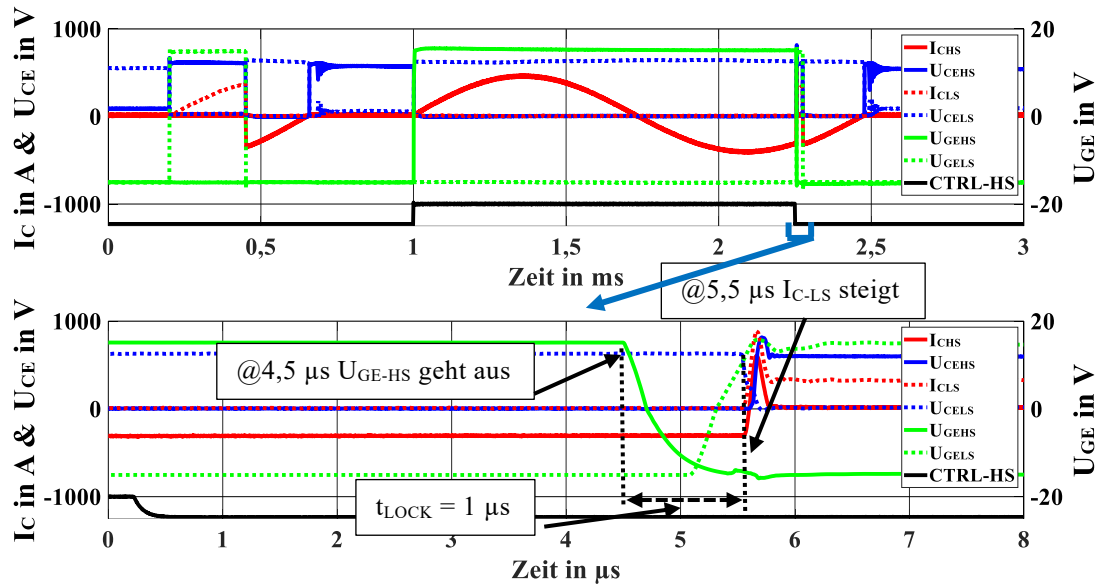


Abbildung 5.8: Oben (makroskopisch): IGBT-Ausschalten innerhalb der negativen Stromhalbwelle Unten: (mikroskopisch): Bestimmung der Lockzeit anhand von U_{GEHS} und I_{CLS}

Abbildung 5.8 zeigt, wie bereits Abbildung 5.7 für den IGBT-Ausschaltvorgang, nun den entsprechenden Verlauf für den Diodenausschaltvorgang. Es ist erkennbar, dass die von der übergeordneten Steuerung vorgegebene Verriegelungszeit von $t_{INT} = 5 \mu s$ (ca. $CTRL_HS$ (schwarz) "aus" bis U_{GE-LS} "ein" (gestrichelt grün)) nicht umgesetzt wird. Der Treiber erkennt mithilfe seiner Stromrichtungserkennung den Diodenmodus. Im FPGA erfolgt dementsprechend die Modifikation des Ausschaltverlaufs, der in einer Reduzierung der wirkenden Verriegelungszeit bzw. präziser ausgedrückt in einer potentiell minimalen Lockzeit mündet. Die im vorliegenden Beispiel resultierende Lockzeit beträgt moderate $1 \mu s$ und errechnet sich (wie bereits in Kapitel 2.3.2 ausführlich besprochen) aus dem zeitlichen Delta zwischen der ausschaltenden Gate-Emitter-Spannung des DUTs und dem einsetzenden Stromfluss im gegenüberliegenden Schalter. Die Funktionalität des Gatetreibers (Hardware) in Kombination mit dem vorgestellten Ansteuerungsprinzip (Software) ist damit belegt [88]. Die resultierenden Auswirkungen des vorgestellten Ansteuerungsprinzips auf die Verlustbilanz (Schaltverluste) werden nachfolgend, im Vergleich mit einem konventionellem Gate-treiber, betrachtet.

Abbildung 5.9 zeigt den Verlauf des Diodenausschaltens und Abbildung 5.10 den Einschaltvorgang des gegenüberliegenden RC-IGBTs. Anhand der eingetragenen Gate-Emitterspannung (grün, gepunktet) lässt sich die durch den Treiber selbstständig initiierte Beeinflussung des Ausschaltvorgangs nachvollziehen. Zur besseren Verdeutlichung des positiven Effektes der verwendeten intelligenten Ansteuerung auf die Reverse-Recovery- und Einschaltverluste, sind diese in einem zweiten Messversuch den resultierenden Reverse-Recovery- und Einschaltverläufe ohne intelligente Ansteuerung gegenübergestellt.

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

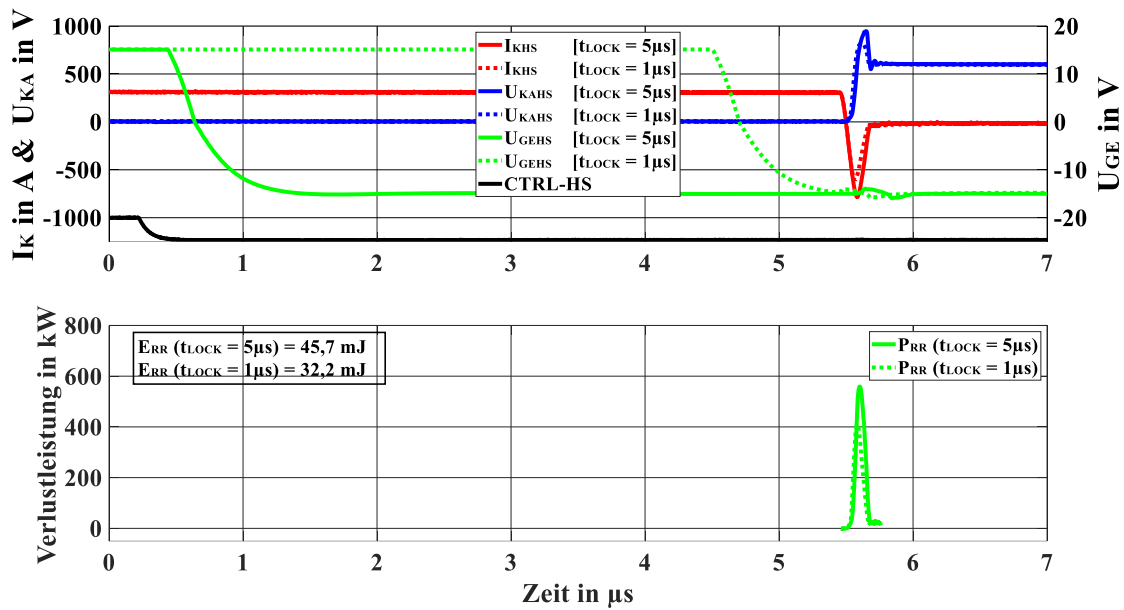


Abbildung 5.9: Dioden Reverse-Recovery-Verhalten samt zugehöriger Verlustauswertung der Reverse-Recovery-Verluste

Hierzu wurde ein blinder Gatetreiber (grün, durchgezogen) verwendet, der ausschließlich den eingehenden Signalen der übergeordneten Steuerung folgt und dadurch konventionelle Lockzeiten von $t_{\text{LOCK}} = 5 \mu\text{s}$ generiert. Die vergleichende Gegenüberstellung vor allem in Bezug auf Strom- sowie Spannungsverläufe und die daraus resultierende Bestätigung über das signifikante Verlustreduzierungspotential der in diesen Abschnitten erläuterten PD-RC-IGBT Ansteuerung, seien hiermit dargestellt und umfassend belegt.

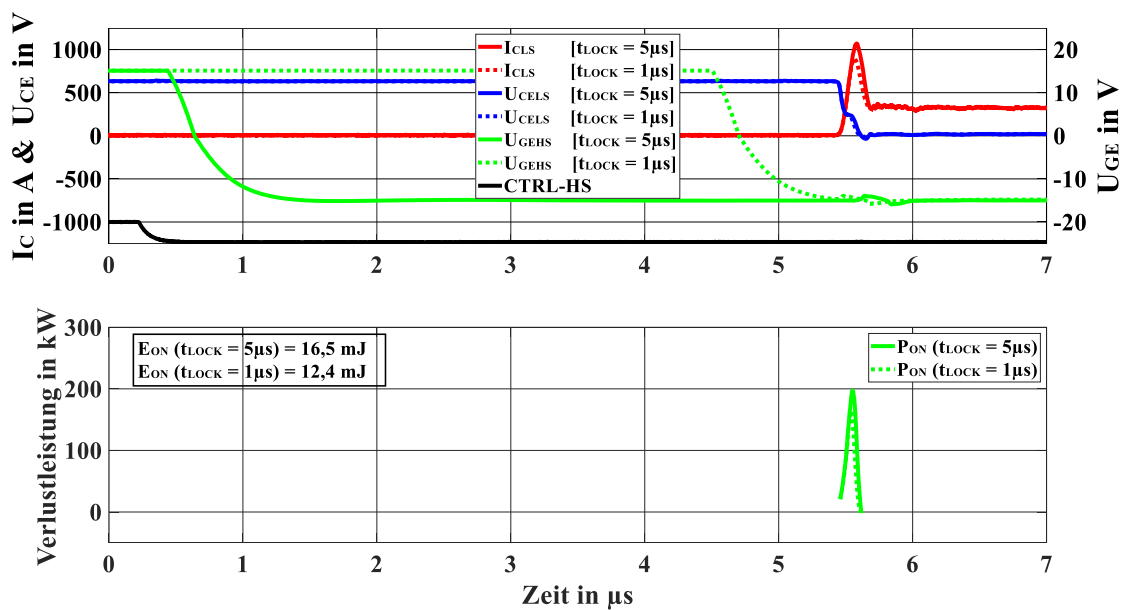


Abbildung 5.10: IGBT-Einschaltverhalten samt zugehöriger Verlustbetrachtung der Einschaltverluste

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

Im Rahmen der Messungen konnte die deutliche Reduzierung der Schaltverluste gezeigt werden. Die eingeführte selektive RC-PD-Steuerung ist in der Lage, die Schaltverluste

$$\text{mittlerer Reduktionswert} = (\text{Verlustreduzierung } E_{\text{EIN}} + \text{Verlustreduzierung } E_{\text{ERR}})/2$$

für den gegebenen Arbeitspunkt um 25,9 % zu reduzieren. Der Vergleich, insbesondere hinsichtlich der Strom- und Spannungseigenschaften sowie der deutlichen Verlusteinsparung zwischen beiden GDU-Varianten macht deutlich, dass der Einsatz der neuartigen RC-PD-IGBT-Ansteuerung uneingeschränkt zu empfehlen ist [86].

Abschließend soll noch einmal hervorgehoben werden, dass der allgemeine Ansteueraufwand verglichen mit dem der RC-IGBTs der ersten Generation (RC-DC) drastisch reduziert ist. Der RC-PD-IGBT benötigt für den Normalbetrieb keine stromrichtungsabhängige Ansteuerung und darf dementsprechend im Diodenmodus bei +15 V betrieben werden. Die Stromrichtungserkennung sorgt ausschließlich zum Abschaltzeitpunkt für die selektive Bestimmung des Betriebsmodus. Im Falle eines vorliegenden Diodenmodus resultiert daraus die gewünschte Lockzeitverringerung, die, wie aufgezeigt, in der Lage ist, signifikante Schaltverlustreduzierungen (E_{EIN} , E_{ERR}) herbeizuführen.

5.4. Finale Ergebnisbewertung

In Kapitel 5.3.2 sowie Kapitel 5.3.3 [88] wurde aufgezeigt, inwieweit die Anwendung der selektiven Lockzeitverringerung in der Lage ist, die Verlustbilanz von Einschalt- und Reverse-Recovery-Verlusten positiv zu beeinflussen. Dies geschah in Abhängigkeit von der anwendungsspezifischen Verriegelungszeit (vgl. Tabelle 5.2) einerseits sowie von der resultierenden Lockzeit (vgl. Tabelle 5.1) andererseits. Insgesamt wurde deutlich, dass das vorgestellte Verfahren die Einschalt- sowie Reverse-Recovery-Verluste des betreffenden RC-PD-IGBTs bei moderaten Rahmenbedingungen ($t_{\text{LOCK}} = 0,9 \mu\text{s}$ und $t_{\text{INT}} = 4 \mu\text{s}$) um ca. 20 % absenken kann. Dies ist ein hervorragendes Ergebnis, welches nun allerdings noch einmal vor dem Hintergrund der modulspezifischen Leitverluste betrachtet werden kann.

Tabelle 5.3: Vergleich der Kollektor-Emitter- sowie Diodendurchlassspannung (@ $T = 125^\circ\text{C}$) beim konventionellen und RC-IGBT Halbbrückenmodul

Produkt	<u>Datenblattwerte</u>	
	1200 V 800 A IGBT [87]	1200 V 1000 A RC-IGBT [89]
Produktname	2MBI800XNE120-50	2MBI1000XRNE120-50
$U_{\text{CE(sat)}} @ I_{\text{NENN}}$ und $U_{\text{GE}} = +15 \text{ V}$	1,8 V	1,9 V
$U_{\text{CE(sat)}} @ 1000 \text{ A}$ und $U_{\text{GE}} = +15 \text{ V}$	2,1 V	1,9 V
$U_{\text{F}} @ I_{\text{NENN}}$ und $U_{\text{GE}} = 0 \text{ V}$	1,65 V	1,9 V
$U_{\text{F}} @ 1000 \text{ A}$ und $U_{\text{GE}} = +15 \text{ V}$	1,8 V	$\approx 2,0 \text{ V}$ [11]

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

In Tabelle 5.3 ist der Vergleich der Datenblätter des 2MBI800XNE120-50 (1200 V, 800 A, konventioneller IGBT, [87]) sowie des 2MBI1000XRNE120-50 (1200 V, 1000 A, RC-IGBT, [89]) aufgeführt. Zunächst muss erwähnt werden, dass sich die im Datenblatt angegebenen Diodendurchlasswerte (Zeile 3) auf eine vorliegende Gate-Emitter-Spannung von $U_{GE} = 0 \text{ V}$, also auf den ausgeschalteten Zustand, beziehen. Für den proklamierten Anwendungsfall befindet sich der RC-PD allerdings während des Diodenleitfalls im eingeschalteten Modus ($U_{GE} = +15 \text{ V}$) woraufhin sich eine weitere Verschlechterung der finalen Durchlasseigenschaften einstellt. Vergleichend kann hier auf *Yamano et al.* referenziert werden. In [11] wird angegeben, dass sich die Differenz der Durchlassspannung im Diodenmodus zwischen $U_{GE} = 0 \text{ V}$ und $U_{GE} = +15 \text{ V}$ zu einem Wert $\approx 0,1 \text{ V}$ ergibt. Daraus folgt die in Zeile 4 dargestellte finale Diodendurchlassspannung für den RC-IGBT.

Beim Vergleich der Durchlassspannungen aus Tabelle 5.3 ist erkennbar, dass:

- $U_{CE(sat)}$ im RC-IGBT für den IGBT-Betrieb bei $I_C = 1000 \text{ A}$ und $U_{GE} = +15 \text{ V}$ niedriger ist als im konventionellen IGBT-Modul. Dies ist plausibel, da die aktive IGBT-Chipfläche im RC-IGBT-Modul größer ausfällt, als im konventionellen IGBT-Modul. Daher sinkt die Stromdichte pro Fläche, was bei gleichen Chipeigenschaften (Dicke, Dotierung) zu einem Absinken der Durchlassspannung führt.
- U_F im RC-IGBT für den Dioden-Betrieb anders verhält. Bei $I_K = 1000 \text{ A}$ und $U_{GE} = +15 \text{ V}$ ist erkennbar, dass U_F im RC-IGBT größer ist als im konventionellen IGBT-Modul. Dies ist zunächst einmal nicht plausibel, da auch in diesem Zusammenhang gilt, dass die aktive Dioden-Chipfläche im RC-IGBT-Modul größer ist, als im konventionellen IGBT-Modul¹⁰. Daher sinkt auch hier die Stromdichte pro Fläche, was bei gleichen Chipeigenschaften (Dicke, Dotierung) ebenso zu einem Absinken der Durchlassspannung führen sollte.

Herstellerseitig ist es möglich, die elektrischen Eigenschaften (über Schichtdicke und Dotierungskonzentration) des Halbleiterbauelementes derartig zu modifizieren, dass sich gute Schaltverlustergebnisse durch schlechtere Durchlasseigenschaften „erkaufen“ lassen. Wie bereits ausgeführt, ist der Durchlass ein direktes Abbild des Elektronen-Loch-Plasmas im Bauelement. Eine hohe Plasmakonzentration bedeutet einen geringen Durchlass und andersherum. Die Manipulierung dieses „Trade-off“ ist ein probates Mittel, um Bauelemente anwendungsspezifisch zu modifizieren.

¹⁰ Dieser Effekt sollte sogar bedeutend größer ausfallen, da die Flächenverhältnisse im konventionellen IGBT-Modul je nach Anwendung eher zugunsten des IGBTs ausgerichtet sind.

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

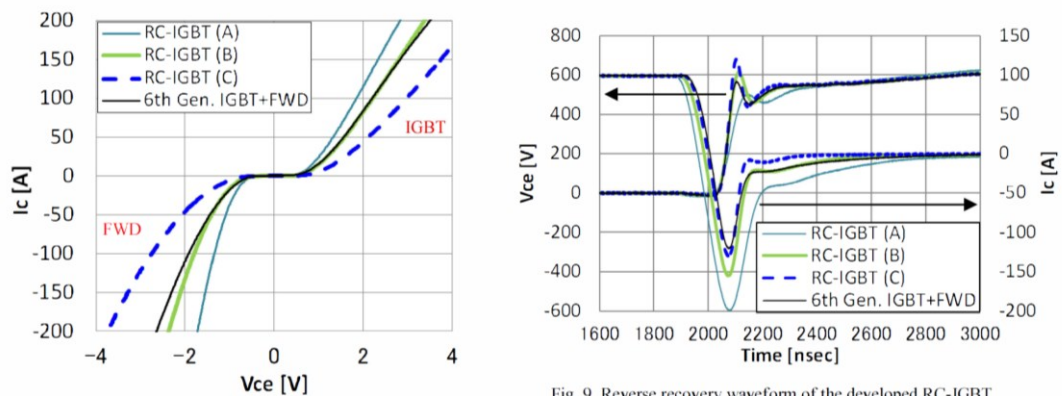


Fig. 9 Reverse recovery waveform of the developed RC-IGBT

Abbildung 5.11: Zusammenhang von Durchlasscharakteristik und Schaltverhalten verschiedenartiger Leistungshalbleiterkonfigurationen [90]

Da für höherfrequent schaltende Anwendungen (2...5 kHz), wie sie in Spannungsklassen unter 3,3 kV üblich sind, Schaltverluste einen höheren Anteil an den Gesamtverlusten aus Schalt- und Leitverlusten aufweisen, ist die herstellerseitige Reduzierung dieser ein probates Mittel. In Abbildung 5.11 [90] lässt sich nachvollziehen, dass gezielt schlechtere Durchlasswerte kreiert werden können, um bessere Schaltverlustergebnisse zu generieren.

Dies deckt sich mit den in Tabelle 5.3 aufgezeigten Werten, wonach die Schaltverlusteigenschaften des RC-IGBTs im Diodenmodus derartig modifiziert sind, dass sie eine Effizienzoptimierung für höherfrequent schaltende Anwendungen bieten.

Zusammenfassend kann davon ausgegangen werden, dass das Verlustreduzierungspotential der RC-PD-IGBT Ansteuerung (selektive Lockzeitverringerung) sogar leistungsfähiger würde, wenn der aufgezeigte RC-IGBT nicht auf Schalt-, sondern auf Durchlassverluste optimiert wäre. Aus besseren Durchlasseigenschaften resultierte eine höhere Elektronen-Loch-Plasmakonzentration im Bauelement. Demzufolge könnte mittels selektiver Lockzeitverringerung ein verhältnismäßig noch größerer Teil dieses Plasmas ausgeräumt werden, was die Leistungsbilanz zusätzlich steigerte.

5. RC-PD-IGBT sowie dessen spezifische Ansteuerung

das „*CRTL_aus*“-Signal eingeht. Ist dies der Fall, so erfolgt die bereits aus Abbildung 5.2 bekannte Überprüfung der Stromrichtung (selektiv), die entweder zu einem sofortigen Ausschalten aus dem IGBT-Modus bei positivem Strom (*State S0*) oder zum verzögerten Ausschalten bei negativem Strom (*State S3*) führt.

- Bei negativem Strom im Einschaltmoment des Bauelements erfolgt die Begehung des zusätzlich eingefügten Diodenpfades über den *State S2*. Von nun an kommt es kontinuierlich zur Überwachung der Stromrichtung.
 - Erfolgt ein Übergang in den IGBT-Modus, so wird der Diodenpfad verlassen und sofort in den IGBT-Pfad übergegangen (*State S1*). Wobei dieser durch einen weiteren potentiellen Stromrichtungswechsel nicht wieder verlassen werden kann.
 - Sofern bis zum Eingang des Ausschaltsignals kein Stromrichtungswechsel erfolgt, wird der *State S2* über die *States S3* sowie *State S4* verlassen. Hierbei kommt es zur Ausführung der Ausschaltverzögerung in Form eines Diodenentsättigungspulses.

Insgesamt ergibt sich durch dieses Ansteuerungsverfahren eine Komplexitätserhöhung für die FSM, welche durch das entsprechende Verlusteinsparungspotential kompensiert würde. Die Idee zu dem eben beschriebenen Ansteuerungsschema wurde innerhalb der Universität Rostock weiterverarbeitet und in Verbindung mit der Erstellung eines „low-cost-Gate-Treiber“ in [93] vorgestellt.

6. Diskussion und Ausblick

Der Reverse-Conducting IGBT ist auch über eine Dekade nach seiner Markteinführung noch ein hochinnovatives Bauelement, das einer stetigen technologischen Weiterentwicklung unterliegt. Hierbei existieren unterschiedliche RC-IGBT Modullösungen:

- Fuji - 2MBI1000XRNE120-50 [94]
- Fuji - 2MBI2400XRXG170-50 [9]
- ABB - 5SJA3000L520300 [8], [95]

Diese Lösungen sind kommerziell erwerbbar und fester Bestandteil von industriellen Anwendungen. Der Durchbruch der RC-IGBT-Technologie im Sinne eines konstanten Einzugs in standardisierte technische Applikationen über einen Sperrspannungsbereich steht dabei noch aus. Bisher, und dies gilt im Hinblick auf die erste RC-IGBT Generation (RC-DC), liegt die Hemmschwelle in der Ansteuerkomplexität. Aus Anwendersicht sind dafür zwei Hauptcharakteristika ursächlich:

1. Die zu komplexe Umsetzung der grundlegenden Ansteuerungsmechanismen (statische und dynamische MOS-Kontrolle Kapitel 2.3.1 respektive 2.3.2)
2. Die Notwendigkeit über die vollständige Kenntnis der Applikationsspezifika, die für die Kompensation der hochfrequenten parasitären Oszillationen (vgl. Kapitel 4.4) bereits im Vorfeld der Treiberausgestaltung zwingend erforderlich ist.

Insgesamt, und dies zeigt die vorliegende Arbeit eindeutig auf, lassen sich die Vorteile der RC-DC-IGBT-Technologie durch eine Ansteuerungsmethodik umsetzen. Aus Anwenderperspektive ist dies jedoch nicht ausreichend. Die genannten Aspekte sind insgesamt zu komplex und risikoreich, da eine komplette Erneuerung des Ansteuerungsapparates für den Leistungsteil (übergeordnete Steuerung und/oder Gatetreiber) benötigt werden.

Abhilfe kann an dieser Stelle der in Kapitel 5 beschriebene Technologiewandel zur zweiten RC-IGBT Generation (RC-PD) schaffen. Durch die eingeführten Pilotdiodenbereiche wird es möglich, sämtliche Ansteuerungsmechanismen analog zum konventionellen IGBT beizubehalten. Dies erlaubt, dass der RC-PD-IGBT mittels konventioneller IGBT-Treiber-Technologie betrieben werden kann. Somit ist keinen zusätzlichen Anforderungen an Ansteuerungsmodalitäten Genüge zu leisten.

Als großer Nachteil verbleiben die erhöhten Schaltverluste, die die Energieeffizienz des Bauelements und damit der gesamten Anwendung, vor allem in Abhängigkeit der Spannungs-klasse, stark limitieren. An dieser Stelle bietet diese Dissertation ein vergleichbar einfach anzuwendendes und robustes, applikationsunabhängig funktionales Ansteuerungsverfahren an. Jenes beruht auf einfachen ansteuerungstechnischen Prinzipien, die die Schaltverlustreduzierung des Bauelements sowie die Anhebung der daraus resultierenden Wirkungsgraderhöhung der Gesamtapplikation ermöglicht.

Dadurch, dass FUJI mit seiner RC-Technologie die Spannungs-klassen von 1200 V und 1700 V erschlossen hat, tritt ein wesentlicher industrieller Sektor als potentieller zukünftiger Profiteur auf den Plan. Es handelt sich hierbei um den Windenergiesektor. Dabei können im Speziellen Anwendungen profitieren, bei denen der Systemwirkungsgrad nur eine sekundäre Rolle spielt. Eine solche Anwendung ist der maschinenseitige Umrichter („*Machine Side Converter*“ – MSC) einer doppelt gespeisten Asynchronmaschine wie er vorwiegend im Bereich der Onshore-„*Windenergieanlagen*“ (WEA) zum Einsatz kommt. Der Hauptumrichter der WEA arbeitet dabei unter Berücksichtigung der Niederspannungsrichtlinie, weshalb eine AC-seitige Maximalspannung von 1000 V eingehalten werden muss. In dieser Konfiguration weist ein Zweipunktumrichter typischerweise Nennzwischenkreisspannungswerte im Bereich von 1150 V bis 1500 V auf. Dementsprechend können RC-PD-IGBTs der Spannungs-klasse 1700 V oder 2300 V¹¹ eingesetzt werden. Die leistungselektronischen Hauptanforderungen an die Umrichtercharakteristika sind dabei grundlegend folgende [96]:

- Robustheit gegenüber Fehlermechanismen (I^2t)
Während der Stator starr mit dem Netz verbunden ist, sorgt der MSC dafür, dass der Rotor der Asynchronmaschine adäquat angesteuert wird. Kommt es innerbetrieblich zu einem drastischen Absinken der Netzspannung (netzseitiger Kurzschluss), so fällt die Statorspannung und ändert transient die Magnetfeldbedingungen für den Rotor. Infolgedessen kommt es zu einer Spannungserhöhung, die über den MSC an den Zwischenkreis weitergegeben wird. Dabei sehen die Dioden ein Diodenstoßstromereignis. Bei konstant bleibendem I^2t /Fläche (im Vergleich zum konventionellen IGBT Modul) werden die Auswirkungen des eingepprägten Stoßstroms durch die anteilmäßig höhere Diodenfläche im RC-IGBT drastisch reduziert.

¹¹ Ob, wie und wann die Ausgestaltung eines 2300 V RC-PD-Bauelementes aussieht respektive erfolgt, bleibt zum Zeitpunkt des Abschlusses dieser Arbeit offen. Die Potentiale sind vorhanden und könnten in der Zukunft genutzt werden.

6. Diskussion und Ausblick

- Leistungsdichte

Zur Erhöhung der Leistungsdichte muss der RC-IGBT verglichen mit seinem konventionellen IGBT-Pendant aus der gleichen Modulspannungsklasse bei gleicher maximaler Sperrschichttemperatur (T_{Jmax}) mehr Strom führen können. Einerseits unterstützt die verhältnismäßig größere IGBT-Chips-Fläche diesen Prozess, andererseits wirken die erhöhten RC-spezifischen Schaltverluste diesem entgegen. Letztendlich muss also der bessere R_{TH} der Ein-Chip-Lösung die Limitierung aus den Schaltverlusten überkompensieren, um die Leistungsdichte des Moduls steigern zu können. Ist dies gegeben, können durch den Einsatz des RC-IGBTs entweder die maximale Leistungsfähigkeit des Umrichters oder aber seine Lebensdauer erhöht werden.

- Lebensdauer

Die Lebensdauer eines Halbleitermoduls ergibt sich maßgeblich durch thermische Zyklen, definiert durch Spannungs- und Strombelastungen. Hohe Betriebstemperaturen und häufige Temperaturwechsel führen zu Materialermüdung, insbesondere in den Bondverbindungen und Lötstellen. Das thermomechanische Wechselspiel zwischen IGBT- und Dioden-Chip im konventionellen IGBT Modul kann im RC-IGBT umgangen werden. Die Ein-Chip-Technologie sorgt für eine homogene Verlustleistungsverteilung sowie für drastisch reduzierte thermische Hübe.

- Schalt- und Durchlassverluste

Die Gesamt-IGBT- und -Diodenfläche im RC-IGBT ist wesentlich größer als bei einem konventionellen IGBT-Modul. Insbesondere die Diodenverluste, die im Vergleich vor allem bei niedrigen Stromdichten zu massiv mehr Q_{RR} führen, steigern die Einschalt- sowie die Reverse-Recovery-Verluste. Dadurch fällt der Gesamtwirkungsgrad. An dieser Stelle kann ein optimiertes Schaltverhalten (selektive Lockzeitverringerung) maßgeblichen Einfluss auf die Erhöhung des Anwendungswirkungsgrad nehmen und zu einer höheren Energieeffizienz führen.

Die Integration der RC-PD-Technologie in die DFIG-Applikation kann prinzipiell ohne zusätzliche Anpassungen im Ansteuerungskonzept erfolgen, da drei der vier zuvor genannten technischen Aspekte verbessert werden und somit die Gesamtanwendung positiv beeinflussen. Dass die RC-PD-IGBT-Technologie zu einer Reduktion des Systemwirkungsgrades führt, ist und bleibt ein unerwünschter Nebeneffekt, der jedoch aus den folgenden Gründen akzeptiert werden kann:

6. Diskussion und Ausblick

- 1) Die Reduzierung der Gesamtsystemeffizienz ist in der DFIG-Anwendung verkraftbar. Dies lässt sich dadurch erklären, dass lediglich etwa ein Drittel des Gesamtleistungsflusses über den Frequenzumrichter geführt wird, wodurch die erhöhten Schaltverluste nur begrenzt Einfluss auf den Gesamtwirkungsgrad nehmen.
- 2) Die Ausgangsfrequenzen des MSC sind drehzahlabhängig und bewegen sich etwa im Rahmen zwischen 0 Hz und 15 Hz. Spezielle Anlagenbetriebsmodi, z.B. Nachtbetrieb zur Minimierung der Geräuschbelästigung, führen dauerhaft zu sehr niedrigen Ausgangsfrequenzen und damit extremen Lebensdauieranforderungen. Dieser Gesichtspunkt entfaltet sein volles Potential, wenn man davon ausgeht, dass die Gesamtanlagenlebensdauer der WEA heutzutage bei ca. 20 bis 30 Jahren liegt [96].

Vor allem die Vorteile des letztgenannten Aspektes übersteigen die Nachteile der Effizienzverringerung, womit eine Integration der RC-PD-IGBT-Technologie durchaus gewinnbringend sein kann [96].

Diese bereits positive Tendenz, die die Integration von RC-IGBTs mit sich führt, kann unter Zuhilfenahme des in dieser Arbeit vorgestellten selektiven Lockzeitverringervorgahrens (vgl. Kapitel 5.3) noch wesentlich verstärkt werden. Das Verfahren der selektiven Lockzeitverringervorgahrens reduziert die betrieblichen Schaltverluste des RC-PD-IGBTs drastisch, wobei Einbußen auf Ebene der Systemeffizienz entgegengewirkt würde. Als Konsequenz können dadurch alle vier der oben aufgeführten Systemparameter (I^2t , Leistungsdichte, Lebensdauer, Schalt- und Durchlassverluste) von der Einführung der RC-PD-Technologie profitieren. An dieser Stelle offenbart sich die wahre Stärke der vorgestellten Ansteuerungsmethodik, da das große Problem der RC-PD-IGBTs – die Zunahme der Schaltverluste (bei gleichbleibenden Durchlassverlusten) – durch sie kompensiert wird. Als Endkonsequenz aus dieser Erkenntnis wäre es wünschenswert, dass sich eine breite sowie spannungsklassenübergreifende Öffnung für die RC-Technologie in sämtlichen leistungselektronischen Anwendungsbereichen ergibt.

Zum Abschluss dieser Arbeit soll sich noch dem Themengebiet der „zukünftigen RC-IGBTs“ zugewandt werden, um einen Ausblick auf zukünftige Technologiemöglichkeiten zu schaffen. Hierzu wird zunächst die dritte Generation, gekennzeichnet durch bereits in der Literatur beschriebene innovative RC-Technologien vorgestellt. Im Anschluss daran wird auf eine potenzielle vierte Generation, die bisher nicht in der Literatur beschrieben ist, eingegangen.

– 3.Generation –

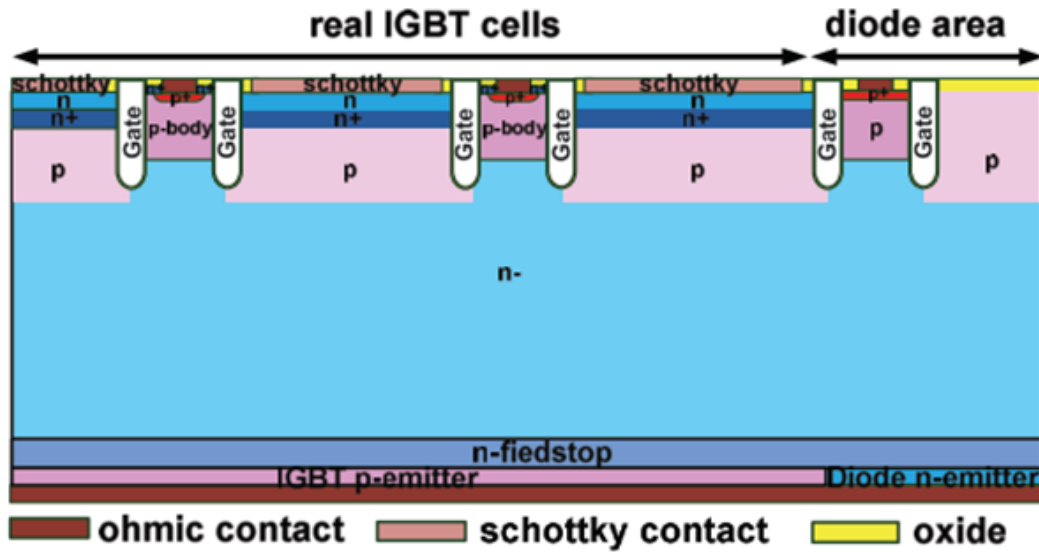


Abbildung 6.1: RC-GID-IGBT – Pilot-Diodenstruktur in Kombination mit zusätzlichem Schottky-Emitter [59]

Unterschiedliche Forschungsarbeiten zum Thema RC-IGBT befassen sich mit der Einbringung zusätzlicher Anpassungsmechanismen auf struktureller Chipebene, um eine Kompensation der RC-Verlustproblematik zu ermöglichen. In diesem Hinblick sind beispielsweise die „Dual-Gate“ (DG) [97] sowie die RC- „Gate Independent Diode“ (GID)-Technologie [98] erwähnenswert.

Beide Varianten erlauben die Verringerung der Schaltverluste, wobei der Dual-Gate RC-IGBT auf eine zweite Gatekontaktierung sowie die Einführung eines weiterführenden Gate-Ansteuerungsverfahrens angewiesen ist. Nichtsdestotrotz existieren Funktionsmustertests auf Chiplevel, die die Funktionalität der verwendeten dualen Gate-Struktur nachweisen [99]. Demgegenüber steht der RC-GID-IGBT, der bisher ausschließlich als Simulationsmodell vorliegt und dabei seine positiven Auswirkungen auf die Verlustcharakteristik des RC-IGBTs aufzeigt [59].

Der RC-GID-IGBT (vgl. Abbildung 6.1) nutzt einen Schottky-Kontakt, um die p-Wanne über eine n-Schicht mit dem Emitter zu verbinden. Der sich daraus ergebende zusätzliche Elektronenpfad ermöglicht einen Abfluss der Elektronen im Diodenbetrieb, ohne die Plasmakonzentration im IGBT-Betrieb zu stark zu reduzieren oder die Robustheit beim Ausschalten und Reverse-Recovery zu gefährden. Zusätzlich dazu sorgt die bereits bekannte Pilot-Diode ohne Gate-Elektroden (rechtsseitig in Abbildung 6.1) für eine höhere Anodeneffizienz im Diodenbetrieb [59].

Während der eingeschaltete Kanal im MOS-Steuerkopf im Diodenmodus zu einer reduzierten Anodeneffizienz im IGBT-Gebiet führt, wird die Gesamt-Anodeneffizienz aufgrund der bestehenden Pilot-Dioden-Regionen nur geringfügig beeinflusst. Hierdurch ergibt sich die Möglichkeit, trotz Verwendung einer konventionellen IGBT-Ansteuerung, von verbesserten elektrischen Eigenschaften sowie reduzierten Verlustparametern profitieren zu können. Als Negativaspekt dieses innovativen RC-GID-IGBT-Prinzips müssen die komplizierte technologische Integration der Schottky-Diodenstruktur und damit zusätzliche Produktionskosten hingenommen werden [59], [98].

– 4.Generation –

Als abschließende Technologieinnovation soll die Möglichkeit der Erstellung eines „*Micro-Pattern-Trench*“ (MPT)-RC-IGBTs aufgeworfen werden. Der MPT-IGBT [100], der sich durch die Anhebung der emitterseitigen Plasmakonzentration auszeichnet, gehört mittlerweile zum Stand der Technik sofern man die Spannungsklassen von 1200 V sowie 2300 V betrachtet [101]. Er entfaltet sein Potential vornehmlich in niederfrequent schaltenden Anwendungen, da vor allem dann von seinen wesentlich verringerten Durchlassverlusten profitiert werden kann. Diesen niedrigen Durchlassverlusten stehen erhöhte Abschaltverluste gegenüber. Diesen kann, wie in [102] sowie in [103] aufgezeigt, auf Ansteuerungsebene mithilfe eines IGBT-Entsättigungspulses adäquat entgegengewirkt werden, um das Bauelement auch hochfrequent schaltenden Anwendungen zuzuführen.

Das im Zuge des IGBT-Entsättigungspulses veränderte Ansteuerungsregime, das zur Reduzierung der Ausschaltverluste für den MPT-IGBT zum Einsatz kommen kann, ist mit dem Ansteuerungsregime (vgl. Kapitel 4.2) des RC-DC-IGBT kombinierbar. Für den RC-MPT-IGBT erfolgte nach dem Eingang des „CTRL-aus-Signals“ in beiden Leitfällen – IGBT- sowie Diodenmodus – die Durchführung eines Entsättigungspulses zur Minimierung des Elektronen-Lochplasmas innerhalb des Bauelementes vor dem einsetzenden Schaltvorgang. Insgesamt ergäbe sich aus der Ansteuerungsperspektive betrachtet, ein höchst komplexes Bauelement, das je nach vorliegender Stromrichtung einen spezifischen Dioden- oder IGBT-Entsättigungspuls ausführen muss. Gleichzeitig resultiert ein hocheffizientes Bauelement, das durch seine immense Leistungsfähigkeit gepaart mit hervorragendem Wirkungsgrad und gleichzeitig verbesserten Lebensdauereigenschaften (jeweils im Vergleich zu konventionellen IGBTs) überzeugt. Um an dieser Stelle die erhöhte Leistungsfähigkeit noch besser ausnutzen zu können, besteht die Möglichkeit des Einsatzes von noch ausgereifteren Kühlmethoden. So ist beispielsweise die Etablierung einer aktiven Wasserkühlung zur adäquaten Verlustabführung [104]–[106], gepaart mit einem noch imaginären RC-MPT-IGBT dazu geeignet, die Leistungsfähigkeit einer Anwendung zu maximieren.

Zusammenfassend ist erkennbar, dass die RC-Technologie trotz vieler Rückschläge, hervorgerufen z.B durch:

- Den Vorstoß der „*Wide Band Gap*“ (WBG) Materialien [107] – vornehmlich Siliziumcarbid (SiC) –, die durch die wesentlich besseren Materialeigenschaften (größere Bandlücke) eine größere Sperrfähigkeit bei konstanter Bauteildicke im Vergleich zur konventionellen Silizium-Technologie erreichen [108].
- Die komplizierten Ansteuerungsanforderungen die sich je nach RC-IGBT-technologie auf die statische sowie dynamische MOS-Kontrolle beziehen,

dennoch längst nicht abgeschrieben werden kann. Betrachtet man das aktuelle Forschungsfeld um den RC-IGBT, so ist ein weites Spektrum an Möglichkeiten erkennbar, um positiv auf verschiedenste industrielle Anwendungen einzuwirken. In dieser Arbeit wurden dahingehend mehrere RC-IGBT Konzepte vorgestellt und adäquate Lösungsvorschläge zur anwendungsspezifischen Integration geliefert. Anführen lassen sich hierbei die Konzepte, die in Tabelle 6.1 aufgeführt sind:

Tabelle 6.1: Zusammenfassender Überblick über Ansteuerungskonzepte verschiedener RC-IGBT-Technologien

Kurzbeschreibung	Merkmale	Verweis
“RC-IGBT mit hocheffizienter Steuerbarkeit der Emittereffizienz im Diodenmodus”	RC-IGBT darf im Diodenmodus nur kurze Zeit mit $U_{GE} = +15\text{ V}$ betrieben werden	Abbildung 4.6
“RC-IGBT mit einer moderaten Steuerbarkeit der Emittereffizienz im Diodenmodus”	RC-IGBT, der im Diodenmodus dauerhaft mit $U_{GE} = +15\text{ V}$ betrieben werden darf, dabei aber höhere Durchlassverluste macht	Abbildung 5.2
“RC-IGBT nahezu ohne Steuerbarkeit der Emittereffizienz im Diodenmodus ”	RC-IGBT, dessen V_F nahezu unabhängig von U_{GE} ist, der allerdings bei $U_{GE} = -15\text{ V}$ im Diodenmodus mehr Plasma hat	Abbildung 5.12

Insgesamt lässt sich erkennen, dass wissenschaftliche Bemühungen, die auf einer Weiterentwicklung dieses Bauelements beruhen, international vorangetrieben werden und somit die Tore für den Einzug des RC-IGBTs in unterschiedlichste technische Anwendungen zukünftig hoffentlich bald noch weiter geöffnet werden.

7. Literaturverzeichnis

- [1] H. G. Eckel, “Einführung Leistungselektronik für Windenergieanlagen.”
- [2] J. Specovius, *Grundkurs Leistungselektronik - Bauelemente, Schaltungen und Systeme*, 10. Aufla. Wiesbaden: Springer Verlag, 2020.
- [3] E. M. Findlay and F. Udrea, “Reverse-Conducting Insulated Gate Bipolar Transistor: A Review of Current Technologies,” *IEEE Trans. Electron Devices*, vol. 66, no. 1, pp. 219–231, 2019, doi: 10.1109/TED.2018.2882687.
- [4] Takahashi, Yamamoto, Aono, and Minato, “1200V reverse conducting IGBT,” in *2004 Proceedings of the 16th International Symposium on Power Semiconductor Devices and ICs*, 2004, pp. 133–136, doi: 10.1109/WCT.2004.239844.
- [5] M. Rahimo, A. Kopta, U. Schlapbach, J. Vobecky, R. Schnell, and S. Klaka, “The Bi-mode Insulated Gate Transistor (BIGT) a potential technology for higher power applications,” in *Proceedings of the International Symposium on Power Semiconductor Devices and ICs*, 2009, pp. 283–286, doi: 10.1109/ISPSD.2009.5158057.
- [6] L. Storasta, A. Kopta, M. Rahimo, C. Papadopoulos, S. Geissmann, and R. Schnell, “The next generation 6500V BIGT HiPak modules,” *PCIM Eur. Conf. Proc.*, pp. 337–344, 2013.
- [7] D. Werber *et al.*, “6.5kV RCDC: For increased power density in IGBT-modules,” *Proc. Int. Symp. Power Semicond. Devices ICs*, pp. 35–38, 2014, doi: 10.1109/ISPSD.2014.6855969.
- [8] B. Boksteen *et al.*, “New 5.2kV StakPak platform with innovative second generation BIGT chip,” *PCIM Asia 2021 - Int. Exhib. Conf. Power Electron. Intell. Motion, Renew. Energy Energy Manag. Proc.*, no. September, pp. 12–19, 2021.
- [9] A. Yamano *et al.*, “1,700 V 7th-generation ‘X series’ RC-IGBT modules for industrial applications,” *PCIM Eur. Conf. Proc.*, no. May, pp. 168–174, 2019.
- [10] M. Rahimo, C. Papadopoulos, Charalampos Corvasce, and A. Kopta, “An advanced bimode insulated gate transistor BIGT with low diode conduction losses under a positive gate bias,” in *2017 29th International Symposium on Power Semiconductor Devices and IC’s (ISPSD)*, 2017, pp. 7–10.
- [11] A. Yamano *et al.*, “The series of 7th-generation ‘x series’ rc-igbt modules for industrial applications,” in *PCIM Europe Conference Proceedings*, 2018, no. 225809, pp. 611–618.
- [12] B. J. Baliga, *The IGBT Device Physics, Design and Applications of the Insulated Gate Bipolar Transistor*. Oxford: Elsevier, 2015.
- [13] B. J. Baliga, “Enhancement- and depletion-mode vertical-channel M.O.S. gated thyristors,” *Electron. Lett.*, vol. 15, no. 20, pp. 645–647, 1979, doi:

7. Literaturverzeichnis

10.1049/el:19790459.

- [14] H. W. Becke and C. F. J. Wheatly, "Power MOSFET with an Anode Region," *U.S. Pat. 4,364,073*, no. 19, 1982.
- [15] V. K. Khanna, *Insulated gate bipolar transistor (IGBT): theory and design*. Hoboken: Wiley-Interscienc, 2003.
- [16] D. Schroeder, *Leistungselektronische Bauelemente*, no. september 2016. Berlin, Heidelberg, 2006.
- [17] K. Fink, "Untersuchung neuartiger Konzepte zur geregelten Ansteuerung von IGBTs," no. April, p. 232, 2010.
- [18] N. Iwamuro and T. Laska, "IGBT history, state-of-the-art, and future prospects," *IEEE Trans. Electron Devices*, vol. 64, no. 3, pp. 741–752, 2017, doi: 10.1109/TED.2017.2654599.
- [19] D. Schröder, *Leistungselektronische Schaltungen - Funktion, Auslegung und Anwendung*, vol. 6, no. August. 2012.
- [20] D. Werber *et al.*, "A 1000A 6.5kV Power Module Enabled by Reverse Conducting Trench-IGBT-Technology Module Design and Thermal Behavior," *PCIM Eur. 2015*, no. May, pp. 19–21, 2015.
- [21] R. Hermann, E. U. Krafft, and A. Marz, "Reverse-conducting-IGBTs - A new IGBT technology setting new benchmarks in traction converters," 2013.
- [22] S. Voss, O. Hellmund, and W. Frank, "New IGBT Concepts for Consumer Power Applications," *IEEE Ind. Appl. Annu. Meet.*, pp. 1038–1043, 2007, doi: 10.1109/07IAS.2007.160.
- [23] J. Lutz, *Halbleiter-Leistungsbaulemente Physik, Eigenschaften, Zuverlässigkeit*. Berlin, Heidelberg, 2012.
- [24] H.-G. Eckel, "Potential of Reverse Conducting IGBTs in Voltage Source Inverters," in *2009 International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Europe)*, 2009, pp. 334–339.
- [25] M. Rahimo, P. Reigosa, and F. Iannuzzo, "Effects of On-State Snap-back Characteristics on the Current Sharing of Parallel RC-IGBTs," in *PCIM Europe 2022. International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, 2022, vol. 0, pp. 157–164, doi: 10.30420/565822025.
- [26] W. Chen, Y. Huang, S. Li, Y. Huang, and Z. Han, "A Snapback-Free and Low-Loss RC-IGBT with Lateral FWD Integrated in the Terminal Region," *IEEE Access*, vol. 7, pp. 183589–183595, 2019, doi: 10.1109/ACCESS.2019.2960438.
- [27] H. Jiang *et al.*, "A snapback suppressed reverse-conducting IGBT with a floating p-region in trench collector," *IEEE Electron Device Lett.*, vol. 33, no. 3, pp. 417–419, 2012, doi: 10.1109/LED.2011.2180357.
- [28] L. Storasta, A. Kopta, and M. Rahimo, "A comparison of charge dynamics in the reverse-conducting RC IGBT and Bi-mode Insulated Gate Transistor BiGT," *Proc. Int. Symp. Power Semicond. Devices ICs*, no. V, pp. 391–394, 2010.

7. Literaturverzeichnis

- [29] C. Papadopoulos, L. Storasta, M. Le Gallo, M. Rahimo, R. Schnell, and A. Baschnagel, "BIGT control optimisation for overall loss reduction," 2013, doi: 10.1109/EPE.2013.6634372.
- [30] X. Huang, C. Ling, D. Chang, X. You, and T. Q. Zheng, "Loss characteristics of 6.5 kV RC-IGBT applied to a traction converter," *Energies*, vol. 10, no. 7, pp. 1–17, 2017, doi: 10.3390/en10070891.
- [31] D. Domes, "Control Method for a Reverse Conducting IGBT," in *2015 International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Europe)*, 2015, no. May, pp. 147–154.
- [32] H. R. Chang, B. J. Baliga, J. W. Kretchmer, and P. A. Piacente, "Insulated Gate Bipolar Transistor (Igbt) With a Trench Gate Structure.," *Tech. Dig. - Int. Electron Devices Meet.*, vol. 12301, pp. 674–677, 1987, doi: 10.1109/iedm.1987.191518.
- [33] M. Rahimo, A. Kopta, and S. Linder, "Novel enhanced-planar IGBT technology rated up to 6.5kV for lower losses and higher SOA capability," *Proc. Int. Symp. Power Semicond. Devices ICs*, vol. 2006, pp. 31–34, 2006, doi: 10.1109/ispsd.2006.1666064.
- [34] H. Wiencke, D. Lexow, Q. T. Tran, E. Krafft, and H. G. Eckel, "Plasma dynamic of RC-IGBT during desaturation pulses," 2016, doi: 10.1109/EPE.2016.7695467.
- [35] D. Werber *et al.*, "A 1000A 6.5kV Power Module Enabled by Reverse-Conducting Trench-IGBT-Technology."
- [36] Infineon Technologies AG, "Product Brief - RCDC - Reverse conducting IGBT with diode control," 2016.
- [37] Infineon Technologies AG, "FZ750R65KE3 - Datasheet," München, 2021.
- [38] M. Rahimo, "Future trends in High Power MOS controlled power semiconductors," *Isps*, no. August, 2012.
- [39] M. Rahimo, M. Andenna, L. Storasta, C. Corvasce, and A. Kopta, "Demonstration of an enhanced trench Bimode Insulated Gate Transistor ET-BIGT," *Proc. Int. Symp. Power Semicond. Devices ICs*, vol. 2016-July, pp. 151–154, 2016, doi: 10.1109/ISPSD.2016.7520800.
- [40] M. Rahimo, C. Papadopoulos, C. Corvasce, and A. Kopta, "An advanced bimode insulated gate transistor BIGT with low diode conduction losses under a positive gate bias," *29th Int. Symp. Power Semicond. Devices IC's*, pp. 483–486, 2017, doi: 0.23919/ISPSD.2017.7988884.
- [41] D. Lexow, Q. T. Tran, and H.-G. Eckel, "Comparison of Reverse Conducting IGBT Concepts regarding Reverse-Recovery Behavior and Gate Drive Requirements," in *2021 23rd European Conference on Power Electronics and Applications (EPE'21 ECCE Europe)*, 2021, p. P.1-P.8.
- [42] M. Rahimo, C. Papadopoulos, C. Corvasce, and A. Kopta, "An optimized plug-in BIGT with no requirements for gate control adaptations," *PCIM Eur. 2017 - Int. Exhib. Conf. Power Electron. Intell. Motion, Renew. Energy Energy Manag.*, no. May, pp. 16–18, 2017, doi: 10.1109/SBMicro.2017.7990706.
- [43] L. Zhu *et al.*, "Advanced High Voltage Reverse Conducting RC-IGBT Technology with Low Losses and Robust Switching Performance," in *Proceedings of the*

7. Literaturverzeichnis

- International Symposium on Power Semiconductor Devices and ICs*, 2020, vol. 2020-Septe, pp. 513–516, doi: 10.1109/ISPSD46842.2020.9170079.
- [44] G. Dong, G. Chang, T. Yuan, L. Zhu, and Y. Wu, “New Generation High Power Density 3300V RC-IGBT Power Module,” no. May, pp. 3–7, 2021.
- [45] D. Lexow, H. Wiencke, and H.-G. Eckel, “Improved Gate-Drive Unit for RC-IGBT to Overcome Load Current Oscillations,” in *2018 International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management (PCIM Europe)*, 2018, pp. 1–9.
- [46] S. Jeong, M. Park, and S. Member, “The Analysis and Compensation of Dead-Time Effects in PWM Inverters,” *IEEE Trans. Ind. Electron.*, vol. 38, no. 2, pp. 108–114, 1991.
- [47] G. Si, Z. Shen, Z. Zhang, and R. Kennel, “Investigation of the limiting factors of the dead time minimization in a H-bridge IGBT inverter,” *2016 IEEE 2nd Annu. South. Power Electron. Conf. SPEC 2016*, vol. 1, pp. 1–6, 2016, doi: 10.1109/SPEC.2016.7845530.
- [48] T. Jalakas, D. Vinnikov, T. Lehtla, and V. Bolgov, “Interlock delay time minimization and its impact on the high-voltage half-bridge DC/DC converter,” *CPE 2009 - 6th Int. Conf. - Computability Power Electron.*, pp. 438–443, 2009, doi: 10.1109/CPE.2009.5156074.
- [49] D. Lexow, H. Wiencke, D. Domes, K. Fleisch, and H.-G. Eckel, “Optimized Control Method for Reverse Conduction IGBTs,” in *2017 19th European Conference on Power Electronics and Applications, EPE 2017*, 2017, pp. 1–9.
- [50] D. Lexow, Q. T. Tran, and H. Eckel, “Outcome Improvement for Pilot Diode Reverse Conducting IGBTs through selective locking time reduction in diode mode,” in *2021 23rd European Conference on Power Electronics and Applications (EPE'21 ECCE Europe)*, 2021, pp. 1–10.
- [51] G. Laimer, “Ultrakompaktes 10kW/500kHz DreiphasenPulsleichrichtermodule,” Eidgenoessische technische Hochschule Zürich, 2005.
- [52] U. Probst, *Servuantriebe in der Automatisierungstechnik : Komponenten, Aufbau und Regelverfahren*, 2., korrig., no. ISBN 9783658035921. Wiesbaden: Springer Vieweg, 2016.
- [53] Sensitec GmbH, “Integrated MagnetoResistive Current Sensor,” Wetzler, 2020.
- [54] H. Rueedi and P. Koehli, “Driver Solutions for High-voltage IGBTs,” *PCIM Eur. 2002. Int. Exhib. Conf. Power Electron. Intell. Motion, Power Qual.*, no. April, pp. 1–11, 2002.
- [55] X. Huang *et al.*, “Comprehensive Analysis and Improvement Methods of Noise Immunity of Desat Protection for High Voltage SiC MOSFETs With High DV/DT,” *IEEE Open J. Power Electron.*, vol. 3, no. December 2021, pp. 36–50, 2021, doi: 10.1109/ojpel.2021.3134498.
- [56] H. Eckel and M. M. Bakran, “Verfahren zur Ansteuerung eines rückwärts-leitfähigen IGBTs,” 2010.
- [57] P. Münster, D. Lexow, D. Cordt, and H. G. Eckel, “Combination of forward-voltage measurement and short-circuit detection for high-voltage RC-IGBTs,” *PCIM Eur.*

7. Literaturverzeichnis

- 2017 - *Int. Exhib. Conf. Power Electron. Intell. Motion, Renew. Energy Energy Manag.*, no. May, pp. 16–18, 2017, doi: 10.1109/SBMicro.2017.7990886.
- [58] Infineon Technologies AG, “FZ1000R65KR3 - Technical Information,” 2015.
- [59] Q. T. Tran, “Rückwärts leitfähiger IGBT mit nahezu von der Gate-Emitter-Spannung unabhängiger Diodencharakteristik,” Universität Rostock, 2021.
- [60] M. Harada, T. Minato, H. Takahashi, H. Nisihara, K. Inoue, and I. Takata, “600V trench IGBT in comparison with planar IGBT an evaluation of the limit of IGBT performance,” in *Proc. of the 6th Internat. Symposium on Power Semiconductor Devices & IC's*, 1994, pp. 411–416.
- [61] D. Wigger, “Beitrag zur Analyse des elektrischen Verhaltens von hoch- sperrenden rückwärts leitfähigen Insulated Gate Bipolar Transistoren,” 2015.
- [62] Infineon Technologies AG, “AN2016-04 (Application Note): RCDC - The Reverse Conducting IGBT with Diode Control About this document,” Munich, 2016.
- [63] M. Hermwille, “The use of gate resistors to control IGBT switching,” *EngineerIT*, no. NOV./DEC., pp. 38–39, 2008.
- [64] Infineon Technologies AG, “Application Note AN 2011-05 Industrial IGBT Modules Explanation of Technical Information V1.2 November 2015,” 2015.
- [65] M. Helsper and F. W. Fuchs, “Adaptation of IGBT Switching Behaviour by Means of Active Gate Drive Control for Low and Medium Power Christian-Albrechts-University of Kiel Active Gate Drive Control for Low and Medium Power IGBT,” *Electronics*, pp. 1–10, 2003.
- [66] A. Wintrich, U. Nicolai, W. Tursky, and T. Reimann, *Application Manual Power Semiconductors*. Nueremberg: ISLE Verlag, 2011.
- [67] J. Lutz, H. Schlangenotto, U. Scheuermann, and R. De Doncker, *Semiconductor Power Devices : Physics, Characteristics, Reliability*, 2nd ed. 20. Cham: Springer International Publishing, 2018.
- [68] W. Frank, “Innovative IGBT Driver IC Resolves Dilemma of Gate Resistor Selection,” no. 5, pp. 21–24, 2014, [Online]. Available: http://www.infineon.com/dgdl/Infineon-Innovative_IGBT_Driver_PEE-ART-v01_00-en.pdf?folderId=db3a30431a5c32f2011a77fa27a86cb5&fileId=5546d46147a9c2e40147ab8e715e02f8.
- [69] X. Li, F. Xiao, Y. Luo, R. Wang, and Y. Duan, “Modeling of High-Voltage Nonpunch-Through PIN Diode Snappy Reverse Recovery and Its Optimal Suppression Method Based on RC Snubber Circuit,” *IEEE Trans. Ind. Electron.*, vol. 69, no. 6, pp. 5700–5712, 2022, doi: 10.1109/TIE.2021.3094483.
- [70] J. Böhmer, “Wirkung des Ladungsträgerplasmas auf das Abschaltverhalten von Insulated Gate Bipolar Transistoren (IGBT),” 2014.
- [71] R. Marquardt, “Modular multilevel converters: State of the art and future progress,” *IEEE Power Electron. Mag.*, vol. 5, no. 4, pp. 24–31, 2018, doi: 10.1109/MPEL.2018.2873496.
- [72] D. Lexow, Q. T. Tran, and H. G. Eckel, “Performance modulation of reverse conducting IGBT through gate-voltage adjustment in diode conduction mode,” 2019

7. Literaturverzeichnis

- 21st Eur. Conf. Power Electron. Appl. EPE 2019 ECCE Eur., pp. 1–9, 2019, doi: 10.23919/EPE.2019.8914784.
- [73] J. Fuhrmann, D. Hammes, P. Muenster, D. Lexow, and H. Eckel, “Short-circuit detection based on gate-emitter voltage of high-voltage IGBTs One dimensional gate-emitter voltage monitoring Short-circuit type I,” in *EPE 2017 - assigned jointly to the European Power Electronics and Drives Association & the Institute of Electrical and Electronics Engineers (IEEE)*, 2017, pp. 1–9.
- [74] P. Hofstetter and M. M. Bakran, “Comparison of the surge current ruggedness between the body diode of sic MOSFETs and si diodes for IGBT,” *CIPS 2018 - 10th Int. Conf. Integr. Power Electron. Syst.*, pp. 355–361, 2018.
- [75] F. Hohmann and M. M. Bakran, “Surge Current Simulation in a Half Bridge Using a Thermal Model,” *2018 20th Eur. Conf. Power Electron. Appl. EPE 2018 ECCE Eur.*, pp. 1–9, 2018.
- [76] B. Heinze, J. Lutz, M. Neumeister, R. Rupp, and M. Holz, “Surge current ruggedness of silicon carbide Schottky- and merged-pin-Schottky diodes,” *Proc. Int. Symp. Power Semicond. Devices ICs*, no. c, pp. 245–248, 2008, doi: 10.1109/ISPSD.2008.4538944.
- [77] T. Wasserrab, “Das spezifische Grenzlastintegral von Leistungsdioden und Thyristoren,” *Bull. des Schweizerischen Elektrotechnischen Vereins, des Verbandes Schweizerischer Elektrizitätsunternehmen*, vol. 67, pp. 394–399, 1967.
- [78] M. Rahimo, U. Schlapbach, A. Kopta, J. Vobecky, D. Schneider, and A. Baschnagel, “A high current 3300V module employing reverse conducting IGBTs setting a new benchmark in output power capability,” *Proc. Int. Symp. Power Semicond. Devices ICs*, pp. 68–71, 2008, doi: 10.1109/ISPSD.2008.4538899.
- [79] D. Lexow and H. Eckel, “Impacts of Diode Surge Currents on Reverse Conducting IGBT Controlled by Optimized Gate-Drive Unit,” in *2018 20th European Conference on Power Electronics and Applications (EPE’18 ECCE Europe)*, 2018, p. P.1-P.9.
- [80] J. da Cunha, D. Lexow, and H. G. Eckel, “A long duration test-bench for a 6.5kV RC-IGBT full bridge inverter,” *PCIM Eur. Conf. Proc.*, no. May, pp. 1069–1076, 2019.
- [81] A. Lale, A. Bourennane, and F. Richardeau, “Monolithic Complementary Multi-terminal RC-IGBT Chips for Compact Multi-phase Power Converter,” *Proc. 25th Int. Conf. Mix. Des. Integr. Circuits Syst. Mix. 2018*, pp. 333–337, 2018, doi: 10.23919/MIXDES.2018.8436866.
- [82] X. Huang, D. Chang, C. Ling, and T. Q. Zheng, “Research on single-phase PWM converter with reverse conducting IGBT based on loss threshold desaturation control,” *Energies*, vol. 10, no. 11, 2017, doi: 10.3390/en10111845.
- [83] X. Huang, C. Ling, X. You, and T. Q. Zheng, “Research of the loss and gate desaturation control for RC-IGBT used in vehicle power converters,” *Proc. IEEE Int. Conf. Ind. Technol.*, pp. 201–206, 2017, doi: 10.1109/ICIT.2017.7913083.
- [84] D. Lexow, J. Da Cunha, H. Wienecke, and H.-G. Eckel, “Schlussbericht HGÜpro (0324023B) – Teilvorhaben : Ansteuerung und Innovationspfade des IGBT,” Rostock, 2019.
- [85] K. Küpfmüller and G. Kohn, “Theoretische Elektrotechnik und Elektronik : eine

7. Literaturverzeichnis

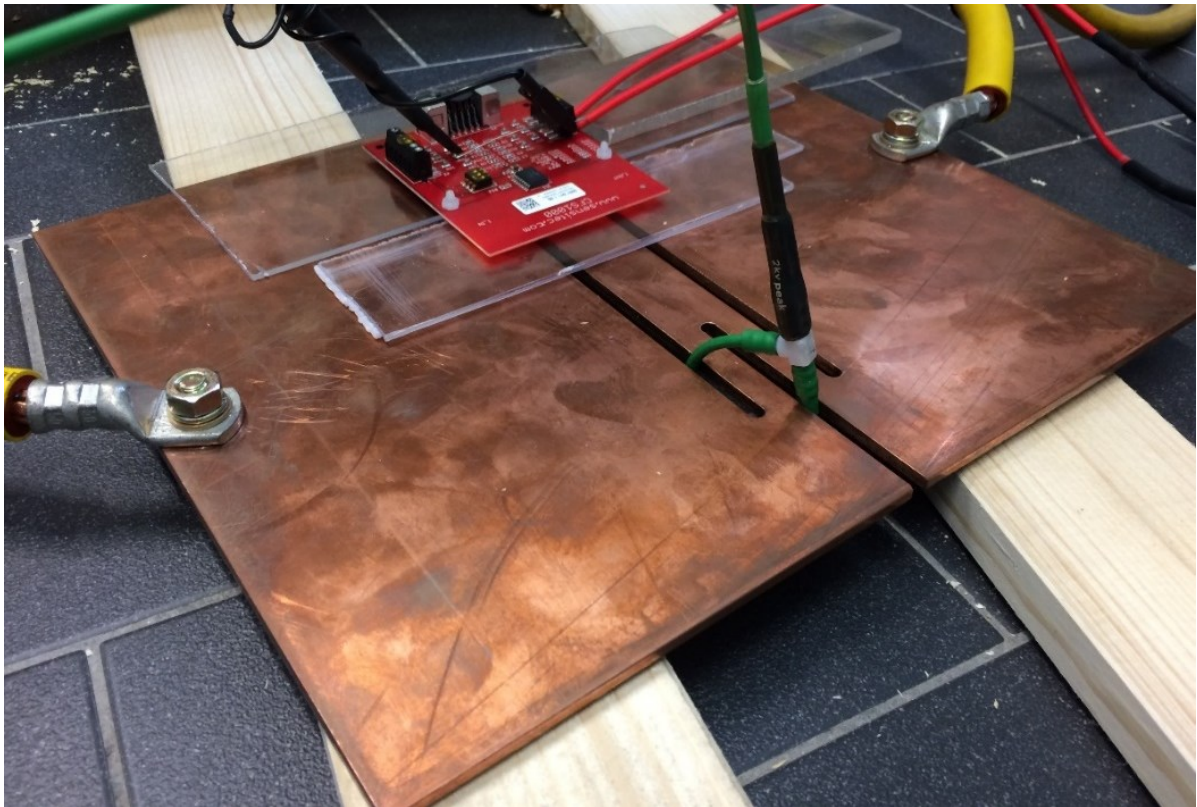
- Einführung,” Array., Berlin: Springer, 2000.
- [86] D. Lexow and H. G. Eckel, “Performance Improvement for Plug-In Reverse Conducting IGBTs through Gate-Voltage Observation,” in *2020 22nd European Conference on Power Electronics and Applications, EPE 2020 ECCE Europe*, 2020, p. P.1-P.7, doi: 10.23919/EPE20ECCEEurope43536.2020.9215764.
- [87] Fuji Electric Co. Ltd., “2MBI800XNE120-50 Product Data Sheet,” 2018. [Online]. Available: <https://felib.fujielectric.co.jp/download/details.htm?dataid=24845443&site=global&lang=en>.
- [88] D. Lexow and H. Eckel, “Boosting Pilot-Diode Reverse-Conducting IGBTs Turn-ON and Reverse- Recovery Losses with a Simple Gate-Control Technique,” 2022, pp. 1–10.
- [89] Fuji Electric Co. Ltd., “2MBI1000XRNE120-50 Product Data Sheet,” 2022.
- [90] K. Takahashi *et al.*, “New reverse-conducting IGBT (1200V) with revolutionary compact package,” *2014 Int. Power Electron. Conf. IPEC-Hiroshima - ECCE Asia 2014*, pp. 2569–2574, 2014, doi: 10.1109/IPEC.2014.6869951.
- [91] D. Weiss, “Ein Beitrag zur Anwendung rückwärtsleitfähiger IGBT in der Antriebs- und Energietechnik,” 2015.
- [92] S. Gierschner, “Analyse des Einflusses von rückwärts leitfähigen IGBTs auf die Leistungsfähigkeit und Lebensdauer von Dreipunktumrichtern,” 2017.
- [93] J. Fuhrmann, F. Siddiqui, T.-M. Ploetz, and H. G. Eckel, “Optimized Half-Bridge Gate-Drive with low Time-Skew for RC-IGBTs and SiC-MOSFET Dead-Time Control Simplified Pulse Pattern for RC- IGBT with Desaturation Pulse.”
- [94] M. Takahashi, D. Hofmann, S. Yoshida, A. Tamenori, Y. Kobayashi, and O. Ikawa, “Extended power rating of 1200V IGBT Module with 7G RC-IGBT Chip technologies,” *PCIM Eur. 2016; Int. Exhib. Conf. Power Electron. Intell. Motion, Renew. Energy Energy Manag.*, no. May, pp. 438–444, 2016.
- [95] ABB Switzerland Ltd., “5SJA3000L520300 StakPak BIGT Module,” no. 5, pp. 1–9, 2018.
- [96] C. Wessles and D. Lexow, “Leistungshalbleiter in Windumrichtern zur Verringerung der Stromgestehungskosten,” 2023.
- [97] L. Zhu and X. Chen, “An Investigation of a Novel Snapback-Free Reverse-Conducting IGBT and With Dual Gates,” *IEEE Trans. Electron Devices*, vol. 59, no. 11, pp. 3048–3053, 2012.
- [98] Q. T. Tran, F.-J. Niedernostheide, F. Pfirsch, A. Mauder, R. Baburske, and H.-G. Eckel, “RC-GID IGBT – A novel reverse-conducting IGBT with a gate voltage independent diode characteristic and low power losses,” in *The 33rd International Symposium on Power Semiconductor Devices and ICs (ISPSD)*, 2021, pp. 347–350, doi: 10.23919/ispsd50666.2021.9452199.
- [99] D. Wang *et al.*, “Applicability of Single-Chip Dual-Gate Bidirectional IGBTs in Matrix Converters,” *IEEE 8th Int. Power Electron. Motion Control Conf. (IPMEC-ECCE Asia)*, pp. 1–5, 2016.
- [100] C. Jaeger, A. Philippou, A. V. Ilei, J. G. Laven, and A. Härtl, “A new sub-micron

7. Literaturverzeichnis

- trench cell concept in ultrathin wafer technology for next generation 1200 V IGBTs,” in *29th International Symposium on Power Semiconductor Devices and IC's (ISPSD)*, 2017, pp. 69–72.
- [101] F. Umbach, P. Brandt, S. Mansueto, W. Rusche, and A. Korzenietz, “2.3 kV – A new voltage class for Si IGBT and Si FWD,” no. July, pp. 248–254, 2020.
- [102] D. Lexow, Q. T. Tran, and H.-G. Eckel, “Concept for an IGBT Desaturation Pulse to Reduce Turn- OFF Losses,” *2018 20th Eur. Conf. Power Electron. Appl. EPE 2018 ECCE Eur.*, pp. 1–10, 2018.
- [103] V. A. Nayampalli and H. Eckel, “Desaturated turn-off of low-saturation IGBTs with clamping method to reduce turn-off energy losses,” *2018 20th Eur. Conf. Power Electron. Appl. EPE 2018 ECCE Eur.*, pp. 1–10, 2018.
- [104] C. K. Liu *et al.*, “Direct liquid cooling for IGBT power module,” *2014 9th Int. Microsystems, Packag. Assem. Circuits Technol. Conf. Challenges Chang. - Shap. Futur. IMPACT 2014 - Proc.*, vol. 2, no. c, pp. 41–44, 2014, doi: 10.1109/IMPACT.2014.7048421.
- [105] K. Olesen, “ShowerPower® New Cooling Concept,” 2004.
- [106] C. Qian *et al.*, “Thermal Management on IGBT Power Electronic Devices and Modules,” *IEEE Access*, vol. 6, pp. 12868–12884, 2018, doi: 10.1109/ACCESS.2018.2793300.
- [107] P. G. Neudeck, R. S. Okojie, and L. Y. Chen, “High-temperature electronics - A role for wide bandgap semiconductors?,” *Proc. IEEE*, vol. 90, no. 6, pp. 1065–1076, 2002, doi: 10.1109/JPROC.2002.1021571.
- [108] J. Millan, P. Godignon, X. Perpina, A. Perez-Tomas, and J. Rebollo, “A survey of wide bandgap power semiconductor devices,” *IEEE Trans. Power Electron.*, vol. 29, no. 5, pp. 2155–2163, 2014, doi: 10.1109/TPEL.2013.2268900.

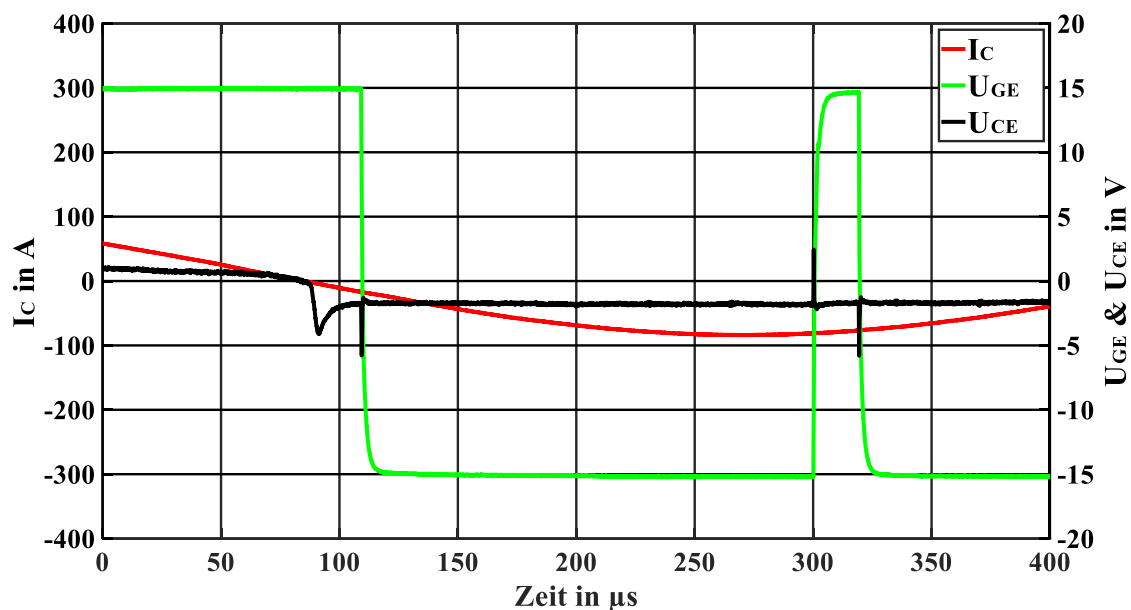
8. Anhang

A1 – Messaufbau Stromsensor Sensitec CFS1000



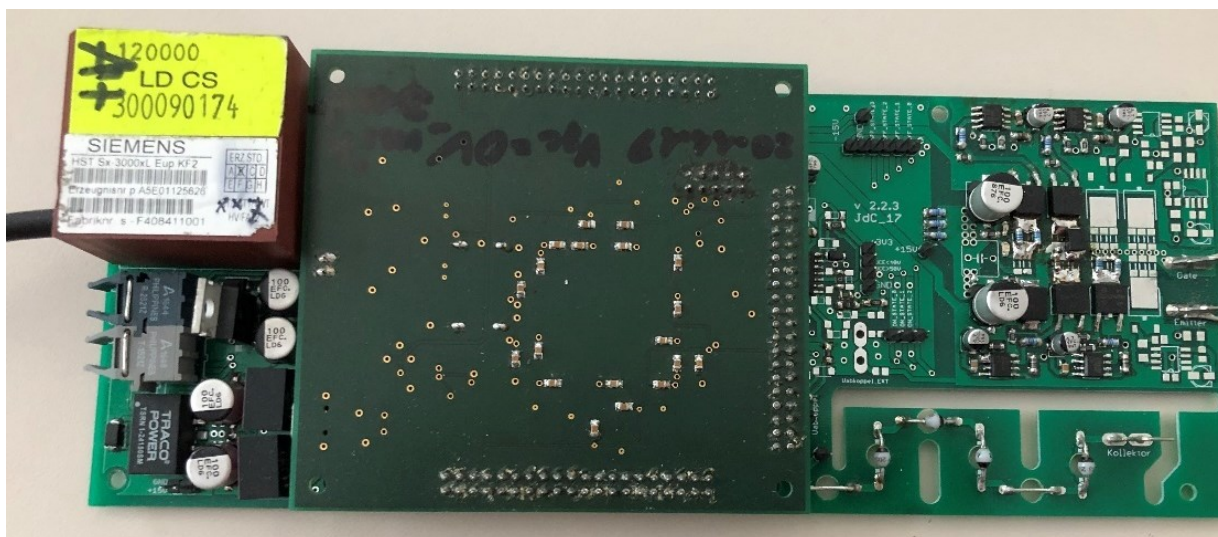
Erkennbar ist die Schlitzung der Stromschiene zur Gewährleistung des geforderten „U-förmigen“ Stromverlaufs unter dem Sensitec CFS1000. Ferner konnte mit Hilfe des Versuchsaufbaus belegt werden, dass die Einbindung des Stromsensordesigns für den betrachteten Anwendungsfall möglich ist.

A2 – Interne Abkolpeldiode bei oszillierendem Laststrom



Es zeigt sich die Gate-Steuerungsfunktionalität unter Verwendung einer internen Abkolpeldiode. Diese wurde im Rahmen eines Prototypenaufbaus, direkt in einem 6,5 kV IHV IGBT-Modul integriert, mittels geeignetem Gatetreiber kontaktiert und innerhalb der Treiberlogik ausgewertet.

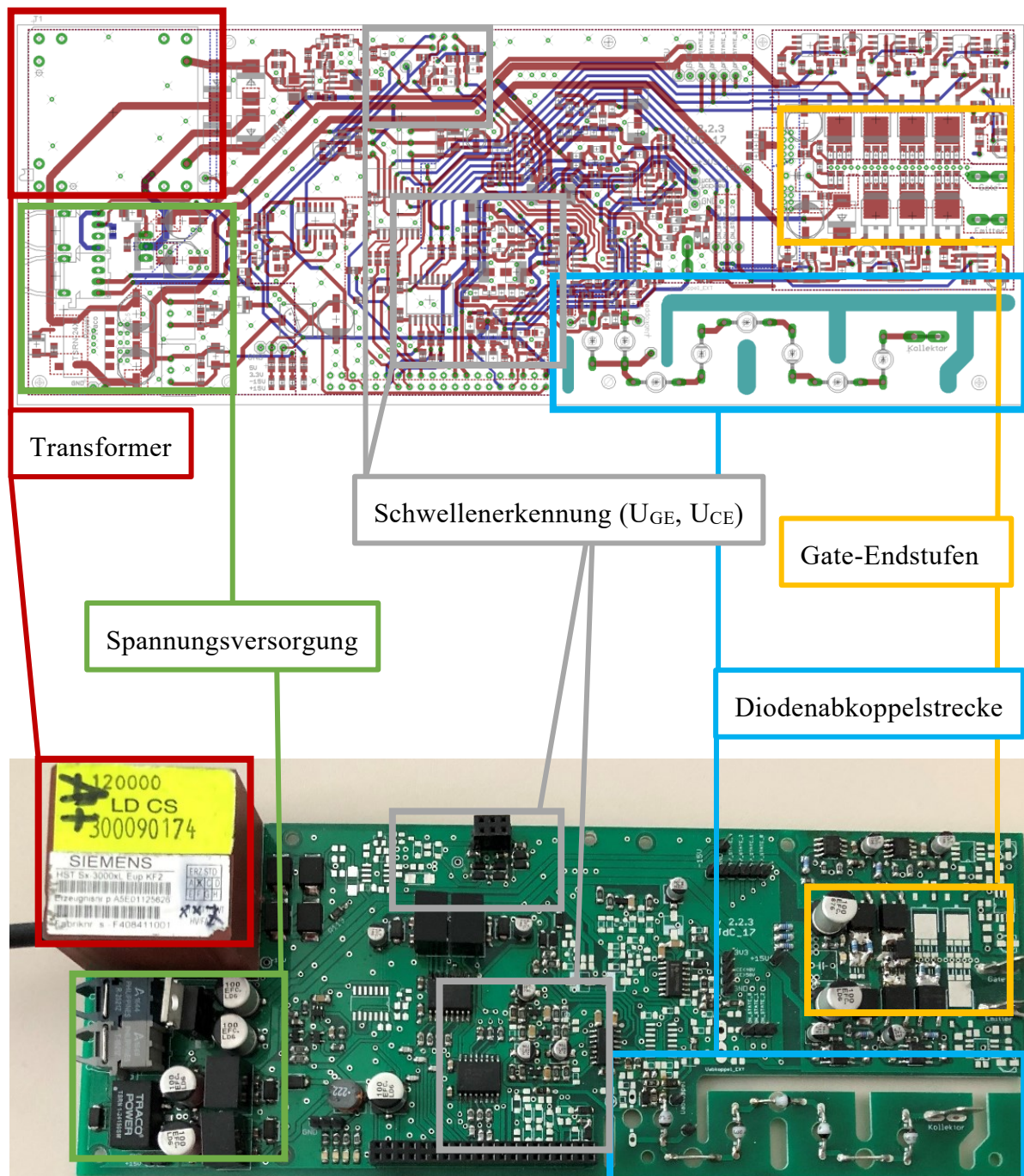
A3 – RC-IGBT Treiberboard



In der Abbildung erkennt man den eigens entwickelten RC-IGBT Gatetreiber mit samt dem aufgesteckten FPGA-Board. Als FPGA kam ein A3P1000 der ProASIC3 Serie der Firma Microchip Technology im 208-PQFP Package zum Einsatz.

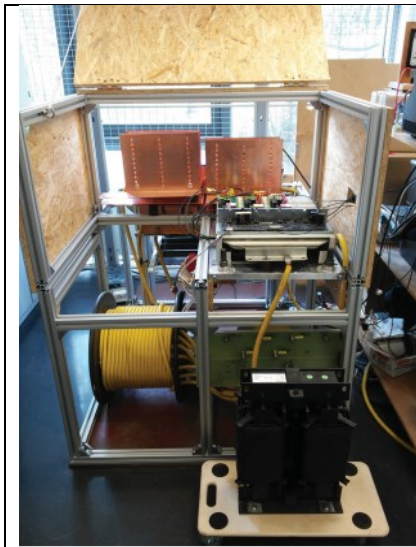
8. Anhang

Nachfolgend sind das Layout sowie der physische Aufbau des in dieser Arbeit verwendeten Gatetreibers zur stromrichtungsabhängigen Ansteuerung, aufgegliedert in Funktionseinheiten, dargestellt.



8. Anhang

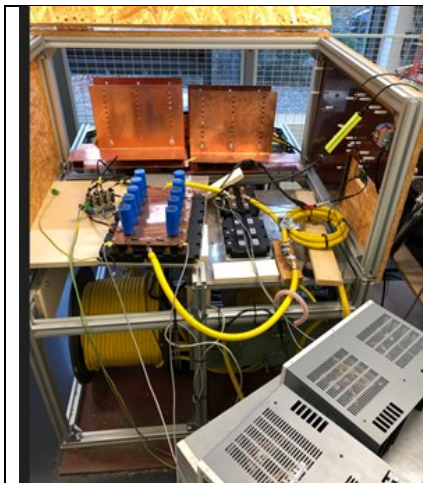
A4 - Prüfstand 1



Messmittel

Oszilloskop	LeCroy WaveRunner HRO 66Zi
Messung U_{CE} und U_{KA}	PMK-PHVS662-L, 1000:1 Tastkopf
Messung U_{GE}	LeCroy PP009, 10:1 Tastkopf
Messung I_C und I_K	Rogowskispule PEM CWT 60B
Signalerzeugung	FPGA-Funktionsgenerator

A5 - Prüfstand 2

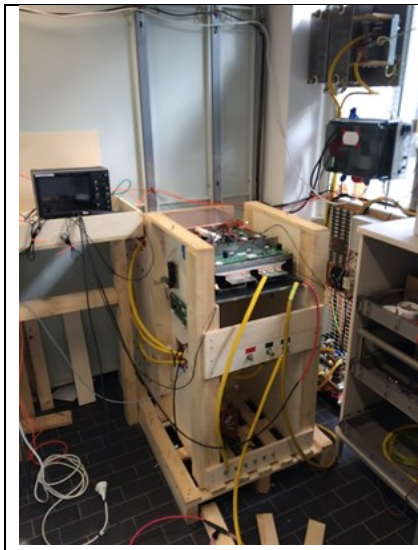


Messmittel

Oszilloskop	LeCroy WaveRunner HRO 66Zi
Messung U_{CE} und U_{KA}	PMK-PHVS662-L, 1000:1 Tastkopf
Messung U_{GE}	LeCroy PP009, 10:1 Tastkopf
Messung I_C und I_K	Rogowskispule PEM CWT 60B
Signalerzeugung	FPGA-Funktionsgenerator

Der Aufbau für die Durchlassmessungen bestand aus einem linksseitig im Bild erkennbaren Vierquadrantensteller, bei dem zwischen den Mittelabgriffen der beiden Halbbrücken das DUT verortet war.

A6 - Prüfstand 3



Messmittel

Oszilloskop	LeCroy HDO8108A
Messung U_{CE} und U_{KA}	PMK-PHVS662-L-RO, 1000:1 Tastkopf
Messung U_{GE}	PMM 512A-RO, 10:1 Tastkopf
Messung I_C und I_K	Rogowskispule PEM CWT 60B
Signalerzeugung	FPGA-Funktionsgenerator

Der konstruktive Aufbau des Prüffeldes entspricht dem im Bild gezeigten. Im Verlauf meiner Tätigkeit an der Universität Rostock wurde der Prüfstand räumlich versetzt und mit neuem Messequipment (siehe unten) ausgestattet. Dieses wurde bei den Messungen rund um den RC-PD-IGBT verwendet.

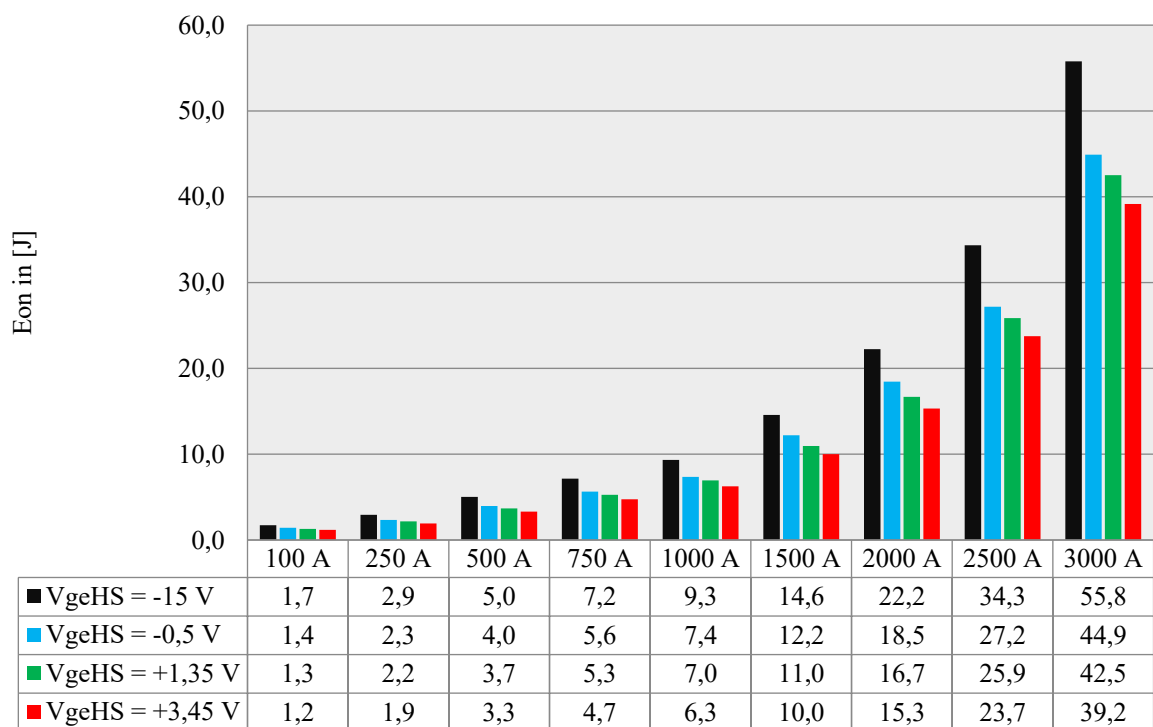
A7 – Einflussfaktor: Gate-Emitter-Spannung im Diodenmodus

Nachfolgend zeigt sich der Gesamtüberblick über die präsentierte EON-Datenmenge (siehe (A) und (B)). In den Tabellen sind prozentual bezogene Werte dargestellt. Die Bezugsgröße sind dabei jeweils die Verlustwerte bei konventioneller Gate-Emitter-Spannung von $U_{GE} = -15 \text{ V}$ im Diodenmodus. Dadurch wird der Schaltverlustgewinn des applizierten Diodenentsättigungspulses in Abhängigkeit der vorliegenden U_{GE} deutlich.

A) Prozentuales Einschalt-Verlusteinsparungspotential (E_{ON}) spezifischer U_{GE} -Level im Diodenmodus bezogen auf $U_{GE} = -15 \text{ V}$ ohne applizierten Diodenentsättigungspuls

Laststrom in A	$U_{GEHS} = -0,5 \text{ V}$	$U_{GEHS} = +1,35 \text{ V}$	$U_{GEHS} = +3,45 \text{ V}$
100	17,3 %	25,4 %	31,2 %
250	20,5 %	26,0 %	34,0 %
500	21,0 %	26,7 %	34,2 %
750	21,2 %	26,4 %	33,7 %
1000	21,1 %	25,5 %	32,9 %
1500	16,2 %	24,8 %	31,3 %
2000	17,0 %	25,0 %	31,2 %
2500	20,9 %	24,7 %	30,9 %
3000	19,5 %	23,8 %	29,8 %
Mittelwert	19,4 %	25,4 %	32,1 %

Im nachstehenden Diagramm sind die zugehörigen Verlustwerte aufgeführt.

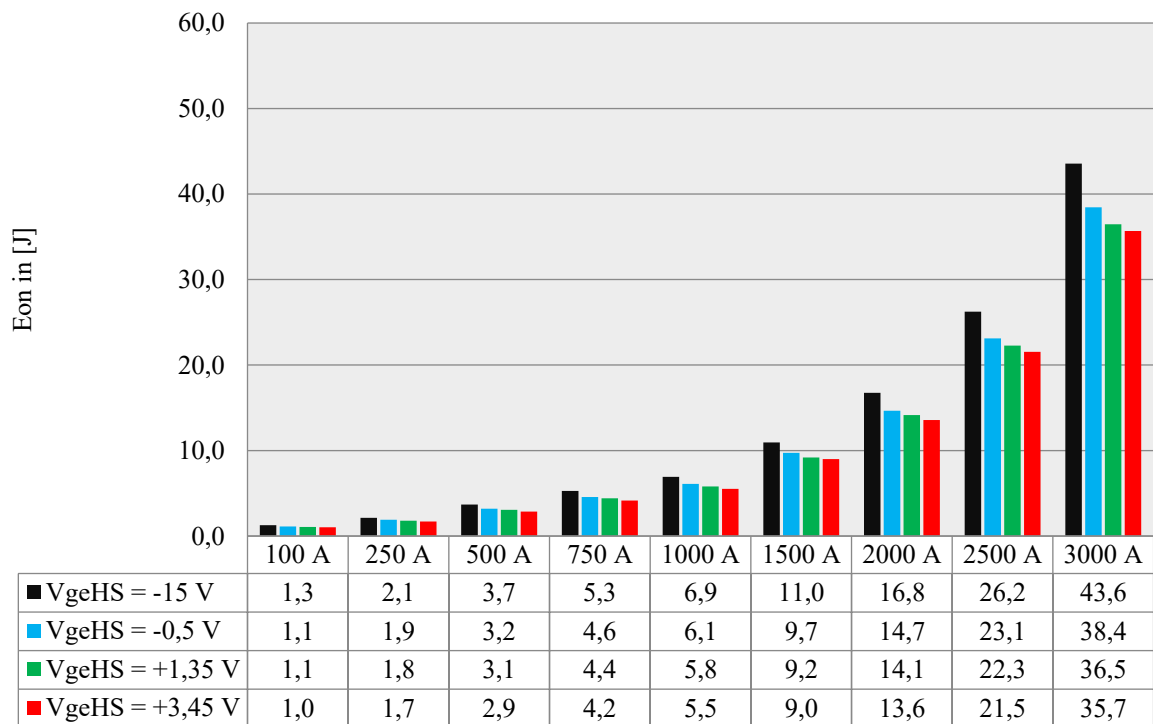


8. Anhang

B) Prozentuales Einschalt-Verlusteinsparungspotential (E_{ON}) spezifischer U_{GE} -Level im Diodenmodus bezogen auf $U_{GE} = -15$ V mit applizierten Diodenentsättigungspuls $T_{DESAT} = 20 \mu s$, $t_{LOCK} = 2 \mu s$

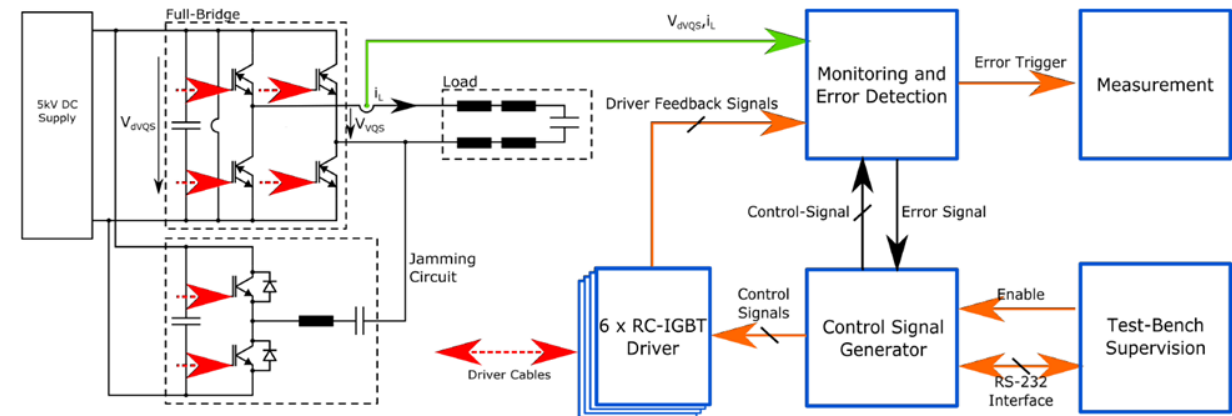
Laststrom in A	$U_{GEHS} = -0,5$ V	$U_{GEHS} = + 1,35$ V	$U_{GEHS} = + 3,45$ V
100	11,6 %	15,2 %	19,1 %
250	11,0 %	16,1 %	20,1 %
500	13,0 %	16,7 %	22,1 %
750	13,3 %	16,2 %	21,1 %
1000	11,8 %	16,2 %	20,1 %
1500	11,2 %	16,1 %	17,8 %
2000	12,5 %	15,6 %	19,0 %
2500	11,9 %	15,1 %	17,9 %
3000	11,8 %	16,3 %	18,1 %
Mittelwert	12,0 %	16,0 %	19,5 %

Im nachstehenden Diagramm sind die zugehörigen Verlustwerte aufgeführt.

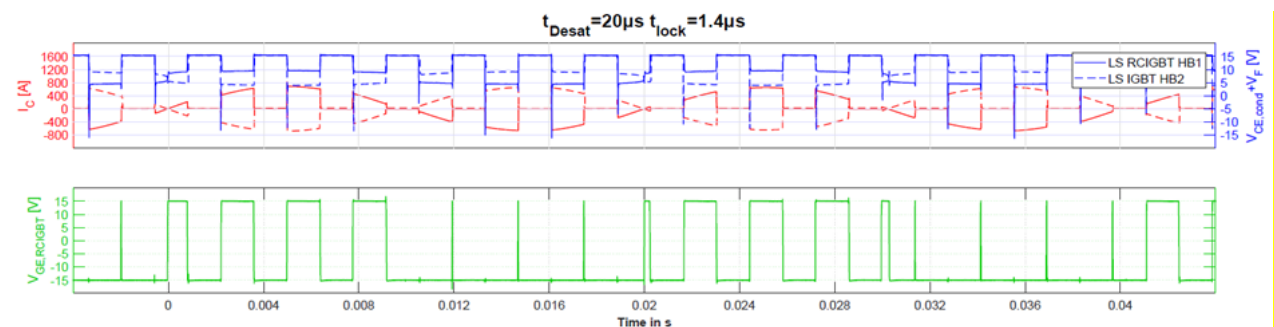


A8 – HGÜpro Dauerversuchsprüfplatz

Der im Rahmen des öffentlich geförderten Fördervorhabens „HGÜpro“ konzipierte RC-IGBT Frequenzumrichterteststand ist in der nachfolgenden Abbildung dargestellt.



Die untersuchten 6,5 kV RC-IGBTs wurden im Dauerversuch in unterschiedlichsten Konfigurationen getestet. Exemplarisch zeigt die folgende Abbildung das stromrichtungsabhängige Schaltverhalten unter Verwendung der statischen und dynamischen MOS-Kontrolle. Die gezielte Modifikation des Gatesignals in Abhängigkeit der vorliegenden Stromrichtung ist im unteren Diagrammabschnitt erkennbar. Der Dauerversuchsprüfstand diente der Validierung des in dieser Arbeit vorgestellten Ansteuerungsverfahrens. Alle durchgeführten Testläufe, auch unter Verwendung der externen Störquelle zur zufälligen Einbringung hochfrequenter Störszillationen auf dem Laststrom, konnten erfolgreich durchgeführt werden [84].



9. Danksagung

Hiermit möchte ich allen denen meinen Dank aussprechen, die mich bei der Erstellung dieser Arbeit unterstützt haben.

Mein allererster Dank gilt hierbei Herrn Prof. Dr.-Ing. Hans-Günter Eckel, der mir die Möglichkeit zur Promotion in dem wohl interessantesten Themengebiet überhaupt bat, der mich immer unterstützte und der mich nicht zuletzt mit seinem nahezu allumfänglichen Wissen auf dem Gebiet der Leistungselektronik bis heute nachhaltig beeindruckt.

Für die Anfertigung des Zweitgutachtens möchte ich mich recht herzlich bei Herrn Prof. Dr.-Ing. Albrecht Gensior der Technischen Universität Ilmenau bedanken.

Ebenfalls möchte ich mich bei meinen ehemaligen Kollegen des Lehrstuhls für Leistungselektronik und elektrische Antriebe, vor allem jedoch bei Dr. Daniel Wigger, Dr. Cord Prignitz, Till-Mathis Plötz, Christian Neumann, Dr. Jan Fuhrmann, Dr. Holger Wiencke, Dr. Patrick Münster, Florian Sawallich, Vishwas Acharya, Ines Meye, Maja Gudat, Steffen Sänger und Florian Störmer für die schöne Zeit und die immerwährende Unterstützung bedanken.

Für die technische Unterstützung bei dieser Arbeit möchte ich mich bei Julian da Cunha (Frequenzumrichterprüfplatz) und Dr. Quang Tien Tran (Simulationen) bedanken.

Mein besonderer Dank gilt Herrn Dr.-Ing. Michael Schütt, der mich nicht nur meine gesamte Studien- und Promotionszeit über begleitet und unterstützt, sondern mich auch zum Auslandsaufenthalt in Neuseeland ermutigt sowie sich als Ansprechpartner für jegliche Fragen immer meiner angenommen hat.

Weiterhin danke ich allen, die in den letzten Jahren auf mich verzichtet haben und doch nicht aufgegeben haben, sich nach mir zu erkundigen.

Meiner Familie möchte ich einen ganz besonderen Dank aussprechen. Meinen Großeltern, Schwiegereltern und natürlich meinen Eltern, dafür dass sie mich immer bedingungslos unterstützt und an mich geglaubt haben.

Ganz zum Schluss gilt jedoch der größte Dank meiner lieben Verlobten Frau Dr. Bettina Wuttke sowie meinen beiden wunderbaren Kindern Lönne und Hedi. Ohne euch würde es diese Arbeit nicht geben. Ihr habt unfassbares geleistet und ich bin euch für eure Unterstützung, euren Verzicht und euer riesiges Engagement für alle Zeit aus tiefstem Herzen unendlich dankbar.

10. Eidesstattliche Erklärung

Ich versichere hiermit durch eigenhändige Unterschrift, dass ich die eingereichte Promotitionsschrift selbstständig und ohne fremde Hilfe verfasst, andere als die von mir angegebenen Quellen und Hilfsmittel nicht benutzt und die den benutzten Werken wörtlich oder inhaltlich entnommenen Stellen als solche kenntlich gemacht habe.

Ort, Datum

Unterschrift